

Ku대역 위상배열 시스템용 고집적 Front-End Module MMIC 개발

Design and Implementation of a Highly Integrated Ku-Band Front-End Module MMIC for Phased Array Systems

김영훈 · 최재형 · 이상훈 · 정하연* · 조재현* · 유성현* · 안세환*

Young-Hoon Kim · Jae-Hyoung Choi · Sang-Hun Lee · Ha-Yeon Jeong* · Jae-Heon Cho* ·
Seong-Hyun Ryu* · Se-Hwan An*

요 약

본 논문에서는 능동 위상배열 시스템용 Ku대역 고집적 FEM(front-end module) MMIC의 설계 및 구현 과정을 기술한다. 제안된 FEM MMIC는 Win-semiconductors사의 GaN 공정을 이용하여 저잡음 증폭기(LNA), 고출력 증폭기(HPA), 그리고 송수신 스위치(SPDT)를 단일 칩(single-chip)으로 통합한 구조를 갖는다. 측정 결과, 동작 주파수 대역에서 송신 경로 이득 28 dB 이상 및 10 W급 출력을 확인하였으며, 수신 경로 이득 28 dB 이상, 잡음지수 4 dB 수준의 성능을 확보하였다. 또한, 송수신 경로 간 20~40 dB 수준의 격리도 특성을 나타냈다. 개발된 FEM MMIC는 단일 칩 형태 또는 개별 블록 형태로 구성하여 기확보된 4채널 빔포머(beamformer) IC와 연동함으로써 송수신 모듈(TRM)에 적용할 수 있으며, 이를 통해 정밀한 빔 조향 특성을 구현할 수 있다.

Abstract

This paper presents a highly integrated Ku-band front-end module (FEM) MMIC designed for active phased array systems. Fabricated utilizing a GaN process, the single-chip FEM integrates a low noise amplifier (LNA), high power amplifier (HPA), and single-pole double-throw (SPDT) switch. Across the operating band, the module delivers a transmit gain exceeding 28 dB with a 10 W output power. The receive path achieves over 28 dB gain and a ~4 dB noise figure, while maintaining 20~40 dB of Tx/Rx isolation. This FEM MMIC seamlessly integrates into transmit-receive modules (TRMs) and interfaces with a four-channel beamformer integrated circuit (IC) to enable precise beam steering.

Key words: Phase Array System, T/R Module, Ku-Band, GaN, FEM MMIC

I. 서 론

최근 방위산업 분야에서는 감시정찰 임무 수행을 위해 다채널 위상배열 시스템을 적용한 레이더 수요가 급증하고 있다. 능동 위상배열(AESA) 레이더는 다중 표적 동시

교전 및 고해상도 지형 매핑(SAR) 등 기존 기계식 레이더로는 구현 불가능한 다기능성을 제공하며, 현대전의 미사일 방어체계 내 탐지 레이더 및 요격용 RF 탐색기 분야에서도 그 활용 폭이 넓어지고 있다. 이러한 위상배열 시스템 구축의 핵심은 송수신 모듈의 핵심 부품인 FEM

(주)웨이브피아(Wavepia Co., Ltd)

*LIG 디펜스&에어로스페이스(LIG Defense&Aerospace)

· Manuscript received May 22, 2026 ; Revised June 10, 2026 ; Accepted June 23, 2026. (ID No. 20260522-049)

· Corresponding Author: Young-Hoon Kim (e-mail: yhkim@wavepia.com)

MMIC의 확보에 있다. 그러나 고출력 GaN 전력증폭소자와 통합 MMIC 기술은 해외 선진국의 전략물자로 분류되어 수출 승인(EL) 등 엄격한 통제를 받고 있으며, 이는 독자적인 국산화 시스템 개발 및 전력화의 주요 제약 요인이 되어 왔다. 따라서 기술 자립화와 안정적인 공급망 확보를 위해 국산 고집적 FEM MMIC 개발이 지속적으로 요구되고 있다^{[1][2]}.

본 논문에서는 Ku-대역 다채널 위상배열 안테나용 고집적 FEM MMIC를 국내 기술로 설계 및 제작하고, 그 성능을 검증한 결과를 기술한다. Win Semiconductors 사의 GaN 공정을 활용하여 개발된 FEM MMIC는 송신 HPA, 수신 LNA 및 송수신 경로 절체를 위한 SPDT를 단일 칩 내에 통합하였다. 구성 부품을 하나로 결합하여 시스템의 SWaP(size, weight, and power) 특성을 최적화하였다.

II. Ku대역 FEM MMIC 설계

2-1 설계공정

GaN 120 nm 공정을 이용하여 Ku대역 FEM MMIC를 설계하였다. 적용된 공정의 주요 특성은 아래와 같다.

- Tech.: Win semiconductors NP12 (120 nm)
- $f_t=38.5$ GHz
- SiC Thickness: 2 mil
- Typical power density of 4 W

2-2 설계목표 및 설계결과

본 논문에서 제안하는 Ku대역 FEM MMIC는 능동위상배열 시스템의 송수신 모듈(TRM)에 적용하기 위한 목적으로 설계되었다. 제한된 배열 면적에 다수의 TRM의 소형화를 위한 핵심부품인 FEM MMIC(HPA, LNA, SPDT)를 단일 칩으로 고집적화하는 것을 목표로 설정하였다. 특히, GaN 공정을 활용하여 개별 소자의 전력 밀도를 극대화하였으며, 송신 모드에서는 고출력 특성을, 수신 모드에서는 별도의 리미터(limiter) 회로 없이도 강한 입사파로부터 소자를 보호할 수 있는 생존 강건성(survivability)을 동시에 확보하고자 하였다. 또한, 송수신단의 간섭 및 파손을 방지하기 위해 송수신 경로 간 격리도

(isolation)를 30 dB 이상으로 유지하는 것을 핵심 설계 규격으로 정의하였다.

설계된 Ku대역 FEM MMIC의 상세 블록도는 그림 1에 나타내었으며, 구체적인 설계 사양은 표 1과 같다. 송신단(HPA)은 광대역 이득 평탄도와 충분한 출력 전력을 확보하기 위해 이득 증폭기, 구동 증폭기, 주 증폭기로 구성된 3단 증폭 구조(3-stage)를 적용하였다. 수신단(LNA)은 시스템 전체의 잡음지수(noise figure)를 최적화하기 위해 초단 저잡음 정합을 수행하였으며, 안정적인 수신 이득 확보를 위해 4단 증폭 구조를 채택하였다. SPDT는 저손실 스위치 설계를 기반으로 HPA와 LNA 사이의 임피던스 정합을 최적화하여 경로 전환 시 발생하는 손실을 최소화하였다. FEM MMIC의 레이아웃은 그림 2와 같다.

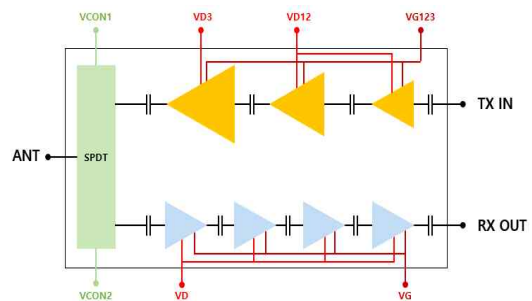


그림 1. Ku대역 10 W FEM MMIC 블록도

Fig 1. Ku-band 10 W FEM MMIC block diagram.

표 1. Ku대역 10 W FEM MMIC 요구사항

Table 1. Ku-band 10 W FEM MMIC specification.

Ref.	Unit	Tx	Rx
Frequency range	GHz	FC $\pm$ 1.5	FC $\pm$ 1.5
Linear gain	dB	≥ 30	≥ 30
Input return loss	dB	≤ -15	≤ -15
Output return loss	dB	≤ -5	≤ -15
Power	W	≥ 8	-
NF	dB	-	≤ 3.5
PAE	%	35	-
Isolation	dB	≥ 30	≥ 30
Voltage supply	V	VD=28	VD=10
IDQ	mA	56	19
Chip size	mm	3.5 $\times$ 3.0	

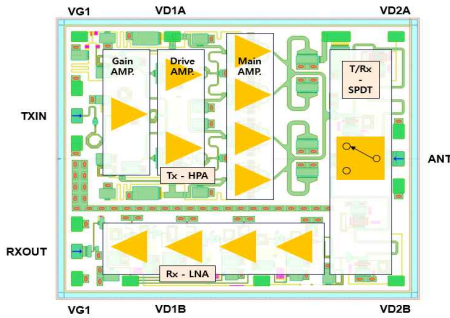


그림 2. Ku대역 10 W FEM MMIC 구성도
Fig. 2. Ku-band 10 W FEM MMIC layout.

2-2-1 송신경로

10 W HPA Part Ku대역 10 W급 HPA 블록은 전력 이득과 목표 포화 출력(P_{sat})을 달성하기 위해 이득 증폭단, 구동 증폭단, 주 증폭단의 3단 캐스케이드(cascade) 구조로 설계되었다. 고출력 동작 시의 주요 고려사항인 전력 결합 효율과 열 특성을 최적화하기 위한 세부 설계 방안은 다음과 같다^{[3],[4]}.

1) 전력 결합 및 정합 회로 설계

- (1) 구동 증폭단: 4-way 결합 구조, 정합효율 최적화
- (2) 주 증폭단: 8-way 결합 구조, 고출력 확보
- (3) 경로 보정: 쉘간 경로 정밀보정, 결합 효율 극대화

2) 신뢰성을 고려한 바이어스 네트워크 설계

- (1) 라우팅 최적화: 칩 면적 활용 최적화
- (2) 게이트 바이어스 라인: 통합 설계
- (3) 드레인 바이어스: 주 증폭단은 개별 분리 설계

10 W HPA의 power budget은 그림 3과 같으며, 주요 특성은 표 2, 그림 4 및 그림 5에 나타내었다.

2-2-2 수신경로 LNA Part

일반적인 GaAs 기반 LNA는 낮은 잡음지수(NF)를 제

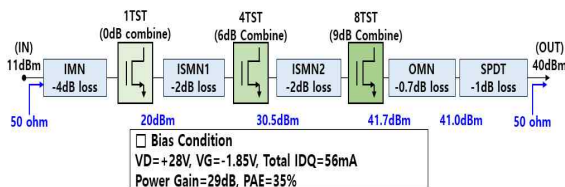
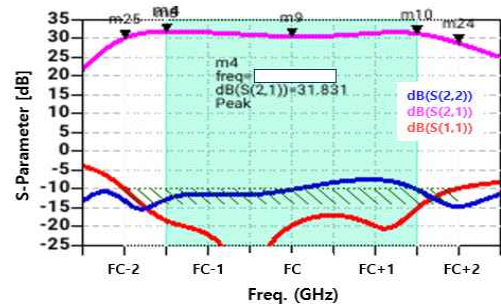


그림 3. FEM MMIC 송신경로 10 W HPA 블록도
Fig. 3. FEM MMIC TX 10 W HPA block diagram.

표 2. 10 W HPA part 설계결과(SPDT 특성 포함)

Table 2. 10 W HPA part design result (with SPDT).

Ref.	Unit	Design result			
Frequency range	GHz	FC-1.5	FC-0.5	FC+0.5	FC+1.5
Linear gain	dB	31.7	31.0	30.7	31.2
Input return loss	dB	-18.0	-41.0	-18.0	-15.1
Output return loss	dB	-13.0	-11.4	-8.2	-10.2
Power	dBm	39.8	40.2	40.1	40.0
PAE	%	37.3	39.4	37.5	38.2
Voltage supply	V	28			
IDQ	mA	46			



Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
S21 [dB]	31.7	31.0	30.7	31.2
S11 [dB]	-18.0	-41.0	-18.0	-15.1
S22 [dB]	-13.0	-11.4	-8.2	-10.2

그림 4. 10 W HPA part 소신호 특성

Fig. 4. 10 W HPA part small signal characteristics.

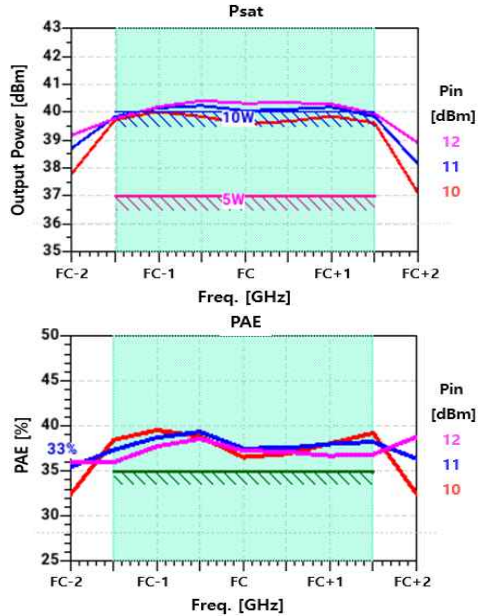
공하나, 입력전력에 대한 생존 강건성이 취약하여 전단에 리미터 장착이 필수적이다. 그러나 리미터의 삽입손실은 시스템 전체의 NF를 열화시키고 회로 복잡도를 증가시킨다. 본 논문에서는 잡음지수 유지와 고집적 단일 칩 FEM MMIC 구현을 위한 GaN 공정을 적용하였다. GaN 소자는 와이드 밴드갭 특성으로 인해 항복 전압이 매우 높아, 별도의 리미터 없이 입사파에 대해 높은 생존성을 보장한다^{[5],[6]}.

1) 리미터리스 구조(limiter-less)

- (1) 생존 강건성: 2 W급 입력전력에 대한 생존성 확보
- (2) 손실 보상: 리미터리스 구조로 삽입 손실 보상

2) 저잡음 정합 및 4단 증폭 구조(4-stage)

- (1) 저잡음 정합: 잡음지수 최적화, 강건성 확보



Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
Psat [dBm]	39.8	40.2	40.1	40.0
PAE [%]	37.3	39.4	37.5	38.2

그림 5. 10 W HPA part 출력 특성, 효율 특성

Fig. 5. 10 W HPA part Psat & PAE characteristics.

(2) 수신 이득 확보 및 경로에 발생하는 손실 보상
수신기 budget은 그림 6과 같으며, 주요 특성은 표 3, 그림 7~그림 9와 같다.

2-2-3 송/수신 경로 절체 스위치(SPDT) Part

송수신 경로 절체용 SPDT는 송신단의 10 W급 고출력 신호를 건디는 동시에 수신단의 감도 저하를 방지하기 위해 저손실 및 고격리 특성을 목표로 설계하였다. 특히 Shunt-FET와 전송선로를 결합한 토폴로지(topology)를 기반으로, 송신 시에는 LNA 방향으로 유입되는 누설 전력

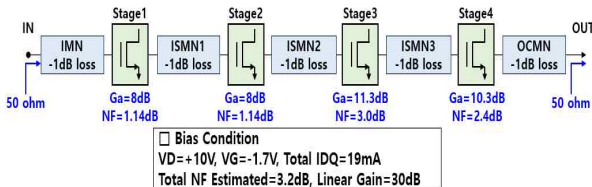


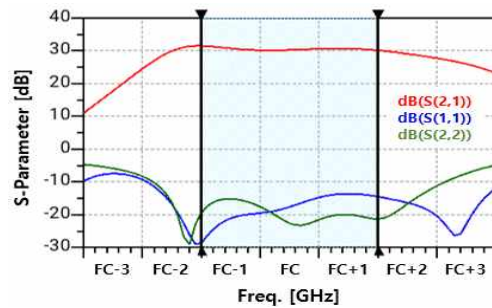
그림 6. FEM MMIC 수신경로 LNA 블록도

Fig. 6. FEM MMIC RX LNA block diagram.

표 3. RX LNA part 설계결과(SPDT 특성 포함)

Table 3. RX LNA part design result (with SPDT).

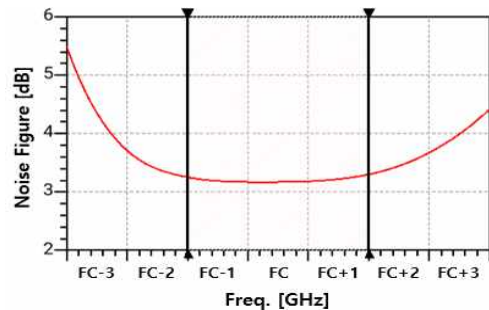
Ref.	Unit	Design result			
Frequency range	GHz	FC-1.5	FC-0.5	FC+0.5	FC+1.5
Linear gain	dB	31.4	30.2	30.5	30.0
Input return loss	dB	-28.6	-20.0	-15.2	-14.5
Output return loss	dB	-19.4	-18.1	-22.3	-21.2
NF	dB	3.25	3.13	3.12	3.30
Voltage supply	V	10			
IDQ	mA	48			



Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
S21 [dB]	31.4	30.2	30.5	30.0
S11 [dB]	-28.6	-20.0	-15.2	-14.5
S22 [dB]	-19.4	-18.1	-22.3	-21.2

그림 7. RX LNA part 소신호 특성

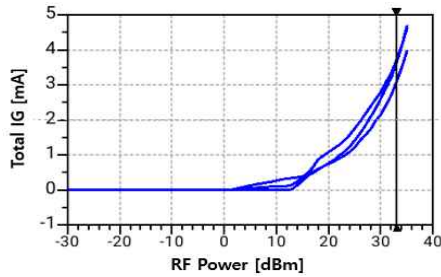
Fig. 7. RX LNA part small signal characteristics.



Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
NF [dB]	3.25	3.13	3.12	3.30

그림 8. RX LNA part 잡음지수 특성

Fig. 8. RX LNA part noise figure characteristics.



○ Pin=33 dBm에서 LNA 초단의 게이트 소모전류가 3.0~3.6 mA 수준으로 억제, PDK의 항복 전압 규격 만족

그림 9. RX LNA part 생존 강진성 특성

Fig. 9. RX LNA part survivability characteristics.

을 차단하여 수신 소자를 보호하고, 수신 시에는 HPA 경로의 기생 성분이 수신 경로에 미치는 영향을 최소화하도록 임피던스 정합을 최적화하였다^[7].

- 1) 고격리 구조, 선형성 강화, 삽입 손실을 최소화
 - 2) 게이트단의 고저항 분리 네트워크 적용
 - 3) RF 신호 누설을 방지 및 고속 송수신 절체 구현
- 송수신 경로 SPDT의 주요 특성은 그림 10과 같다.

III. FEM MMIC 및 시험보드 제작

3-1 Assembly 및 시험보드 제작

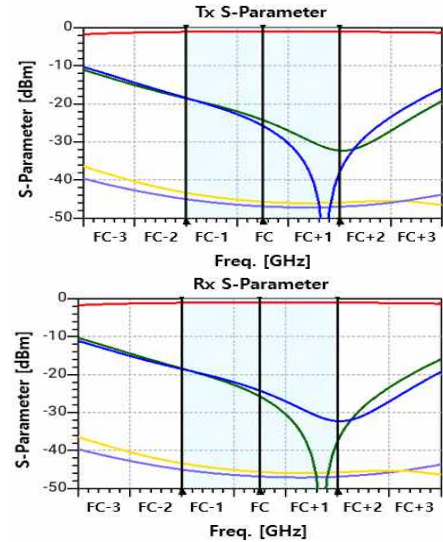
성능 검증을 위해 제작된 캐리어에 그림 11의 FEM MMIC를 실장하였으며, RF 신호 및 전원 공급 회로가 통합된 PCB와 연계하여 최종 평가용 시험 모듈을 구축하였다.

3-2 시험 보드 제작

시험 보드는 조립된 캐리어를 실장하고 RF 커넥터를 연결할 수 있도록 설계하였다. 측정 변수를 최소화하기 위해 RF 경로를 최단 거리로 배치하였으며, 고주파 특성을 고려하여 2.92 mm K-커넥터를 사용하여 그림 12와 같이 시험 보드를 제작하였다.

IV. 실험 및 결과

Ku대역 FEM MMIC 측정 조건, 결과는 다음과 같다.



Freq. [GHz]	FL	FC	FH
Insertion loss [dB]	-18/-18	-24/-24	-32/-32
Isolation [dB]	-43/-45	-45/-46	-45/-47

그림 10. SPDT 삽입손실 및 격리도 특성

Fig. 10. SPDT insertion loss and isolation characteristics.

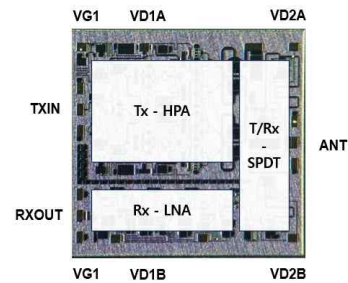


그림 11. Ku대역 FEM MMIC

Fig. 11. Ku-band FEM MMIC.

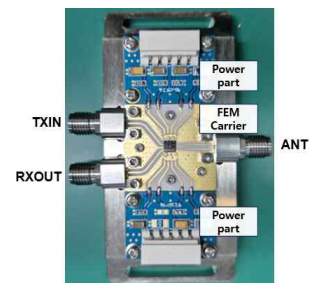


그림 12. Ku대역 FEM MMIC 시험보드

Fig. 12. Ku-band FEM MMIC test board.

4.1 송신경로 측정 결과

송신경로(HPA+SPDT) 측정 조건은 표 4와 같고 측정 결과는 그림 13 및 그림 14에 나타내었다.

4.2 수신경로 측정 결과

수신경로(SPDT+LNA) 측정 조건은 표 5와 같으며 측정 결과는 그림 15 및 그림 16과 같다.

4.3 격리도(Isolation) 특성

격리도 특성 검증을 위해 그림 17과 같이 설정한다.

송신, 수신 동작 시 각각의 격리도 특성은 그림 18 및 그림 19와 같다.

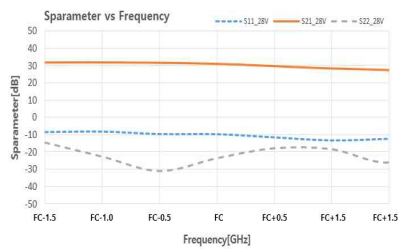
V. 결 론

본 논문에서는 Win-semiconductors의 GaN NP12 공정을 이용하여 Ku대역 위상배열 시스템에 적용 가능한 고집적

표 4. TX HPA+SPDT 전원/제어 조건

Table 4. TX HPA+SPDT bias/control condition.

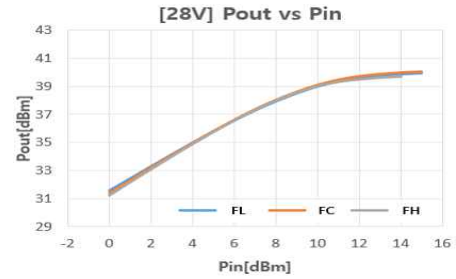
Rx bias		Tx bias	
SW (V)	-20	SW (V)	0
VD (V)	0	VD (V)	28
IDQ (mA)	0	IDQ (mA)	100
VG (V)	-5	VG (V)	-2



Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
S21 [dB]	31.7	31.5	29.6	27.4
S11 [dB]	-8.3	-9.4	-11.4	-12.1
S22 [dB]	-14.7	-30.9	-17.9	-26.0

그림 13. TX HPA+SPDT 소신호 특성

Fig. 13. TX HPA+SPDT small signal characteristics.



Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
Pin [dBm]	12.5	12.5	12.5	13.5
Psat [dBm]	38.9	39.3	39.7	39.4
Power Gain [dB]	26.4	26.8	27.2	25.9

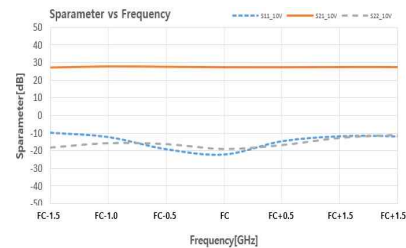
그림 14. TX HPA 출력 특성 결과(pulse)

Fig. 14. TX HPA output characteristics (pulse).

표 5. RX SPDT+LNA 전원/제어 조건

Table 5. RX SPDT+LNA bias/control condition.

Rx bias		Tx bias	
SW (V)	0	SW (V)	-20
VD (V)	10	VD (V)	0
IDQ (mA)	48	IDQ (mA)	0
VG (V)	-1.75	VG (V)	-5

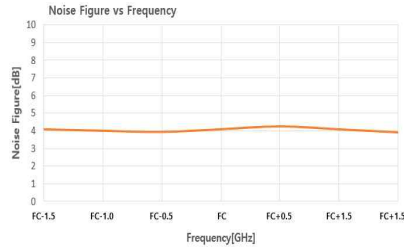


Freq. [GHz]	FC-1.5	FC-0.5	FC+0.5	FC+1.5
S21 [dB]	27.3	27.7	27.4	27.5
S11 [dB]	-9.8	-18.9	-14.5	-10.9
S22 [dB]	-18.1	-16.1	-16.7	-10.8

그림 15. RX SPDT+LNA 소신호 특성

Fig. 15. RX SPDT+LNA small signal characteristics.

FEM MMIC를 설계 및 제작하고 그 성능을 검증하였다. FEM MMIC는 HPA, LNA, SPDT를 단일 칩에 통합함으로써 기존 개별 소자 실장 방식 대비 SWaP(size, weight, and power) 특성을 개선하였다. 이는 다채널 안테나 배열 시 모듈 간 간격을 최소화하고, 시스템 전체의 경량화를 달성하는 데 기여할 것으로 판단된다. 개발된 소자는 송신



Freq. [GHz]	Fc-1.5	Fc-0.5	Fc+0.5	Fc+1.5
NF [dB]	4.08	3.95	4.23	3.93

그림 16. RX SPDT+LNA 잡음지수 특성

Fig. 16. RX SPDT+LNA noise figure characteristics.

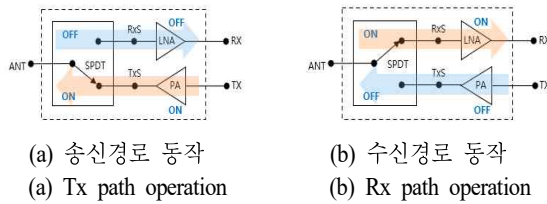
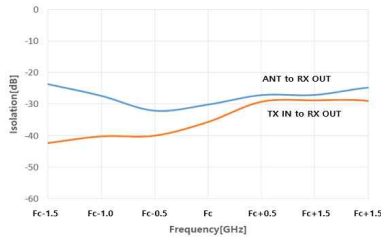


그림 17. 송신/수신경로 동작 상태

Fig. 17. TX/RX operation condition.

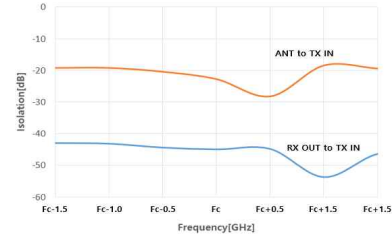


Freq. [GHz]	Fc-1.5	Fc-0.5	Fc+0.5	Fc+1.5
ANT to RXOUT [dB]	-23.6	-32.1	-27.1	-24.7
TXIN to RXOUT [dB]	-42.3	-40.0	-29.3	-29.0

그림 18. 송신경로 대 수신경로 격리도 특성

Fig. 18. TX path vs RX path isolation characteristics.

경로에서 전대역 송신 출력 8 W 이상, 이득 27~31.7 dB, 효율 24~30 % 수준의 성능을 확인하였고, 수신 경로에서는 이득 27 dB 이상, 잡음지수 4.2 dB 이하의 특성을 확보하였다. 또한, 송수신 경로 간 격리도는 전 대역에서 -20 dB 이상의 성능을 나타냈다. 개발된 Ku대역 FEM MMIC는 단일 칩 구조 또는 각 구성 블록의 개별 칩 형태로 Ku대역 위상배열 레이다 개발에 활용될 수 있으며, 기 확보된 4 채널 빔포머 RFIC와의 연동을 통해 정밀한 위상 및 진폭 제어 기반의 안정적인 빔 조향 특성을 구현할 수 있다. 본



Freq. [GHz]	Fc-1.5	Fc-0.5	Fc+0.5	Fc+1.5
ANT to TXIN [dB]	-19.2	-20.5	-28.3	-17.4
RXOUT to RXIN [dB]	-43.1	-44.3	-44.8	-46.3

그림 19. 수신경로 대 송신경로 격리도 특성

Fig. 19. RX path vs TX path isolation characteristics.

FEM MMIC 설계 기술을 기반으로 핵심 소자의 국산화 및 IP를 확보함으로써, 국산화 반도체 및 모듈, 시스템에 대한 경쟁력을 확보할 것이다.

References

- [1] M. I. Skolnik, *Introduction to Radar Systems*, 3rd ed. New York, NY, McGraw Hill, 2001.
- [2] B. R. Mahafza, *Radar Systems Analysis and Design using MATLAB*, 3rd ed. London, Chapman and Hall/CRC, 2013.
- [3] S. C. Cripps, *RF Power Amplifiers for Wireless Communications*. 2nd ed. Norwood, MA, Artech House, 2006.
- [4] Y. Kim, "Development of Ka-band power amplifier MMIC using GaN process for high-power SSPA," *The Journal of the Institute of Internet, Broadcasting and Communication*, vol. 25, no. 2, pp. 119-129, Apr. 2025.
- [5] R. J. Trew, "Wide bandgap semiconductor transistors for microwave power amplifiers," *IEEE Microwave Magazine*, vol. 1, no. 1, pp. 46-54, Mar. 2000.
- [6] K. Kobayashi, High Survivability GaN LNAs for Radar and Electronic Warfare. in *2016 IEEE MTT-S International Microwave Symposium (IMS)*, San Francisco, CA, May 2016.
- [7] I. J. Bahl, *Lumped Elements for RF and Microwave Circuits*, Norwood, MA, Artech House, 2003.

김 영 훈 [(주)웨이브피아/상무이사]

<https://orcid.org/0000-0001-8530-3323>



2005년 2월: 경남대학교 정보통신공학과 (공학사)

2007년 8월: 경남대학교 정보통신공학과 (공학석사)

2007년 5월~2019년 4월: (주)피플웍스 Mil. 연구소 담당

2019년 5월~현재: (주)웨이브피아 상무이사

[주 관심분야] GaN Transistor 및 MMIC, 레이더시스템

최 재 형 [(주)웨이브피아/사업부장]

<https://orcid.org/0009-0002-0929-8184>



2007년 2월: 삼척대학교 정보통신공학과 (공학사)

2006년 9월~2019년 5월: 피플웍스 Mil. 연구소 수석연구원

2019년 7월~현재: (주)웨이브피아 사업부 사업부장

[주 관심분야] GaN Transistor 및 MMIC,

SSPA, RF 모듈

이 상 훈 [(주)웨이브피아/대표이사]

<https://orcid.org/0000-0002-2635-2069>



2002년 2월: 광운대학교 전자공학과 (공학사)

2004년 2월: 광운대학교 전자공학과 (공학석사)

2012년 8월: Texas A&M University (공학박사)

2014년 9월~현재: (주)웨이브피아 대표이사

2023년 3월~현재: 국립목포대학교 전자

공학과 조교수

[주 관심분야] GaN Transistor 및 MMIC, CMOS RFIC

정 하 연 [LIG 디펜스&에어로스페이스/선임연구원]

<https://orcid.org/0009-0005-8597-3956>



2015년 3월: 숭실대학교 정보통신전자공학부 (공학사)

2021년 9월: 숭실대학교 전자공학과 (공학박사)

2023년 3월~현재: LIG 디펜스&에어로스페이스 선임연구원

[주 관심분야] 초고주파 회로 및 시스템,

MMIC 설계

조 재 현 [LIG 디펜스&에어로스페이스/선임연구원]

<https://orcid.org/0009-0008-7944-9666>



2022년 2월: 숭실대학교 전자공학과 (공학사)

2024년 2월: 숭실대학교 전자공학과 (공학석사)

2024년 1월~현재: LIG 디펜스&에어로스페이스 선임연구원

[주 관심분야] 초고주파 회로 및 시스템, MMIC 설계

유 성 현 [LIG 디펜스&에어로스페이스/수석연구원]

<https://orcid.org/0000-0003-0680-2496>



2005년 2월: 연세대학교 전기전자공학과 (공학석사)

2005년 2월~2008년 3월: LG전자 Mobile Communication 연구소 주임연구원

2008년 4월~현재: LIG 디펜스&에어로스페이스 수석연구원

[주 관심분야] AESA 시스템 설계/분석, 초고주파 회로/시스템

안 세 환 [LIG 디펜스&에어로스페이스/팀장]

<https://orcid.org/0000-0002-8955-9067>



2004년 2월: 숭실대학교 정보통신공학과 (공학사)

2006년 2월: 숭실대학교 정보통신공학과 (공학석사)

2007년 1월~현재: LIG 디펜스&에어로스페이스 팀장

[주 관심분야] 초고주파 회로 설계, 마이

크로파 송수신기