

Ka 대역 위성통신용 4 W GaN HEMT 고효율 전력증폭기 MMIC 설계

Design of a High-Efficiency 4 W GaN HEMT Power Amplifier MMIC for Ka-Band SATCOM

임서균 · 빈수현 · 안민석 · 문규현 · 양영구

Seogyun Lim · Soohyun Bin · Minseok Ahn · Gyuhyeon Mun · Youngoo Yang

요 약

본 논문은 120 nm GaN-HEMT 공정을 기반으로 고효율 특성을 가지는 Ka 대역 4 W급 MMIC 전력증폭기 설계 기법을 소개한다. 전력증폭기의 높은 효율 달성을 위해 구동 및 메인 트랜지스터를 최적 임피던스로 정합하였으며, 25 dB 이상의 소신호 이득을 위해 3단 증폭기로 구성하였다. 제안하는 전력증폭기는 29~31 GHz 주파수 대역에서 동작하도록 설계 되었으며 1,660×2,830 μm^2 의 작은 크기를 갖는다. CW를 사용하여 측정한 결과, 제작된 전력증폭기는 29~31 GHz에서 36.0 dBm 이상의 출력 전력과 최대 29.2 %의 전력 부가 효율을 갖는다.

Abstract

This paper presents the design of a high-efficiency Ka-band 5-W-class monolithic microwave integrated circuit (MMIC) power amplifier using a 120 nm GaN high-electron-mobility transistor (HEMT) process. To achieve a high efficiency, the transistors for the driver and main stages were matched to their optimal impedances. A three-stage configuration was adopted to ensure a signal gain of at least 25 dB. The proposed power amplifier MMIC operates in the frequency range of 29~31 GHz and has a die area of as small as 1,660×2,830 μm^2 . Measurements using a continuous-wave (CW) signal showed that the designed power amplifier MMIC exhibited an output power of over 36.0 dBm and a power-added-efficiency (PAE) of 29.2 % for the 29~31 GHz band.

Key words: Power amplifier, MMIC, GaN-HEMT, Ka-Band, Satellite Communication

I. 서 론

기내 Wi-Fi나 해상 통신과 같은 현대 위성 통신의 수요가 증가함에 따라 높은 데이터 전송률과 넓은 대역폭을 갖는 Ka 대역의 수요가 증가하고 있다. 이때 위성 통신

시스템의 송신부 종단에 위치한 MMIC 전력증폭기는 높은 공급 전압에서 대전류를 소모하기 때문에 송수신 시스템에서 많은 비중의 전력을 소비한다. 이에 따라 Ka 대역과 같은 높은 주파수 대역에서 고효율을 갖는 PA MMIC의 필요성이 점점 더 강조되고 있다.

「이 논문은 2025년도 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원의 지원을 받아 수행된 연구임(No.2020-0-00261, 무선전자 신경 바이패스 구현을 위한, 초저전력/저지연/자가전원 RF 데이터/전력 동시 송수신 회로 및 신축성 전자신경외피 개발).」

성균관대학교 전자전기컴퓨터공학과(Department of Electrical and Computer Engineering, Sungkyunkwan University)

· Manuscript received February 10, 2025 ; Revised February 12, 2025 ; Accepted March 23, 2025. (ID No. 20250210-017)

· Corresponding Author: Youngoo Yang (e-mail: yang09@gmail.com)

전력증폭기 MMIC에 주로 사용되는 GaN-HEMT 공정은 높은 차단 주파수(f_t)와 최대 진동 주파수(f_{max})를 갖기 때문에 고주파 대역 설계에 용이하다^[1]. 또한 전력 밀도와 전력 변환 효율이 높기 때문에 고출력 및 고효율 전력증폭기 설계에 유리하다는 특징이 있다.

본 논문에서는 120 nm GaN-HEMT를 이용하여 Ka 대역(29~31 GHz)에서 동작하는 4 W급 고효율 전력증폭기 MMIC에 대한 설계를 제시한다. 출력단, 중간단 그리고 입력단의 정합 회로를 통해 구동 및 메인 트랜지스터를 최적 임피던스로 정합하여 높은 효율을 달성하였으며, 3단 전력증폭기 구성을 통해 25 dB 이상의 소신호 이득을 확보하였다. 제안된 회로를 검증하기 위해, 29~31 GHz 주파수 범위의 CW 신호를 인가한 측정 결과가 제시되며, 이전 연구와 비교될 것이다.

II. 제안하는 전력증폭기 설계

그림 1(a)는 기생 캐패시턴스 성분인 C_{OUT} 값이 제거된

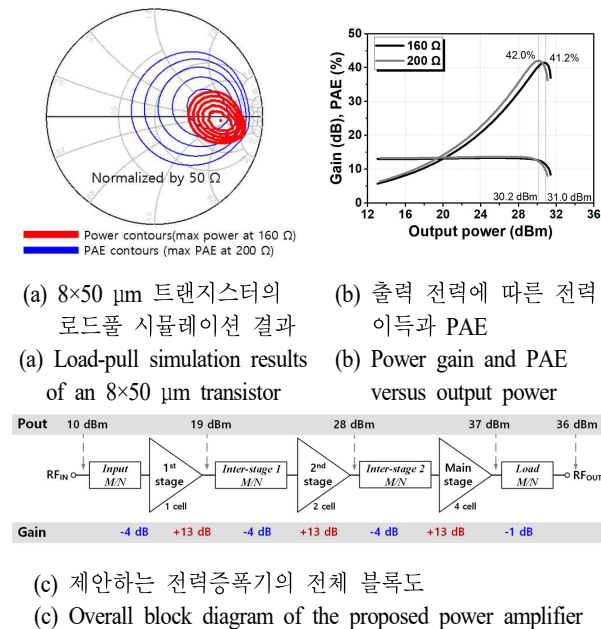


그림 1. 단일 트랜지스터 로드풀 시뮬레이션 및 전력증폭기의 전체 블록도

Fig. 1. Load-pull simulation results of an unit transistor and block diagram of the power amplifier.

조건에서 8×50 μm 크기의 단일 트랜지스터를 로드풀 시뮬레이션한 결과이다. 최대 출력 전력을 위한 최적 임피던스로 160 Ω , 최대 효율을 위한 최적 임피던스로 200 Ω 이 도출되었다. 각각의 로드풀 결과에서 PAE 성능은 1 % 미만의 차이를 갖는 반면, 최대 출력 전력은 0.8 dB의 차이를 갖기 때문에 본 논문에서는 최적 임피던스를 160 Ω 으로 선정하였다. 이때 기생 캐패시턴스 성분인 C_{OUT} 값이 제거되지 않았을 때의 최적 임피던스는 7.0+j32.8 Ω 이다. 8×50 μm 의 트랜지스터를 160 Ω 로 정합하였을 때, 29 GHz에서 31.0 dBm의 최대 출력 전력, 41.2 %의 최대 효율 그리고 13 dB의 전력 이득과 14.6 dB의 최대 가용 이득을 갖는다. 로드풀 시뮬레이션에서 안정도는 0.7로써, 저항-커패시터 병렬회로를 추가하거나 고주파 통과 필터 위주의 정합 회로를 구성하여 안정도를 확보할 것이다.

그림 1(b)는 제안하는 전력증폭기의 전체 블록 다이어그램으로 단별 출력 전력과 이득 및 손실이 나타나 있다. 1 dB의 출력단 손실을 고려하였을 때, 4 W 출력을 위해 출력단에 8×50 μm 크기의 트랜지스터 4개를 사용하였다. 또한 25 dB 이상의 소신호 이득을 위해 전력증폭기는 3단으로 구성되었으며 총 7개의 트랜지스터가 사용된다.

2-1 출력단 설계

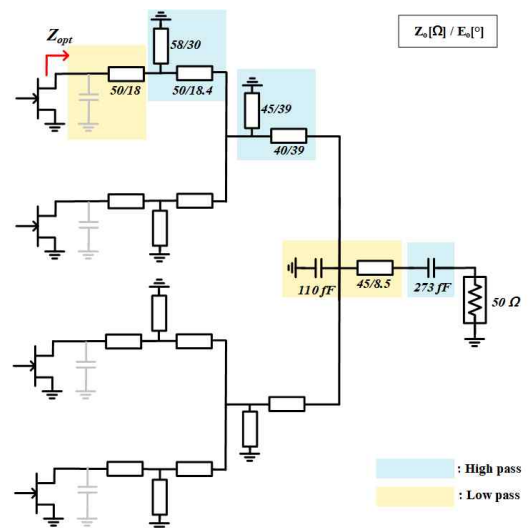


그림 2. 제안하는 출력단 정합 회로

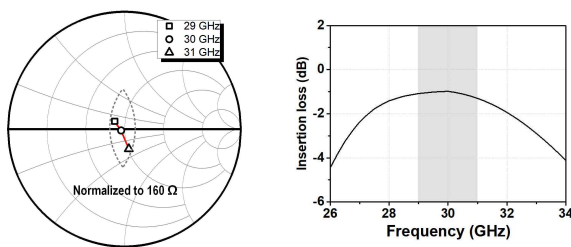
Fig. 2. Schematic of the proposed load matching network.

그림 2은 제안된 전력증폭기의 출력단 회로도이다. 4개의 트랜지스터를 최적 임피던스 $Z_{opt}(160\ \Omega)$ 로 정합하면서 대역확장을 위해 L형 고주파 통과 필터와 저주파 통과 필터를 2단씩 사용하였다. 이때, 트랜지스터의 기생 커패시턴스 $160\ \text{fF}$ 를 정합 회로에 포함하였다.

그림 3(a)는 트랜지스터의 *intrinsic plane*에서 보이는 임피던스이며, 최적 임피던스 Z_{opt} 의 1dB 컨투어 안에 모여있는 것을 확인할 수 있다. 그림 3(b)는 설계된 출력단의 소신호 특성으로 29~31 GHz에서 1.08~1.30 dB의 삽입 손실을 갖는다.

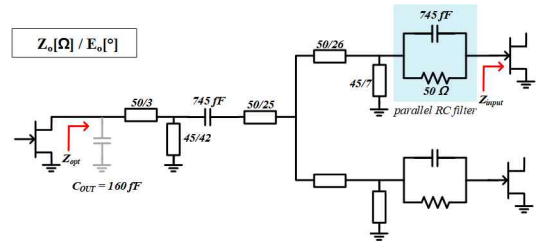
2-2 중간단 및 입력단 설계

그림 4는 각각 구동 증폭단에 사용된 중간단과 입력단 정합 회로이다. 1.2-j8 Ω 의 입력 임피던스를 갖는 트랜지스터를 Z_{opt} 와 50 Ω 으로 정합하기 위해 트랜지스터의 기생 커패시턴스를 포함하여 고주파 통과 필터 및 저주파 통과 필터로 구성하였다. 설계 대역에서 손실을 주지 않고, 저주파 대역에서 안정도를 확보하기 위해 트랜지스터 게이트 앞단에 저항-커패시터 병렬회로를 추가하였다. 그림 5는 구동 트랜지스터의 *intrinsic plane*에서 보이는 부하 임피던스 궤적이며, 2.6 dB 컨투어 안에 정합되어 있는 것을 확인할 수 있다. 구동 트랜지스터는 출력단의 트랜지스터에 비해 상대적으로 출력 전력과 소모 전류가 낮기 때문에 정확하게 1 dB 컨투어 안에 정합하지 않아도 전체 효율에 크게 영향을 주지 않는다.

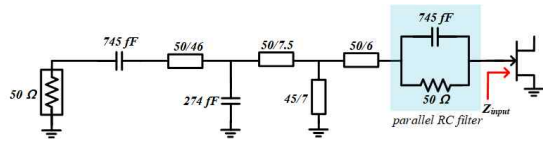


(a) 주파수에 따른 임피던스 궤적
(a) Impedance trajectory as a function of frequency
(b) 삽입 손실
(b) Insertion loss

그림 3. 제안하는 출력단 특성
Fig. 3. Performance of the proposed load network.



(a) 중간단 정합 회로
(a) Inter-stage matching network circuit



(b) 입력단 정합 회로
(b) Input matching network circuit

그림 4. 제안하는 중간단 및 입력단 정합 회로
Fig. 4. Schematic of the proposed inter-stage and input matching networks circuits.

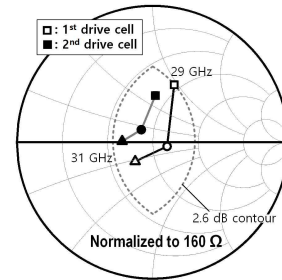
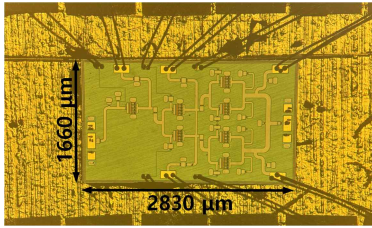


그림 5. 중간단 및 입력단 정합 회로 특성: 주파수에 따른 임피던스 궤적
Fig. 5. Performance of the inter-stage and input matching network: impedance trajectory as a function of frequency.

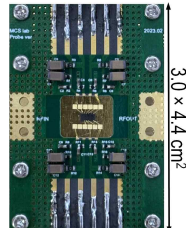
III. 제작 및 측정 결과

제작된 전력증폭기는 그림 6(a)와 같으며, IC를 측정하기 위해 그림 6(b)와 같이 제작한 EVB(evaluation board)에 조립하였다. 본딩과 SLC(single layer capacitor)를 통해 외부에서 바이어스를 인가하였다. 전력증폭기에서 발생하는 열을 최대한 외부로 배출하기 위해 EVB 하단에 알루미늄 소재의 두꺼운 방열판을 부착하였다. 제작된 IC는 $1,660 \times 2,830\ \mu\text{m}^2$, EVB는 $3.0 \times 4.4\ \text{cm}^2$ 의 크기를 가진다. 측



(a) 제작된 IC 사진

(a) The photograph of implemented IC



(b) EVB

(b) EVB

그림 6. 제작된 IC 및 EVB

Fig. 6. The implemented IC and EVB.

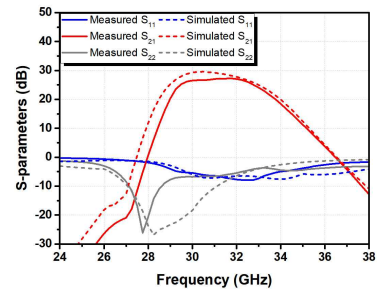
정은 전력증폭기의 입출력에 GS 파워 프로브로 진행하였으며 29~31 GHz 대역의 CW 신호를 사용하였다.

측정 결과, 제작된 전력증폭기는 29~31 GHz에서 36.0~36.7 dBm의 출력 전력, 22.5~29.2 %의 전력 부가 효율을 가진다. 또한 소신호 측정하였을 때, 24.3~25.3 dB의 소신호 이득과 5~8 dB의 입력 반사손실을 얻었다. 그림 7(a)은 제작된 전력증폭기의 소신호 측정 및 시뮬레이션 결과이며 측정과 설계와 유사한 것을 확인할 수 있다.

표 1. 이전 연구와의 성능 비교

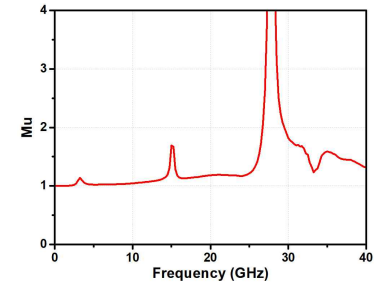
Table 1. Performance comparison to the previous researches.

Ref.	[2] 2022 EuMIC	[3] 2020 EuMIC	[4] 2018 GeMic	[5] 2024 TMTT	[6] 2019 IMS	[7] 2024 APMC	This work
Freq. (GHz)	26~35	34~38	25~27	35~36	26~35	27~31	29~31
Gate length (nm)	100	100	100	100	100	150	120
Psat (dBm)	39.2 ~40.3	36 ~36.4	36.5 ~37.2	40	37.8 ~39.6	39.2 ~40.3	36 ~36.7
PAE (%)	26.5 ~39.5	28.0 ~29.5	29~32	20	25	23.0 ~29.8	22.5 ~29.2
Gain (dB)	23	30	10-15	20	20	25	25
Pulse/Duty (μs/%)	10/25	20/0.4	CW	120/1	20/2	CW	CW
Size (mm²)	11.4	11	9	18	15.8	4.0	4.7



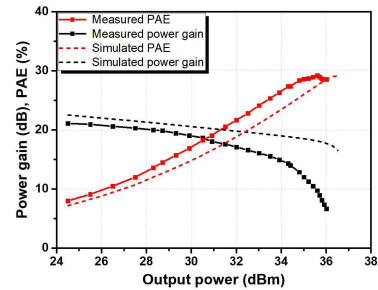
(a) S-parameters

(a) S-parameters



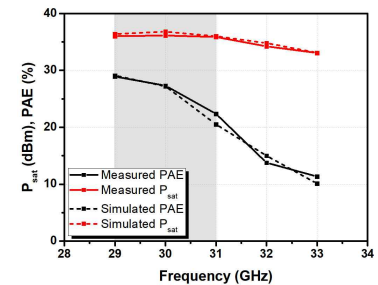
(b) 안정도

(b) Stability



(c) 29 GHz에서의 전력 이득 및 PAE

(c) Power gain and PAE at 29 GHz



(d) 주파수에 따른 출력 전력 및 PAE

(d) Output power and PAE versus frequency

그림 7. 측정 결과

Fig. 7. Measurement results.

또한 그림 7(b)는 DC~40 GHz까지의 측정된 안정도 결과이며 전 대역에서 발진 없이 안정적으로 동작함을 보여준다. 그림 7(c)는 29 GHz에서의 대신호 측정 결과로써 전력 이득과 PAE 성능이 나타나 있다. PAE의 피크 값은 29.2 %로 시뮬레이션과 측정 모두 비슷한 값을 갖지만, 측정에서 2 % 정도 더 높은 효율을 갖는다. 이때 최대 출력 전력은 시뮬레이션 대비 측정 결과 36.5 dBm에서 36.0 dBm으로 열화되었다. 이를 통해 실제 측정에서 트랜지스터는 최대 출력 전력보다 최대 효율의 임피던스의 방향으로 정합되는 오차가 발생한 것을 유추할 수 있다. 그림 7(d)은 주파수별 측정된 최대 출력 전력과 이때의 PAE 성능이며 시뮬레이션 결과와 비슷한 결과를 보인다. 설계된 전력 증폭기의 소신호 이득 성능은 29~34 GHz 대역에서 확보되었지만, 그림 7(d)와 같이 32 GHz 이상부터 15 % 미만의 PAE 성능을 갖는다.

표 1은 본 논문에서 제안하는 전력증폭기와 타 연구와의 성능 비교이다. 제작된 전력증폭기는 이전에 보고된 Ka 대역 전력증폭기에 비해 작은 사이즈를 가진다. CW 신호로 측정한 참고문헌 [4]와 비교하여 제안하는 전력증폭기는 중심주파수가 더 높음에도 PAE 성능은 비슷한 수준을 갖는다. 또한 pulse 신호로 측정한 타 연구결과와 비교해서도 비슷한 효율을 갖거나, 더 높은 소신호 이득을 가지는 것을 확인할 수 있다.

IV. 결 론

본 논문에서는 120 nm GaN-HEMT을 이용하여 Ka 대역 4 W 급 고효율 전력증폭기 MMIC를 설계하였다. 3단으로 구성하여 25 dB 이상의 소신호 이득을 확보하고, 전력증폭기의 트랜지스터를 모두 최적 임피던스로 정합함으로써 고효율 동작을 만족하였다. CW를 사용한 측정 결과, 설계된 전력증폭기는 29~31 GHz에서 36 dBm 이상의 출력 전력과 최대 29.2 %의 PAE를 갖는다.

References

[1] U. K. Mishra, L. Shen, T. E. Kazior, and Y. F. Wu,

"GaN-based RF power devices and amplifiers," in *Proceedings of the IEEE*, vol. 96, no. 2, pp. 287-305, Feb. 2008.

- [2] S. Fakhfakh, S. Driad, P. Fellon, M. Madel, L. Trinh-Xuan, and H. Blanck, "Broadband 8 W Ka-band MMIC power amplifier using 100 nm GaN technology," in *2022 17th European Microwave Integrated Circuits Conference(EuMIC)*, Milan, Sep. 2022, pp. 99-102.
- [3] C. Ramella, C. Florian, E. Cipriani, M. Pirola, F. Giannini, and P. Colantonio, "Ka-band 4 W GaN/Si MMIC power amplifier for CW radar applications," in *2020 15th European Microwave Integrated Circuits Conference(EuMIC)*, Utrecht, Jan. 2021, pp. 33-36.
- [4] S. Samis, C. Friesicke, P. Feuerschütz, R. Lozar, T. Maier, and P. Brückner, "A 5 W AlGaIn/ GaN power amplifier MMIC for 25-27 GHz downlink applications," in *2018 11th German Microwave Conference(GeMiC)*, Freiburg, Mar. 2018, pp. 9-12.
- [5] C. Ramella, C. Florian, M. D. R. Garcia, I. Davies, M. Pirola, and P. Colantonio, "Development of a space-grade Ka-band MMIC power amplifier in GaN/Si technology for SAR applications," *IEEE Transactions on Microwave Theory and Techniques*, vol. 73, no. 2, pp. 977-987, Feb. 2025.
- [6] P. Neininger, L. John, P. Brückner, C. Friesicke, R. Quay, and T. Zwick, "Design, analysis and evaluation of a broadband high-power amplifier for ka-band frequencies," in *2019 IEEE MTT-S International Microwave Symposium(IMS)*, Boston, MA, Jun. 2019, pp. 564-567.
- [7] K. Nakatani, Y. Yamaguchi, T. Trii, A. Hirai, and K. Kanava, "Ka-band high efficiency and high linearity GaN power amplifiers for broadband high throughput satellite communication systems," in *2024 IEEE Asia-Pacific Microwave Conference(APMC)*, Bali, Nov. 2024, pp. 614-616.

임 서 군 [성균관대학교/석사과정]

<https://orcid.org/0009-0009-1456-6009>



2020년 2월: 성균관대학교 전자전기공학부 (공학사)
2023년 9월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Low Noise Amplifier, Broadband and Efficiency Techniques

문 규 현 [성균관대학교/석사과정]

<https://orcid.org/0009-0005-1454-8944>



2024년 2월: 목포대학교 전기전자공학부 (공학사)
2024년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

빈 수 현 [성균관대학교/석·박사통합과정]

<https://orcid.org/0009-0007-8821-5442>



2022년 2월: 성균관대학교전자전기공학부 (공학사)
2022년 3월~현재: 성균관대학교전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] RF/mm-Wave Power Amplifier, Broadband and Efficiency Techniques

양 영 구 [성균관대학교/교수]

<https://orcid.org/0000-0003-3463-0687>



1997년 2월: 한양대학교 전자공학과 (공학사)
2002년 2월: 포항공과대학교 전자전기공학과 (공학박사)
2002년 3월~2002년 7월: 포항공과대학교 전자전기공학과 박사후 연구원
2002년 8월~2005년 2월: Skyworks

Solutions Inc., Senior Electronic Engineer

2005년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 교수
[주 관심분야] 초고주파 회로설계, 무선통신 송/수신기 시스템 설계, 비선형 회로 분석 및 시뮬레이션 기법 연구

안 민 석 [성균관대학교/석·박사통합과정]

<https://orcid.org/0009-0001-1672-7488>



2021년 8월: 성균관대학교 전자전기공학부 (공학사)
2024년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques.