

8~15 GHz GaN 저잡음 증폭기

GaN Low Noise Amplifier at 8~15 GHz Frequency

심 상 훈 · 전 계 익*

Sanghoon Sim · Laurence Jeon*

요 약

본 논문에서는 0.25 μm GaN on SiC 공정을 이용하여 8~15 GHz 광대역 저잡음 증폭기 MMIC 를 설계하고 제작하였다. 저잡음 증폭기는 3-단으로 설계하였고, 첫째 단은 소스 축퇴(source degeneration) 구조를 적용하여 대역폭 및 잡음지수를 최적화하였다. 안정도 향상을 위하여 각 단의 드레인측에 저항을 이용한 손실매칭 (lossy matching)을 하였고, 출력포트에는 RC 병렬 구조의 이득 평탄화 회로를 적용하였다. 제작된 저잡음 증폭기 MMIC는 3.0 mm×0.9 mm의 크기를 가지고, 동작 주파수 8~15 GHz에서 소신호이득 23~27 dB, 입출력 삽입손실 10 dB 이하, 잡음지수는 1.6~2.8 dB의 특성을 갖는다.

Abstract

This study presents an 8~15 GHz low noise amplifier (LNA) using a 0.25 μm GaN on SiC process. The LNA is designed in three stages with source degeneration in the first stage to optimize the noise figure and operation bandwidth. Lossy matching using a resistor is applied to the drain nodes in each stage to enhance stability. An RC parallel equalizer is applied to the output port to flatten the frequency response. The chip size of the fabricated LNA MMIC is 3.0 mm×0.9 mm. At operating frequencies of 8~15 GHz, the small signal gain is 23 to 27 dB, return loss is lower than 10 dB, and noise figure is 1.6 to 2.8 dB.

Key words: Wide-Band, GaN, Low Noise Amplifier, X-Band, Ku-Band

I. 서 론

최근 6G 이동통신 응용을 위한 upper-mid band(7~24 GHz) 주파수 활용에 관심이 커지고 있다. 최근 열린 세계 전파통신회의(WRC-23)에서는 대한민국 정부가 제안한 4.4~4.8 GHz, 7.125~8.5 GHz, 14.8~15.35 GHz 세 개의 대역이 6G 후보 주파수로 채택되었으며, 해당 대역의 RF

부품개발을 위한 연구가 활발히 진행되고 있다.

GaN 공정은 기존의 GaAs 공정 대비 우수한 전력 특성과 열 안정성으로 인해 고출력/고효율 증폭기 및 스위치뿐만 아니라 높은 입력 rating을 갖는 저잡음 증폭기 구현에도 적용되고 있다. 일반적으로 GaAs 공정을 이용한 저잡음 증폭기의 경우 최대 입력 전력이 수십 mW 수준이어서 높은 입력 전력에 대한 수신단 보호를 위해서 별도

「이 논문은 2024년도 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원의 지원을 받아 수행된 연구임(No.2022-0-000041).」

충북대학교 전자공학과(School of Electronics Engineering, Chungbuk National University)

*알에프코어(주)(RFcore)

· Manuscript received March 10, 2024 ; Revised March 11, 2024 ; Accepted March 11, 2024. (ID No. 20240310-024)

· Corresponding Author: Sanghoon Sim (e-mail: shsim@cnu.ac.kr)

의 limiter가 필요한 반면, GaN 공정을 이용한 저잡음 증폭기의 경우 수 W의 높은 입력 rating을 가지므로 별도의 limiter 없이 사용이 가능하다^[1]. 따라서, 1,024개 이상의 안테나 배열 사용을 목표로 하는 6 G MIMO 응용을 위한 송수신 모듈에 GaN 공정 적용 시 기존의 RF front-end(전력증폭기, 저잡음 증폭기, 서큘레이터, 리미터)를 GaN 단일칩(전력증폭기, 스위치, 저잡음 증폭기) RF front-end로 집적할 수 있어 6 G MIMO 송수신 모듈 구현 비용을 크게 줄일 수 있다.

본 논문에서는 GaN 0.25 μm 공정을 이용하여 8~15 GHz 저잡음 증폭기를 설계, 제작하고 특성을 측정하였다.

II. 광대역 저잡음 증폭기 설계

저잡음 증폭기의 잡음지수는 입력단에 의해 거의 결정되게 되므로, 8~15 GHz 광대역 동작을 위해서는 입력단을 광대역 동작이 가능한 구조로 설계해야 한다. 그림 1은 GaN 공정을 이용한 8~15 GHz 광대역 저잡음 증폭기 회로도이다. 광대역 동작 및 이득 최적화를 위하여 3-단으로 설계하였다. Q_1 , Q_2 , Q_3 는 4 finger \times 50 μm 소자를 사용하였고 첫째단은 광대역 이득 및 잡음지수 최적화를 위하여 인덕터(L_3 : ~ 0.1 nH)를 이용한 소스 축퇴 구조로 설계하였다. 소스 축퇴는 저잡음 증폭기 설계에 많이 사용되는 구조로 피드백 효과에 의하여 잡음지수 및 이득 매칭 포인트를 근접하게 만들어줄 뿐만 아니라 광대역

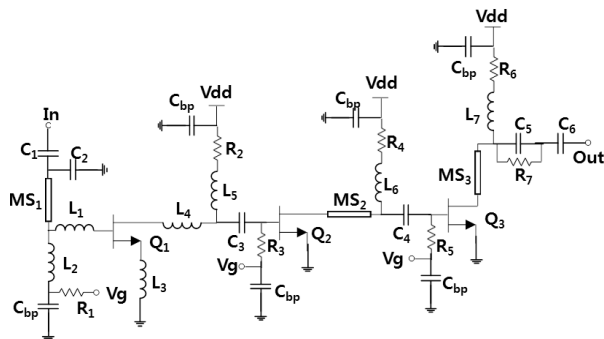
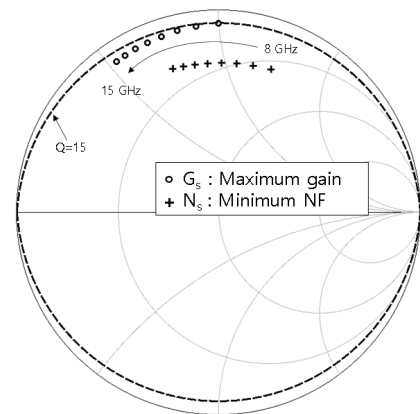


그림 1. GaN 공정을 이용한 8~15 GHz 광대역 저잡음 증폭기 회로도

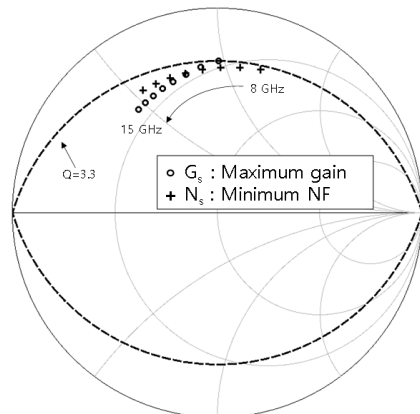
Fig. 1. Schematic of the 8~15 GHz GaN LNA.

동작이 가능하게 해준다.

그림 2(a)는 foundry에서 제공한 4 finger \times 50 μm 소자 모델(드레인전압 10 V, 바이어스전류 20 mA)을 이용하여 소스 축퇴 구조를 적용하지 않은 경우 이득이 최대가 되는 입력 매칭 포인트(G_s)와 잡음지수가 최소가 되는 입력 매칭 포인트(N_s)를 8 GHz 에서 15 GHz까지 1 GHz 단위로 시뮬레이션한 것이다. 그림을 보면 8~15 GHz에서 G_s 와 N_s 가 서로 멀리 떨어져 있을 뿐만 아니라 G_s 가 $Q=15$ 서클을 지나고 있어 광대역 매칭이 어렵다는 것을



(a) 소스축퇴 적용하지 않은 경우($L_3=0$ nH)
(a) Without source degeneration



(b) 소스축퇴 적용한 경우($L_3=0.1$ nH)
(b) With source degeneration

그림 2. 최대이득(G_s) 및 잡음지수 최소(N_s) 입력 매칭 포인트(8~15 GHz, 1 GHz 단위로 시뮬레이션)

Fig. 2. Input matching point for maximum gain (G_s) and minimum noise figure (N_s).

알 수 있다. 그림 2(b)는 동일한 조건에서 0.1 nH의 인덕터를 이용하여 소스 축퇴했을 때 G_s 와 N_s 를 보여준다. 그림을 보면 G_s 와 N_s 가 서로 근접한 위치로 이동했을 뿐만 아니라 G_s 가 $Q=3.3$ 서클을 지나는 것을 알 수 있다. 따라서, 저잡음 증폭기의 첫째단에 소스 축퇴구조를 적용할 경우 잡음지수 최적화와 광대역 동작이 가능하다.

저잡음 증폭기는 증폭기의 내부 잡음(internal noise) 증폭되어 출력되는 것을 최소화해야 하므로, 저잡음 증폭기를 설계하는 경우 저항소자의 사용은 잡음지수 측면에서는 바람직하지 못하다. 그러나, 증폭기의 안정도 확보를 위해서는 저항 소자의 사용이 불가피 하므로 저항 소자에 의한 잡음지수 증가를 최소화할 수 있는 설계가 필요하다.

본 연구에서는 저주파 발진 방지 및 잡음지수 열화를 최소화하기 위하여 Q_1 의 게이트 바이어스 저항 R_1 을 바이패스 커패시터 C_{bp} 와 병렬로 연결하였으며, 고주파 발진 방지를 위해서 각단의 드레인 측에 저항 R_2 , R_4 , $R_6(=10 \Omega)$ 이용한 손실 매칭을 하였다. 드레인 측에 손실 매칭을 적용할 경우 저항의 잡음 전력에 대한 입력환산 잡음 전력(input referred noise)은 트랜지스터 전압이득의 제곱만큼 줄어들게 되므로 저항소자에 의한 잡음지수 열화를 최소화할 수 있다. 증폭기의 출력(Q_3 드레인)에는 병렬 RC회로(C_3 , R_7)를 이용하여 광대역 이득 평탄화 및 매칭이 가능하게 하였다.

III. 측정결과

칩 제작을 위하여 $0.25 \mu\text{m}$ GaN on SiC 공정을 이용하였다. 해당 공정의 substrate는 $100 \mu\text{m}$ 두께를 가지며 3개 층의 메탈 레이어를 제공한다. foundry에서 제공한 잡음 모델이 포함된 소신호 모델을 사용하였으며, Agilent ADS를 이용하여 회로 및 EM 시뮬레이션, 레이아웃을 진행하였다.

그림 3은 제작된 광대역 저잡음 증폭기 MMIC의 사진이다. 칩의 크기는 패드 포함하여 $3.0 \text{ mm} \times 0.9 \text{ mm}$ 이다. 제작된 칩은 on-wafer 프루빙으로 측정하였으며 전원전압 10 V에 전류는 총 60 mA를 소모하였다. S 파라미터 측정을 위하여 PNA(N5244A)를 사용하였으며, 잡음지수는

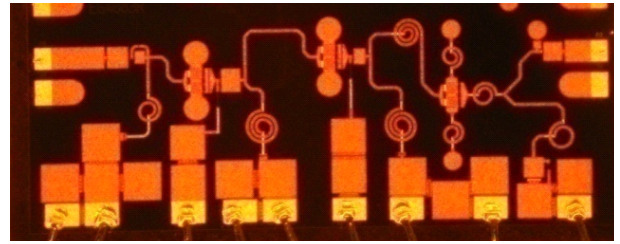


그림 3. 제작된 8~15 GHz GaN 저잡음 증폭기 MMIC
Fig. 3. Fabricated 8~15 GHz GaN LNA MMIC.

PSA(E4440A)를 사용하여 측정하였다.

그림 4는 제작된 광대역 저잡음 증폭기의 소신호 이득 측정 결과를 보여준다. 8~15 GHz에서 23~27 dB의 이득을 갖는다. 측정 결과를 보면, 이득의 크기와 경향은 시뮬레이션과 거의 일치하지만, 8 GHz 근처의 저대역 roll off 주파수 및 17 GHz 근처의 고대역 roll off 주파수가 시뮬레이션 대비 1.5~2 GHz 정도 상향 이동하였다. 그림 5는 입출력 반사손실 측정 결과이다. 8~15 GHz 에서 -10 dB 이하의 입출력 반사손실을 가지며 크기와 경향은 시뮬레이션과 거의 일치하지만 역시 시뮬레이션 대비 1.5 GHz 정도 상향 이동한 것을 알 수 있다. 그림 6은 잡음지수 측정 결과를 보여준다. 8~15 GHz 에서 1.6~2.8 dB의 잡음지수를 갖는다. 잡음지수 최저 주파수를 보면, 시뮬레이션의 경우 8 GHz인 반면 측정의 경우 10 GHz이므로 역시 시뮬레이션 대비 2 GHz 정도 상향 이동한 것으로 분석 된다. 표 1은 기존에 발표된 GaN 저잡음 증폭기와

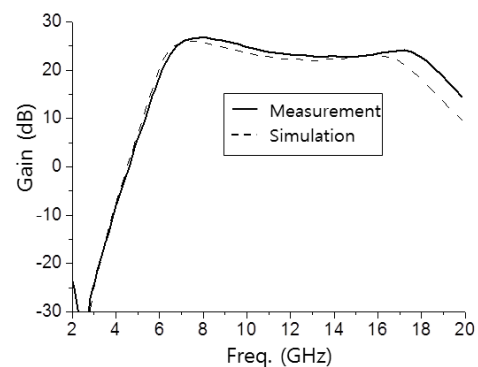


그림 4. 소신호 이득 측정결과
Fig. 4. Small signal gain measurement result.

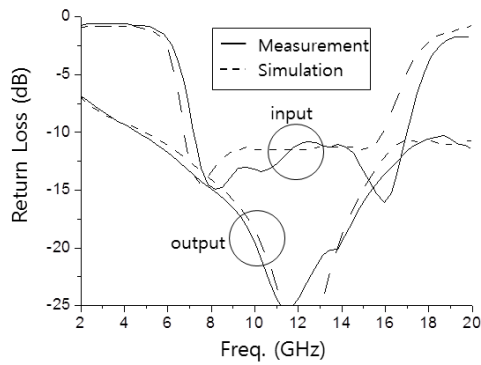


그림 5. 입출력 반사손실 측정결과

Fig. 5. Input-output return loss measurement result.

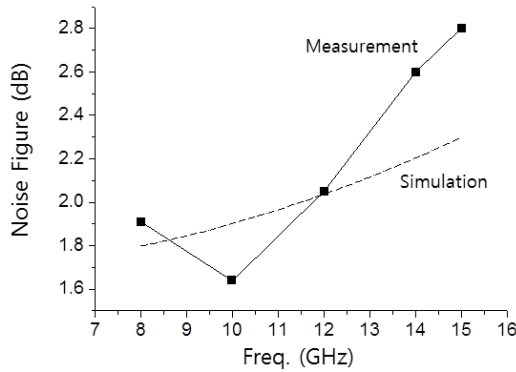


그림 6. 잡음지수 측정결과

Fig. 6. Noise figure measurement result.

표 1. GaN 저잡음 증폭기 성능 비교

Table 1. Performance comparison with previously reported GaN LNAs.

Ref. Tech.	Freq. (GHz)	Gain (dB)	Noise figure (dB)	PDC (W)	Chip size (mm ²)
[1] 0.25 μm	2~12	>15	<3	1.4	2.9
[2] 0.25 μm	7~12	>14	<2.5	0.68	5
[3] 0.25 μm	8~15	>13.1	<3.6	0.98	4.7
[4] 0.15 μm	12~18	>19.5	<1.9	0.53	1.9
This work 0.25 μm	8~15	>23	<2.8	0.6	2.7

성능을 비교한 것이다. 본 논문의 결과가 같은 채널 길이를 갖는 0.25 μm 공정의 저잡음 증폭기 결과 대비 대역폭, 이득, 잡음지수, 전력소모, 칩사이즈 측면에서 우수한 결과를 갖는 것을 알수 있다.

IV. 결 론

0.25 μm GaN on SiC 공정을 이용하여 8~15 GHz 광대역 저잡음 증폭기를 설계, 제작하고, 성능을 측정하였다. 광대역 동작을 위하여 소스 축퇴, 손실매칭, RC 이득평탄화 회로를 적용하였다. 측정 결과, 광대역 동작과 더불어 기존의 GaN 저잡음 증폭기 대비 우수한 특성을 보여준다.

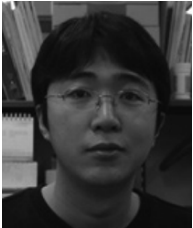
본 논문에 의한 광대역 저잡음 증폭기는 차세대 통신 및 군용 시스템에 적용될 경우 대역 확장 및 성능 향상에 기여할 것으로 기대된다.

References

- [1] J. H. Han, J. G. Kim, "A S/C/X-band GaN low noise amplifier MMIC," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 28, no. 5, pp. 430-433, May 2017.
- [2] C. Andrei, R. Doerner, O. Bengtsson, S. A. Chevtchenko, W. Heinrich, and M. Rudolph, "Highly linear X-band GaN-based low-noise amplifier," in *2012 International Symposium on Signals, Systems, and Electronics*, Potsdam, Oct. 2012.
- [3] D. Kim, D. H. Lee, S. Sim, L. Jeon, and S. Hong, "An X-Ku band distributed GaN LNA MMIC with high gain," *Journal of Semiconductor Technology and Science*, vol. 14, no. 6, pp. 818-823, Dec. 2014.
- [4] H. Li, J. Xu, and X. Zhang, "A Ku-band image-rejection filtering LNA MMIC in 150-nm GaN-on-SiC technology," *Science China Information Sciences*, vol. 67, pp. 119404, Dec. 2023.

심 상 훈 [충북대학교/조교수]

<https://orcid.org/0009-0007-2431-4687>



2001년 2월: 한국과학기술원 전기 및 전자
공학과 (공학사)

2004년 2월: 한국과학기술원 전기 및 전자
공학과 (공학석사)

2009년 2월: 한국과학기술원 전기 및 전자
공학과 (공학박사)

2018년 9월: 알에프코어(주) (수석 연구원)

2020년 3월: 삼성전자(주) (수석 연구원)

2020년 3월~현재: 충북대학교 전자공학과 조교수

[주 관심분야] 차세대 통신 및 레이더 응용을 위한 MMIC 및
시스템

전 계 익 [알에프코어(주)/대표이사]

<https://orcid.org/0009-0005-4186-7801>



1991년 2월: 한국과학기술원 전기 및 전자
공학과 (공학사)

1993년 2월: 한국과학기술원 전기 및 전자
공학과 (공학석사)

1998년 2월: 한국과학기술원 전기 및 전자
공학과 (공학박사)

1998년~2000년: LG종합기술원

2000년~현재: 알에프코어(주) 대표이사

[주 관심분야] 차세대 통신 및 레이더 응용을 위한 MMIC 및
시스템