

주파수 보정 기법에 의한 디지털 주파수 판별기의 성능 개선

Performance Improvement of Digital Frequency Discriminator Using Frequency-Compensation Technique

최 연 준* · 전 중 남**

Yeon-June Choi* · Joongnam Jeon**

요 약

전자전 환경에서 레이더 신호의 주파수를 빠르게 판별하는 것이 매우 중요하다. DFD(digital frequency discriminator)는 위상상관기를 거친 레이더 신호에서 IQ 데이터를 수집하고, 이로부터 500 nsec 이내에 주파수를 판별한다. 레이더 신호는 아날로그 및 전처리 과정을 거치면서, IQ 신호에 왜곡이 유입된다. 결과적으로 DFD의 출력주파수가 부정확해진다. 이 논문은 DFD 장치에서 주파수 정확도를 개선하는 기법을 제안한다. 기존 주파수를 인가하고 DFD 장치의 출력주파수를 측정 한 다음, 두 주파수 간의 오차를 선형 보간하여 출력을 보정한다. 이 기법을 적용하였을 때, 주파수 정확도가 2.25 MHz에서 0.063 MHz로 향상되었고, 최대 주파수 오차는 6 MHz에서 2 MHz로 개선됨을 확인하였다.

Abstract

In an electronic warfare environment, radar signals must be rapidly discriminated. A digital frequency discriminator (DFD) collects I and Q data from a phase correlator and determines the radar signal frequency in 500 ns. Distortion is introduced into the IQ data as the detected radar signal passes through the analog and preprocessor parts, resulting in an inaccurate DFD output frequency. This paper proposes a technique to improve DFD frequency accuracy. The output is corrected by interpolating the difference between the DFD output frequency and the reference frequency. We confirmed that the proposed technique improves frequency accuracy from 2.25 MHz to 0.063 MHz and reduces the maximum frequency error from 6 MHz to 2 MHz.

Key words: Digital Frequency Discriminator, Phase Error, Frequency Error, Correlator, Frequency Accuracy

I. 서 론

전자전은 전자 공격(EA: electronic attack), 전자 보호(EP: electronic protection), 전자 지원(ES: electronic support)으로 구분한다. 전자 보호는 방향 탐색 임무를 수행하는

방향탐지(DF: direction finding) 장치 분야가 있고 전자 지원은 전파 신호원의 레이더 신호를 측정하고 분석하여 무기체계의 특성을 파악하는 전자정보(ELINT: electronic intelligence) 장치 분야가 있다. 방향탐지 장치는 신호의 진폭 및 위상차를 분석해야 하고, 전자정보 장치는 레이

*(주)빅텍(VICTEK Co., Ltd.)

**충북대학교 컴퓨터정보통신연구소(Reaserch Institute for Computer and Information Communication)

· Manuscript received November 20, 2023 ; Revised December 18, 2023 ; Accepted January 12, 2024. (ID No. 20231120-100)

· Corresponding Author: Joongnam Jeon (e-mail: joongnam@cbnu.ac.kr)

다 펄스의 특징 즉 PDW(pulse description words)를 분석해야 한다. 방향탐지 장치 및 전자정보 장치에서 중요한 요소는 주파수 정보이다. 빠르고 짧은 펄스폭에서 주파수를 탐지할 수 있는 측정방식이 순시 주파수 측정방식(IFM: instantaneous frequency measurement)이고 관련된 장치는 디지털 주파수 판별기(DFD: digital frequency discriminator) 이다^{[1]~[3]}.

DFD는 신호원(RF: radio frequency)에 대하여 위상 지연 신호와 지연 없는 신호를 위상비로 변환하고 위상비를 이용하여 주파수를 판별하는 장치이다^{[4],[5]}. DFD는 아날로그 신호를 디지털 신호로 변화하여 하드웨어 및 환경에 따른 주파수 오차를 개선하기 위해 보정용 LUT(look-up table) 메모리를 이용한다. 본 논문에서는 LUT 메모리를 메모리로 표현한다.

기존 디지털 주파수 판별기는 수백 나노초 이내의 신호에서 주파수를 판별하며 짧은 펄스폭(100 ns 이하)의 신호에서 주파수를 판별할 수 있는 장점은 있으나 위상 신호에 대한 오프셋(offset) 보정 및 다항곡선적합(polynomial curve fitting) 보정 외에는 다른 보정 방법이 없으므로 주파수 정확도 및 최대주파수 오차가 크다는 단점이 있다.

이 논문은 하드웨어를 변경하지 않고 주파수 보정 기법으로 주파수 보정 메모리 데이터를 생성하고 주파수 정확도 및 오차를 개선하는 연구를 제시한다. 이를 검증하기 위해 보정 기법 적용 전·후 데이터를 실제 DFD 장치에 적용하여 주파수 보정 기법을 적용했을 때 성능 개선 수준을 서술한다. 본문 II장에서 디지털 주파수 판별기의 이론적 배경을 설명하고, III장에서는 DFD의 구성 요소 및 동작 원리에 관해 설명하고 그에 따른 DFD의 성능 개선을 위한 주파수 보정 기법을 제시한다. IV장에서는 보정 기법 적용 전·후 결과를 확인하고 샘플데이터 개수에 따른 본 기법의 성능을 평가한다. 마지막으로 V장에서 결론을 맺는다.

II. 디지털 주파수 판별기의 이론적 배경

위상상관기(phase correlator)와 대역통과필터(BPF: band pass filter)를 거치면, 입력 주파수 성분이 오프셋 변화로

나타난다. 식 (1)은 오프셋 변화량이다. $\omega(=2\pi f)$ 는 각 주파수이고, τ 는 위상상관기의 지연선 길이이다.

$$\begin{aligned} I(w) &= \frac{V_a V_b}{2} [\cos(w\tau)], \\ Q(w) &= \frac{V_a V_b}{2} [\sin(w\tau)] \end{aligned} \quad (1)$$

그림 1은 $1\lambda, 5\lambda, 25\lambda, 125\lambda$ 지연선의 4채널에 대한 위상 검출 과정을 보여주며, 식 (2)는 $I(w)$ 와 $Q(w)$ 로 구한 위상 $\theta(w)$ 이다.

$$\theta(w) = \tan^{-1} \left(\frac{Q(w)}{I(w)} \right) \quad (2)$$

그림 2에 표시된 명료 구간(unambiguity bandwidth)은 DFD 시스템의 출력주파수 범위이며, 동작 구간(operating bandwidth)은 명료 구간 내에서 좌우 여유 구간을 제외하고 주파수 측정에 사용하는 구간이다^{[5],[6]}.

지연선의 물리적인 길이는 명료 구간에 대해 동작하도록 3채널 또는 4채널로 설계할 수 있다^[6]. 각 채널은 지연선 길이를 $1:n:n^2:n^3$ (n 은 정수) 형태로 설계한다. 본 논문은 4채널로 $1:5:25:125$ 비율의 지연선을 $6,000 \sim 18,000$ MHz

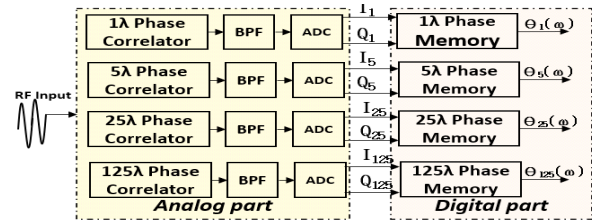


그림 1. 4채널 위상 검출

Fig. 1. 4-channel phase detection.

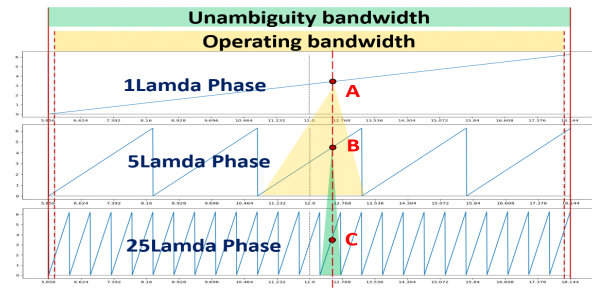


그림 2. DFD 장치의 주파수 판별 원리

Fig. 2. DFD frequency discrimination principle.

의 동작 구간과 5,856~18,144 MHz의 명료 구간으로 설계하였고 그 구조는 그림 2와 같다.

주파수를 결정할 때는 마지막 채널을 제외한 채널로 주파수 구간을 결정하고, 마지막 채널로 주파수를 확정한다. 1:5:25 3채널을 예로 들면, 그림 2와 같이 1 λ 위상에서 A를 선택하고, A가 속한 5 λ 위상 영역을 결정한다. 다음에 5 λ 영역에서 B를 선택하고, B가 속한 25 λ 위상 영역을 결정한다. 마지막으로 25 λ 영역에서 C에 해당하는 x축 값이 판별주파수를 결정한다.

III. 주파수 보정알고리즘

4채널 지연선을 적용한 DFD는 양자화된 각각 4개의 I, Q 데이터를 수집할 수 있다. 본 장은 6~18 GHz 대역의 DFD 구성 요소 및 동작 원리를 제시한다. Xilinx사의 FPGA(field programmable gate array)와 VPX(vector packet exchange) 버스를 이용하여 시험하고 기존 DFD의 주파수 정확도를 확인한다. 또한, 주파수 보정 기법을 이용하여 주파수 정확도 개선 결과에 대해 논한다.

3-1 디지털 주파수 판별기의 구성 요소

6~18 GHz 대역의 DFD는 6개의 메모리와 신호 처리 프로세서로 구성된다. 위상상관기의 $I(w)$, $Q(w)$ 값은 AD 변환된다. 이 신호가 I_n , Q_n 이다. 메모리와 Xilinx사 프로세서는 빠른 처리와 짧은 펄스폭의 주파수 판별을 위한 설계 방법으로 그림 3은 4채널 DFD 하드웨어 블록도이다.

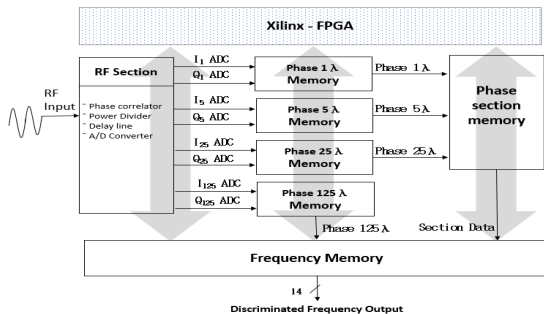


그림 3. DFD 장치의 하드웨어 구성도

Fig. 3. DFD hardware block diagram.

3-2 IQ 데이터 보정

자연환경에서 이상적인 신호원이 입력되어도 아날로그 소자 및 조립과정에서 오차가 발생한다. I_n , Q_n 데이터를 I_n/Q_n 오프셋 보정, 위상오프셋 보정 및 다항곡선적합 보정 3종류의 보정 방법을 통하여 주파수 오차를 개선할 수 있다^[6]. 명료 구간에서 125 λ 기준 1°당 0.273 MHz (=12,288/125 λ /360°) 오차를 갖는다^{[4],[5]}. 그림 4를 기준으로 보정작업이 없을 때 위상 오차($\pm 30^\circ$)에 대한 주파수 오차는 최대 8.192 MHz이고 위 3가지의 보정 방법을 적용했을 때 위상 오차($\pm 15^\circ$)에 대한 주파수 오차는 최대 4.096 MHz로 개선됨을 확인할 수 있다.

3가지 보정 방법은 이상적인 값에 근접하도록 위상 패턴을 조정하는 방식으로 오차를 줄이는 데 한계가 있다. 제곱평균제곱근(RMS: root mean square) 및 최대주파수 오차는 여전히 높은 수준이다.

3-3 주파수 보정 기법

이 절에서는 DFD 하드웨어를 변경하지 않고 출력주파수 자체를 보정하는 기법을 제안한다. 그림 5는 주파수 메모리의 오차를 보완하는 주파수 보정 메모리(frequency compensation memory)를 생성하고 다시 합치는 과정을 수행한다. 이 기법은 다음과 같이 4단계로 동작한다.

- 1단계: 소프트웨어 시뮬레이션으로 DFD 장비의 판별 주파수를 구한다.
- 2단계: 이상적인 주파수와 판별주파수와의 오차를 구한다.

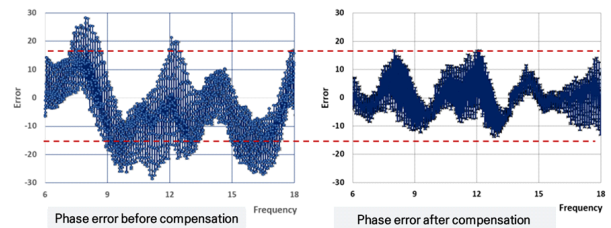


그림 4. 보상 전후 위상 오차 비교 그래프

Fig. 4. Comparison graph of phase error before and after compensation.

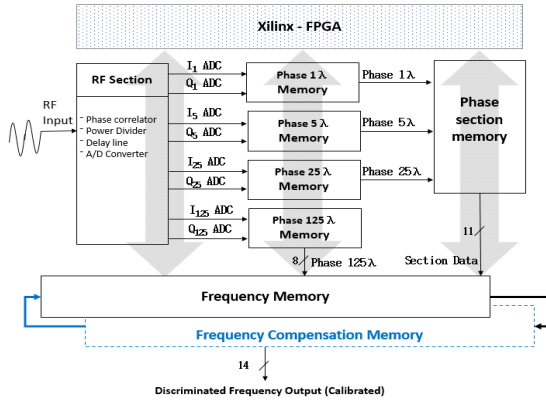


그림 5. 주파수 보정 메모리를 추가한 DFD 구조
Fig. 5. DFD structure with freq. compensation memory.

3단계: 오차 데이터를 사용해서 보간 기법으로 주파수 보정 메모리를 생성한다.

4단계: 주파수 메모리와 주파수 보정 메모리를 합친다.

1단계는 주파수 별로 수집된 8-bit I_n , Q_n 입력데이터를 기준으로 각 메모리 데이터를 추출하여 그림 5에서 표현된 14-bit의 판별주파수 값을 획득하는 알고리즘이다. 표 1은 입력정보에 대한 판별주파수 출력 결과이다. 표 1에서 출력 비트인덱스는 14-bit로 $0 \sim 16,383 (=2^{14}-1)$ 범위를 갖는다. 출력 비트인덱스 범위와 전체 대역을 이용하여 식 (3)에 적용하면 1-bit 당 주파수 해상도는 0.75 MHz이다. 역으로, 비트인덱스를 이용하여 주파수로 환산하는

방법은 식 (4)와 같다.

$$f_{resolution} = \frac{f_{unambiguous BW}}{bit_{unambiguous BW}} \quad (3)$$

$$f_{conversion} = f_{start} + (I_{bit} \times f_{resolution}) \quad (4)$$

2단계는 표 2에서 주파수에 대한 비트인덱스 값에 대한 오차 주파수를 구하고 'none'으로 표현한 부분에 대하여 임의의 데이터를 저장한다. 식 (5)는 표 1에 주파수를 표 2의 비트인덱스로 환산하는 수식이다.

$$index = \frac{(f_{current} - f_{start})}{f_{resolution}} \quad (5)$$

표 2. 비트 인덱스에 따른 주파수 오차 예시
Table 2. Example of error values according to bit-index.

$f(bit\ index) = error$	
$f(280) = 0.00$	--- 6066MHz
$f(281) = none$	
$f(282) = none$	
$f(283) = none$	
$f(284) = none$	
$f(285) = none$	
$f(286) = none$	
$f(287) = none$	
$f(288) = -0.75$	--- 6072MHz
.....	
$f(16184) = 2.25$	--- 17994MHz
$f(16185) = none$	

표 1. 판별 주파수의 시뮬레이션 결과 데이터
Table 1. Simulation result data of discriminative frequency.

Frequency (MHz)	Input information								Output information		
	I _n , Q _n values								Bit index (decimal)	Discriminative frequency (MHz)	Difference (MHz)
	I1	IQ	5I	5Q	25I	25Q	125I	125Q			
6,066	188	153	97	182	67	95	51	145	280	6,066.00	0.00
6,072	188	152	98	183	65	97	62	178	289	6,072.75	-0.75
6,078	188	152	99	183	63	103	81	205	298	6,079.50	-1.50
● ● ●											
17,988	159	175	195	161	166	170	89	145	16,172	17,985.00	3.00
17,994	159	175	195	160	169	168	97	160	16,181	17,991.75	2.25
18,000	159	175	195	159	171	165	110	172	16,191	17,999.25	0.75

3단계는 비트인덱스 범위(0~16,383)에 있는 임의 데이터로 채워진 부분에 보간데이터로 채워 판별주파수를 생성한다. 메모리 데이터가 정수 형태의 값으로 저장되므로 방법1은 표 1의 주파수오차를 식 (6)을 이용하여 정수 형태의 오차데이터로 변경한다. 방법2는 선형보간법을 이용하여 임의 데이터를 실수형 데이터로 채운다. 선형보간법은 식 (7)과 같다. 방법3은 선형보간법 수식으로 출력된 실수 형태의 데이터를 정수 형태로 그룹화한다. 그림 6은 3가지 방법을 도식화한 것이다. 그룹화한 값은 그림 5의 주파수 보정 메모리를 생성하는데 필수데이터가 된다.

$$ErrorData = Integer\left(\frac{E}{f_{resolution}}\right),$$

(E =error frequency)

$$Interpolation = E_{start} + \frac{E_{end} - E_{start}}{I_{end} - I_{start}} \times (I_{current} - I_{start}),$$

(E =Error, I =Index)

4단계는 그림 5에서 주파수 메모리와 주파수 보정 메모리를 합친다. 125 λ 위상 메모리가 8-bit 입력값이고 위상 구간 메모리가 11-bit 입력값이면 주파수 메모리 데이터 개수는 2^{19} (=524,288) 개이다. 따라서, 그림 7에서 주파수 메모리 (0, 0)~(255, 2047) 데이터를 3단계에서 생성한 데이터로 빼(-)주어 2^{19} 개의 데이터를 주파수 보정 메모리로 만들고 동일 위치에 데이터를 대치(i =address,

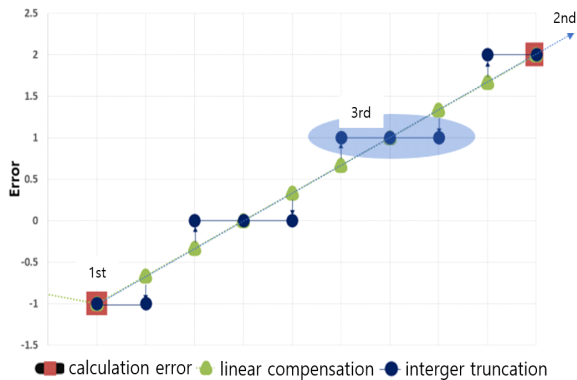


그림 6. 선형 보간 기법에 의한 그룹 데이터 생성
Fig. 6. Generating group data using linear interpolation method.

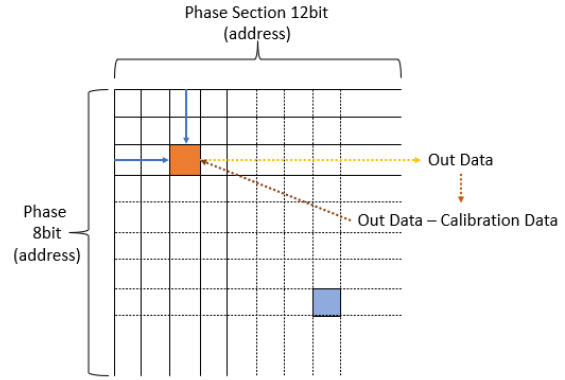


그림 7. 주파수 메모리 보정
Fig. 7. The method of substituting frequency memory with frequency compensation memory.

j =address)한다.

동일한 환경 조건에서 $I(w)$, $Q(w)$ 값은 항상 비슷한 파형을 유지하므로 125 λ 위상 메모리와 위상 구간 메모리에서 출력되는 데이터는 비슷한 값을 출력한다. 따라서, 알고리즘을 통하여 주파수 메모리의 전체 데이터에서 예상되는 오차를 찾아 모두 대치했기 때문에 전대역에서 주파수 오차는 0에 수렴된다.

IV. DFD 시스템에 알고리즘 적용 및 결과

본 장에서는 2가지 시험으로 주파수 보정 기법을 검증한다. 첫 번째 시험은 그림 3의 주파수 메모리 데이터를 장입한 후 측정 결과를 확인한다. 그리고 주파수 보정 기법을 이용하여 그림 5의 블록도에 추가된 주파수 보정 메모리 데이터를 생성하고 장입/측정 후 결과를 확인한다. 두 결과값을 비교하여 검증한다.

두 번째 시험은 8-bit I_n , Q_n 데이터가 본 주파수 보정 기법의 기초 데이터이므로 수집 과정에서 샘플데이터 개수를 줄여가며 측정하고 6개의 메모리 데이터를 생성/장입 후 주파수 보정 기법에 대한 영향성을 확인한다.

그림 8은 개발 DFD 시험 시스템 구성을 나타낸다. 본 구성은 데이터 추출 및 보정, 장입, 오차확인, 시뮬레이션을 위한 노트북, 신호원을 발생시키는 신호발생기, 노트북과 DFD 사이에서 측정, 데이터 송수신을 위한 시험장치 그리고 연구·개발한 DFD 시스템으로 구성되어 있다.

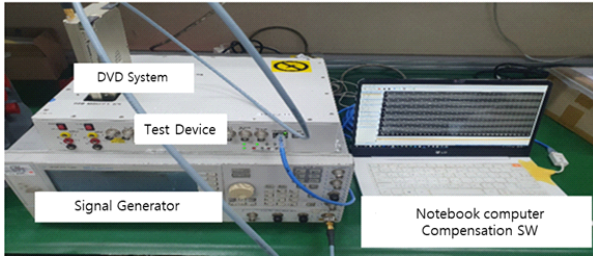


그림 8. DFD 시험 시스템 구성

Fig. 8. Composition of the developed DFD test bed.

4.1 주파수 보정 기법 검증

주파수 메모리 데이터를 생성하기 위해 8-bit I_n , Q_n 데이터의 추출 대역을 명료 구간으로 설정하고 샘플데이터 개수는 2,048개를 추출하였다. 3가지 보정 방법을 거쳐 그림 3의 6개의 메모리 데이터를 그림 8의 DFD에 장입하고 6~18 GHz까지 12 MHz 간격으로 주파수를 스위프(sweep)하여 주파수오차를 확인하였다. 그리고 주파수 보정 메모리 데이터를 검증하기 위해 주파수 보정 기법을 이용하여 그림 5의 주파수 보정 메모리 데이터를 생성하고 주파수 메모리 데이터와 합친 후 그림 8의 DFD에 장입하고 동일한 조건에서 12 MHz 간격으로 주파수를 스위프하며 주파수오차를 확인하였다. 주파수 보정 기법 전·후 주파수오차를 확인했을 때 검증 결과는 그림 9(a) 및 그림 9(b)와 같고 표 3과 같이 최대주파수 오차 및 주파수 정확도가 개선되었음을 확인하였다.

입력주파수에서 출력주파수를 뺀(-) 값의 절대값을 취함으로써 0에서 가장 멀리 떨어져 있는 값이 최대주파

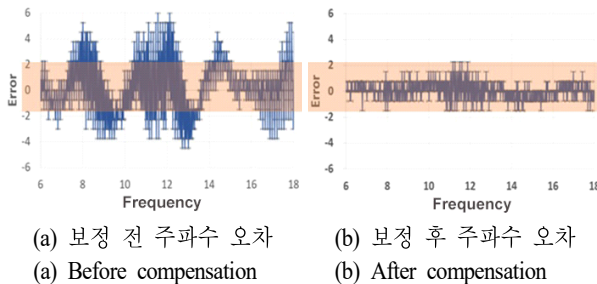


그림 9. 보정 전후 주파수 오차 비교

Fig. 9. Results of frequency error comparison and verification.

표 3. 알고리즘 적용 전후 성능 비교

Table 3. Comparison of results before/after algorithm application.

Criterion	Frequency Memory	Frequency Compensation Memory
Maximum Error	6 MHz	2.25 MHz
Frequency accuracy (RMS)	2.0 MHz	0.63 MHz

수 오차이고 그 수식은 식 (8)과 같다. 입력주파수와 판별 주파수 간의 차이가 주파수오차이고 이것을 RMS로 산출한 것이 주파수 정확도이다. 그 수식은 식 (9)와 같다.

$$f_{err} = f_{input} - f_{output},$$

$$f_{Max\ Error} = | \max(f_{err1}, f_{err2}, \dots, f_{errN}) | \quad (8)$$

$$RMS = \sqrt{\frac{1}{n} \sum_{i=1}^n ((f_{err})_i)^2} \quad (9)$$

4.2 샘플데이터 개수가 미치는 영향

이 절에서는 알고리즘의 명확한 검증단계 즉, 샘플데이터 개수에 따른 주파수 보정 기법에 대한 영향력에 관하여 시험하였다. 시험을 위해 명료 구간에서 각 1,024개 샘플데이터 8-bit I_n , Q_n 데이터를 추출하고 보정 후 그림 5의 5개의 메모리와 검증할 주파수 보정 메모리 데이터를 생성하여 그림 8의 DFD에 장입하고, 6~18 GHz까지 12 MHz 간격으로 주파수를 스위프(sweep)하여 주파수오차를 확인하였다. 동일한 방법으로 512개, 256개 각 샘플데이터 8-bit I_n , Q_n 데이터를 추출 및 보정, 장입하고 각각의 주파수오차를 확인하였다. 각 샘플데이터에 대한 주파수오차는 그림 10~그림 12와 같다.

최대주파수 오차 및 주파수 정확도는 표 4와 같으며 샘플데이터 개수가 512개로 측정된 8-bit I_n , Q_n 값이 기존 주파수 메모리 데이터를 사용했을 때와 비슷한 결과임을 확인하였다. 요구 주파수 정확도가 1 MHz(RMS) 이하인 경우 샘플데이터 개수를 512개 이상으로 설정해야 한다는 결과를 도출하였다.

표 5는 DFD의 성능분석 비교표이다^[4]. A20-MH205는

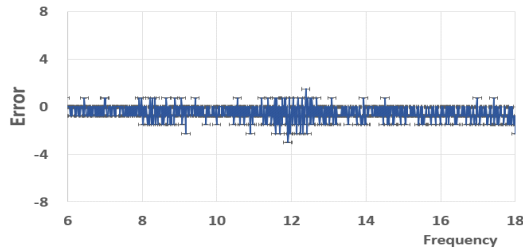


그림 10. 1024 샘플 데이터에 대한 주파수 오차
Fig. 10. Frequency error results for 1024 sample data.

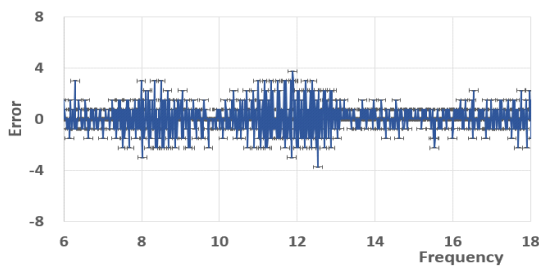


그림 11. 512 샘플 데이터에 대한 주파수 오차
Fig. 11. Frequency error results for 512 sample data.

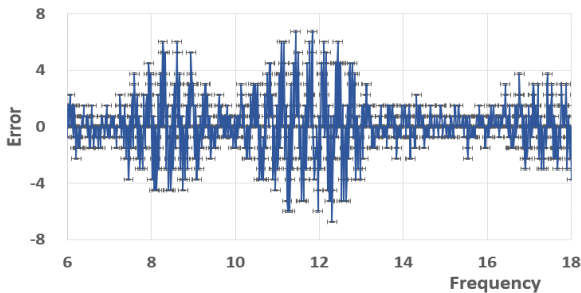


그림 12. 256 샘플 데이터에 대한 주파수 오차
Fig. 12. Frequency error results for 256 sample data.

표 4. 샘플 데이터 수에 따른 주파수 성능 척도
Table 4. Frequency accuracy measurement result according to sample data.

Criteria	1,024 samples	512 samples	256 samples
Maximum frequency error	3.0 MHz	3.75 MHz	6.75 MHz
Frequency accuracy (RMS)	0.75 MHz	0.94 MHz	1.87 MHz

이 논문에서 제시된 DFD 규격과 유사하여 비교하였다.

표 5. DFD 장치의 특성 및 성능 비교

Table 5. Comparison of specifications and performance of DFD devices.

Spec.	Proposed	A20-MH205 ^[7]	Typical DFD ^[8]
Frequency range	6~18 GHz	6~18 GHz	0.5~18 GHz
Unambiguous BW	12,288 MHz	12,900 MHz	20,480 MHz
Frequency accuracy (RMS)	0.63 MHz	3.0 MHz	3.0 MHz
Frequency resolution	0.75 MHz	0.8 MHz	1.25 MHz
Bit resolution	14	14	14

이 DFD의 주파수 정확도는 3.0 MHz(RMS)이고 제안한 DFD의 주파수 정확도는 0.63 MHz(RMS)로 주파수 보정 기법을 적용한 장치가 상당 부분 개선됨을 확인하였다.

V. 결 론

본 논문에서는 DFD 주파수 판별 정확도를 개선하기 위한 주파수 보정 기법을 연구하여 개발한 DFD 시스템에 적용하고 검증하였다. 또한, 본 주파수 보정 기법의 영향성을 확인하기 위해 샘플데이터 개수를 줄여가며 검증하였다. 검증 결과 동일한 조건에서 기법 적용 전·후 최대주파수 오차는 6 MHz에서 2.25 MHz 약 63 %, 주파수 정확도(RMS)는 2.0 MHz에서 0.63 MHz 약 69 % 개선 효과를 확인하였다. 그리고 본 알고리즘을 이용할 경우 샘플데이터 개수는 512개 이상으로 설정해야 알고리즘의 효과가 있음을 확인하였다. 또한, 도입품인 A20-MH205과 주파수 정확도를 비교했을 때 표 5의 결과와 같이 상당 부분 개선된 효과를 확인하였다.

연구한 주파수 보정 기법으로 주파수 정확도(RMS)뿐만 아니라 최대주파수 오차 부분도 개선되었기 때문에 순시주파수측정방식(IFM: instantaneous frequency measurement)의 디지털 주파수 판별기에 대한 주파수 정확도 한계가 많은 부분 개선될 것으로 기대된다.

References

- [1] D. H. Lee, "Modern warfare and electromagnetic tech-

- nologies," Korea Defense Industry Association, pp. 38-47, Feb. 1998.
- [2] J. I. Choi, S. W. Kim, H. C. Chin, and W. H. Choi, "A study on the improvement of direction error for electronic warfare system," *Journal of Korea Academia-Industrial Cooperation Society(JKAIS)*, vol. 18, no. 6, pp. 567-575, Jun. 2017.
- [3] J. Jeon, B. S. Seo, Y. Ju, H. S. Shim, and H. S. Kang, "Attribute classification of pulsed radar signals using LSTM," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 32, no. 11, pp. 1002-1013, Nov. 2021.
- [4] W. Choi, K. Koo, "Isolation analysis of wideband correlator mixer and performance improvement of digital frequency discriminator," in *2013 Asia-Pacific Microwave Conference Proceedings(APMC)*, Seoul, Nov. 2013, pp. 1030-1032.
- [5] W. Choi, K. H. Koo, "Design and fabrication of wideband DFD phase correlator for 6.0~18.0 GHz frequency," *Journal of Advanced Navigation Technology*, vol. 18, no. 4, pp. 341-346, Aug. 2014.
- [6] S. W. Kim, J. I. Choi, and H. C. Chin, "A study on the design of digital frequency discriminator with 3-channel delay lines," *Journal of the Korea Academia-Industrial Cooperation Society*, vol. 18, no. 6 pp. 44-52, Jun. 2017.
- [7] Akon, "Digital Frequency Discriminator." Available: <https://www.akoninc.com/>
- [8] widebandsystems, "Digital Frequency Discriminator (DFD)." Available: <https://widebandsystems.com/index.php/dfd/>

최 연 준 [(주)빅텍/수석부장]

<https://orcid.org/0009-0008-6563-1678>



2022년~현재: 충북대학교 컴퓨터과학과 (석사과정)
2003년~현재: (주)빅텍 수석부장
[주 관심분야] 디지털 신호철, 레이더 신호처리 등

전 중 남 [충북대학교/교수]

<https://orcid.org/0000-0003-0164-0109>



1990년 2월: 연세대학교 전자공학과 (공학 박사)
1996년~1998년: 미국 Texas A&M 연구교수
1990년 9월~현재: 충북대학교 전자정보대학 교수
[주 관심분야] 컴퓨터구조, 임베디드 시스템, 신호처리 등