

W 대역 FMCW 레이다용 저잡음 증폭기 설계

Design of W-Band Low-Noise Amplifier for Radar

송재혁¹ · 최한웅² · 임정택³ · 이재은⁴ · 손정택⁵ · 김준형⁶ · 백민석⁷ · 이은규⁸ · 김기진^{9*} · 김철영¹⁰

Jae-Hyeok Song¹ · Han-Woong Choi² · Jeong-Taek Lim³ · Jae-Eun Lee⁴ · Jeong-Taek Son⁵ ·
Joon-Hyung Kim⁶ · Min-Seok Baek⁷ · Eun-Gyu Lee⁸ · Ki Jin Kim^{9*} · Choul-Young Kim¹⁰

요 약

본 논문은 CMOS 65 nm 공정으로 설계된 W 대역 저잡음 증폭기 설계에 관한 내용이다. 저잡음 증폭기의 광대역 정합을 위해 음성 피드백 변압기를 입력 정합 네트워크로 사용하였다. 변압기는 입력 정합용 병렬 인덕터와 트랜지스터의 소스 인덕터를 결합하여 구성하였으며, 광대역 정합을 달성하면서도 낮은 잡음지수와 높은 이득을 얻기 위해 최적화 설계하였다. 설계된 저잡음 증폭기는 RF 및 DC 패드를 포함하여 0.45×0.53 mm²의 크기를 가지며, 설계 결과 75~85 GHz 대역에서 반사 손실은 10 dB 이상이며, 17 dB의 최대 이득과 4.8 dB의 최소 잡음지수를 달성하였다.

Abstract

This article presents the design of a W-band wideband low-noise amplifier (LNA) using a 65-nm bulk complementary metal - oxide semiconductor process. A negative feedback transformer is used as an input matching network for wideband matching of the LNA. The transformer is composed of the input shunt inductor and the source inductor of the transistor. The transformer is optimized to achieve low-noise performance and to prevent gain degradation while achieving wideband matching. The LNA has a size of 0.45×0.53 mm, including radio frequency and direct-current pads. As a result of the design, the return loss is more than 10 dB in the 75–85 GHz band, with a peak gain of 17 dB and a minimum noise figure of 4.8 dB.

Key words: Low Noise Amplifier, Transformer, W-Band, Wideband

I. 서 론

최근 W 주파수 대역은 고속 데이터 전송 무선 통신,

차량용 및 초정밀 레벨 센서를 위한 레이다 대역으로 사용되고 있다. 기존 K 대역의 24 GHz 주파수에서 사용되던 차량용 레이다는 5세대 이동통신 기술이 발전하면서

「이 성과는 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No. NRF-2021R1A4A1032580).」

충남대학교 전자공학과(Department of Electronic Engineering, Chungnam National University)

*한국전자기술연구원(Korea Electronics Technology Institute)

1: 박사과정(<https://orcid.org/0000-0003-3736-2753>), 2: 박사과정(<https://orcid.org/0000-0001-5960-4309>),

3: 박사과정(<https://orcid.org/0000-0002-2698-6942>), 4: 석 · 박사통합과정(<https://orcid.org/0000-0001-6616-6503>),

5: 석 · 박사통합과정(<https://orcid.org/0000-0003-4794-5813>), 6: 석사과정(<https://orcid.org/0000-0002-6873-9034>)

7: 석사과정(<https://orcid.org/0000-0002-3651-4498>), 8: 박사후연구원(<https://orcid.org/0000-0002-3835-2226>),

9: 책임연구원(<https://orcid.org/0000-0002-5273-4167>), 10: 교수(<https://orcid.org/0000-0002-5532-7399>)

· Manuscript received November 11, 2022 ; Revised November 16, 2022 ; Accepted November 23, 2022. (ID No. 20221111-006S)

· Corresponding Author: Choul-Young Kim (e-mail: cykim@cnu.ac.kr)

시스템 사이의 주파수 간섭으로 인해 W 대역으로 이동하고 있으며, 초정밀 레벨 센서의 경우 cm 이하의 정밀도를 요구하여 W 대역에서 동작하는 집적회로에 관한 연구가 활발해지고 있다^{[1][2]}. W 대역에서는 GHz의 넓은 대역폭 확보 및 짧은 파장에 의한 분해능 향상의 이점을 얻을 수 있다. 그러나 기존의 저주파 대역(K 대역 등)과 비교하여 신호의 감쇄가 심하고, 분진 및 기상 등에 의한 산란에 민감하다. W 주파수 대역에서는 높은 경로 손실과 와이어 본딩에 의한 기생 소자의 영향이 크기 때문에 다채널 구현에 한계가 있다^[3]. 따라서 단일채널 고성능 수신기에 관한 연구가 필요하다. 수신기의 첫 번째 회로인 저잡음 증폭기는 수신기 전체의 잡음지수 성능 결정에 중요한 역할을 하는 회로이다. 저잡음 증폭기는 높은 신호 대 잡음비(SNR, signal-to-noise ratio)를 얻기 위해 낮은 잡음지수와 높은 이득 특성이 중요하며, W 대역의 넓은 대역폭을 위한 광대역 특성이 필요하다.

본 논문에서는 W 대역 FMCw(frequency modulation continuous wave) 레이더 수신기에 적용 가능한 저잡음 증폭기를 설계하였다. 설계된 저잡음 증폭기는 광대역 동작을 위해 입력 정합 네트워크로 병렬 인덕터와 소스 인덕터를 결합한 변압기를 사용하였다. 광대역 정합을 위한 변압기는 저잡음 특성을 갖고 소스 인덕터에 의한 이득 열화를 방지하도록 최적화 설계되었다.

II. 저잡음 증폭기 설계

그림 1은 변압기의 등가 회로를 간략히 나타낸 것이다. 상호 인덕터(L_M)에 의해 극점(pole)이 추가되어 광대역 정합이 가능하다. 첫 단을 차동 구조로 하여 공통모드(common-mode) 잡음을 줄이는 저잡음 증폭기는 단일 입력을 차동으로 변환하기 위해 변압기를 입력 정합 네트워크로 사용한다^[4]. 이로 인해 광대역 동작이 가능하고, 차동 구조에 중성화 커패시터를 적용할 수 있어 높은 이득을 얻을 수 있다. 그러나 전력 소모가 크고, 입력 변압기에 의한 손실로 인해 이득 및 잡음지수 열화가 발생한다. 단일 구조를 첫 단으로 하여 병렬-직렬(shunt-series) 변압기에 의한 직접적인 손실을 줄일 수 있고, 저전력의 광

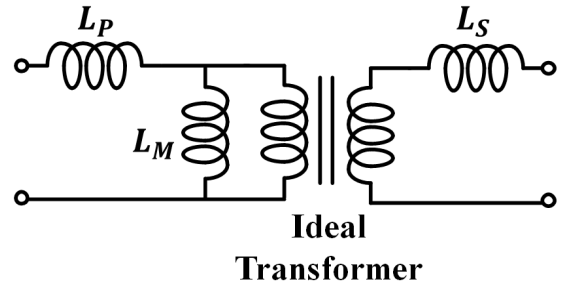


그림 1. 변압기 등가 회로
Fig. 1. Equivalent circuit of transformer

대역 정합이 가능하다^[5]. 따라서, 단일 구조를 첫 단으로 하는 것이 광대역 저잡음 증폭기의 성능 개선에 적합하다. 일반적으로 소스 인덕터는 입력과 잡음 정합을 동시에 달성할 수 있도록 하는 역할을 한다. 병렬-직렬 변압기의 2차 인덕터로 L_d 가 결합하기 때문에, 변압기는 광대역 정합을 위해 설계되면서도 L_d 가 적절한 값을 갖도록 변압기를 최적화할 필요가 있다.

그림 2는 설계된 저잡음 증폭기의 회로도이다. 저잡음 증폭기는 2단 구조로 설계하였고, 첫 단은 단일 공통소스, 두 번째 단은 차동 캐스코드 구조를 사용하였다. 첫 단은 광대역 정합을 위한 병렬-직렬 변압기(TF1)를 적용하면서도 낮은 잡음지수를 달성하기 위해 단일 구조로 설계되었고, 두 번째 단은 높은 이득을 얻기 위해 중성화 커패시터(C_N)를 사용하였다. Friis noise formular에 의해 첫 단의 잡음지수가 전체 잡음지수에 주는 영향이 크므로 단일 구조를 차동 구조로 변환하기 위한 두 단 사이의 변압기(TF2)는 잡음지수에 주는 영향은 크지 않다. 따라서

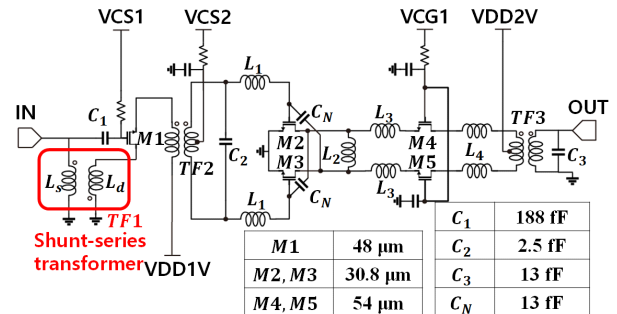


그림 2. 저잡음 증폭기 회로도
Fig. 2. Schematic of low noise amplifier.

본 논문의 저잡음 증폭기는 낮은 잡음지수를 가지면서도 높은 이득을 달성할 수 있다.

W 대역의 높은 주파수 대역은 트랜지스터와 소자의 상호 연결을 위한 금속 선로에서 발생하는 기생 소자의 영향이 크게 나타난다. 이러한 영향을 설계에 반영하기 위해 본 논문은 전자기장(EM, electromagnetic) 시뮬레이션을 진행하였다. 시뮬레이션을 통해 확인된 금속 선로의 기생 소자의 영향을 이용하면서도 트랜지스터의 기생 커패시터에 의한 성능 열화 방지를 위해 인덕터 L_2 와 L_3 를 이용해 상쇄하였다. 출력부 변압기(TF3)의 등가회로에서 1차측의 직렬 인덕턴스를 추가하기 위해 인덕터 L_4 를 추가하였다.

III. 설계 결과

그림 3은 설계된 저잡음 증폭기의 레이아웃을 나타내며, 크기는 $0.45 \times 0.53 \text{ mm}^2$ 이다. 온웨이퍼(on-wafer) 측정을 위해 RF 및 DC 패드를 포함하였다.

설계 결과는 그림 4~그림 6에 나타내었다. 75~85 GHz의 10 GHz 대역폭에서 최대 이득은 17 dB, 최소 잡음 지수는 4.8 dB이며, IP 1 dB는 -14 dBm 이다.

표 1은 설계된 저잡음 증폭기와 기존 연구 간의 성능 비교를 나타내었다. 설계된 저잡음 증폭기는 다른 증폭기와 비교하여 가장 낮은 잡음지수를 가지며, 단일 단 이득이 가장 높아 적은 단으로 높은 이득을 갖는다.

IV. 결 론

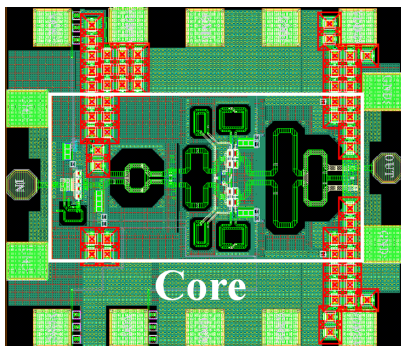


그림 3. 저잡음 증폭기 레이아웃
Fig. 3. Layout of low noise amplifier.

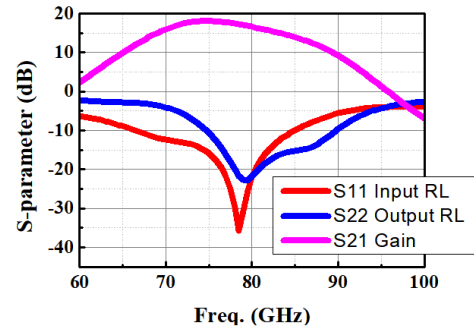


그림 4. S 파라미터 시뮬레이션 결과
Fig. 4. Simulation result of S parameter.

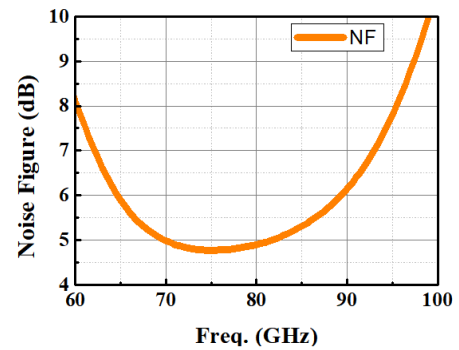


그림 5. 잡음지수 시뮬레이션 결과
Fig. 5. Simulation result of noise figure.

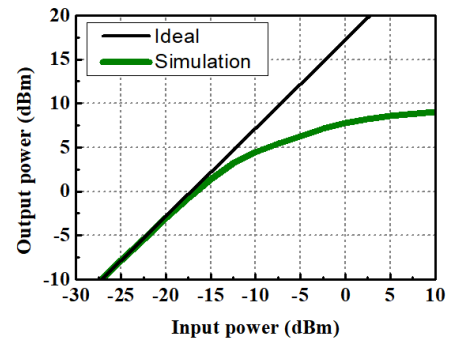


그림 6. Input P1 dB 시뮬레이션 결과
Fig. 6. Simulation result of IP1 dB.

본 논문에서는 W 대역 광대역 저잡음 증폭기를 1P9M CMOS 65 nm 공정을 사용하여 설계하였다. 설계한 저잡음 증폭기는 병렬-직렬 변압기를 입력 정합 네트워크에

표 1. 저잡음 증폭기 성능 비교

Table 1. Comparison with other works.

Ref.	This work** (sim.)	[6]	[7]	[8]	[9]**
Tech.	65 nm CMOS	28 nm CMOS	55 nm CMOS	65 nm CMOS	65 nm CMOS
Structure	Single to diff	Diff	Diff	Single to diff	Single
Stage	2	3	3	4	3
Freq. [GHz]	75~85	81~91	66~81	60~90	62.5~92.5
BW [GHz]	10	10	15	30	30
NF min. [dB]	4.8	5.17	5.09	6.3	5.5
Gain [dB]	17	25	11.8	14.2	18.5
Gain/stage [dB]	8.5	8.3	3.9	3.55	6.17
IP1dB[dBm]	-14	-32	-6.8	-11	-16.5
VDD [V]	1 & 2	0.6	1	1.8	1.8
Pdc [mW]	44.5	15	40	33.5	27
ESD	Yes	Yes	Yes	Yes	No
Area [mm ²]	0.24	0.52	0.08*	0.455	0.06*

* Area without including bondpads

** Shunt-series transformer

사용하여 광대역 정합과 낮은 잡음지수를 달성하였다. 설계된 저잡음 증폭기는 저잡음 특성을 위해 1단은 단일 공통소스 구조, 고이득 특성을 위해 2단은 차동 캐스코드 구조로 설계되었다.

References

- [1] M. Park, P. J. Park, D. Y. Kim, C. S. Kim, B. T. Koo, and H. B. Jung, and et al., "Technology trends of 77 GHz automotive radar components," *Electronics and Telecommunications Trends*, vol. 27, no. 1, pp. 101-112, Feb. 2012.
- [2] R. Huang, C. W. Chiang, C. J. Liang, Y. Kim, Y. C. Kuan, and M. C. F. Chang, "A W-band 4-GHz BW multiuser interference-tolerant radar with 28-nm CMOS front ends," *IEEE Solid-State Circuits Letters*, vol. 3, pp. 414-417, Sep. 2020.
- [3] S. Lee, J. Park, and S. Hong, "Millimeter-wave multi-band reconfigurable differential power divider for 5G communication," *IEEE Transactions on Microwave Theory and Techniques*, vol. 70, no. 1, pp. 886-894, Jan. 2022.
- [4] Y. Zhang, Z. Wei, X. Tang, L. Zhang, and F. Huang, "A 76.5~92.6 GHz CMOS LNA using two-port kQ-product theory for transformer design," *IEEE Microwave and Wireless Component Letters*, vol. 32, no. 10, pp. 1187-1190, May 2022.
- [5] C. Y. Huang, J. Y. C. Liu, "6,292 GHz low-noise transformer-coupled LNA in 90-nm CMOS," *Electronics Letters*, vol. 54, no. 10, pp. 634-636, May 2018.
- [6] C. J. Liang, C. W. Chiang, J. Zhou, R. Huang, K. A. Wen, and M. C. F. Chang, "A 0.6-V V_{DD} W-band neutralized differential low noise amplifier in 28-nm bulk CMOS," *IEEE Microwave and Wireless Components Letters*, vol. 31, no. 5, pp. 481-484, May 2021.
- [7] X. Zhang, C. Shi, R. Zhang, H. Deng, and J. Chen, "A 64~84 GHz CMOS LNA with excellent gain flatness for wideband mmW applications," in *2021 IEEE International Symposium on Circuits and Systems(ISCAS)*, Daegu, May 2021, pp. 1-5.
- [8] D. Pan, Z. Duan, S. Chakraborty, L. Sun, and P. Gui, "A 60~90-GHz CMOS double-neutralized LNA technology with 6.3-dB NF and -10 dBm P_{1dB}," *IEEE Microwave and Wireless Components Letters*, vol. 29, no. 7, pp. 489-491, Jul. 2019.
- [9] G. Feng, C. C. Boon, F. Meng, X. Yi, K. Yang, and C. Li, et al., "Pole-converging intrastage bandwidth extension technique for wideband amplifiers," *IEEE Journal of Solid State Circuits*, vol. 52, no. 3, pp. 769-780, Mar. 2017.