

임피던스 매칭을 포함하는 소형 광대역 집중소자-분산 발룬의 설계

Design of a Compact-Sized Broadband Lumped-Distributed Balun Including Impedance Matching

오 규 택 · 유 상 진 · 이 옥 구

Kyutaek Oh · Sangjin Yoo · Ockgoo Lee

요 약

본 논문에서는 임피던스 매칭을 포함하는 소형 광대역 집중소자-분산 발룬의 설계를 제시한다. 제시된 발룬의 설계는 광대역 임피던스 특성을 위해 발룬의 even-mode, odd-mode 임피던스에 대해 차동 포트 임피던스(Z_{in})로 분석되었다. 제시된 발룬을 통해 추가적인 임피던스 매칭 회로 없이 광대역 임피던스 매칭이 가능하고, 이를 통해 회로의 크기 및 손실을 감소시킬 수 있다. 제시된 발룬은 FR4 PCB를 통해 제작되었고, 측정을 통해 성능이 검증되었다. 발룬은 50 Ω의 single-ended 포트 임피던스와 25 Ω의 Z_{in} 으로 매칭되도록 설계되었다. 제작된 발룬은 550~950 MHz에서 -10 dB 이하의 return loss를 만족한다. 제작된 발룬의 임피던스 변환 및 매칭을 확인하기 위해 Z_{in} 을 측정하였다. 측정된 임피던스는 640~870 MHz에서 실수값은 25 ± 5 Ω이고, 허수값은 0 ± 5 Ω이다. 제작된 발룬의 전기적 길이는 18° 로 소형화되었다.

Abstract

In this paper, the design of a compact broadband lumped-distributed balun, including impedance matching, is suggested. For the broadband impedance characteristic of the suggested balun design, the even-mode impedances of the balun were analyzed using the differential port impedance (Z_{in}). The proposed balun enables broadband impedance matching without an additional impedance-matching network, thereby reducing the circuit size and passive loss. The suggested balun was fabricated using FR4-based PCB and its performance was verified. The balun was designed to match a single-ended port impedance of 50 Ω and a Z_{in} of 25 Ω. The fabricated balun has a -10-dB return loss from 550 to 950 MHz. Z_{in} was measured to confirm impedance transformation and matching of the fabricated balun. The measured real value of impedance was 25 ± 5 Ω and the imaginary value was 0 ± 5 Ω from 640 to 870 MHz. The electrical length of the balun was reduced to 18° .

Key words: Lumped-Distributed Balun, Impedance Transformation, Broadband, Electrical Length

I. 서 론

현대의 많은 무선 통신 회로들은 점차 소형화되어가고, 많은 양의 정보를 전송하기 위해 광대역 특성이 요구

「본 연구는 2021~2022학년도 부산대학교 BK21 FOUR 대학원혁신지원사업의 지원과 2022년도 정부(산업통상자원부)의 재원으로 한국산업기술진흥원의 지원을 받아 수행된 연구임(P0012451, 2022년 산업혁신인재성장지원사업).」

부산대학교 전기공학과(Department of Electrical Engineering, Pusan National University)

· Manuscript received October 22, 2022 ; Revised November 11, 2022 ; Accepted November 29, 2022. (ID No. 20221022-086)

· Corresponding Author: Ockgoo Lee (e-mail: olee@pusan.ac.kr)

된다. 여러 무선 통신 회로의 구조들 중 발룬은 차동 포트와 single-ended 포트를 연결할 때 사용되는 구조로서, 단일 입력 신호를 차동 신호로 나누거나 차동 신호를 단일 출력 신호로 결합하기 위해 사용된다. Branch line 기반의 발룬^[1], Wilkinson 분배기 기반의 발룬^[2], 분산 발룬^{[3]~[6]} 등의 다양한 발룬 구조가 연구되고 있다. 참고문헌 [3]과 같은 분산 발룬은 2개의 90° 커플러로 간단하게 구성이 가능하며 광대역 특성을 가진다. 그러나 전송 선로 기반의 90° 커플러는 $\lambda/4$ 의 전기적 길이로 인해 넓은 면적을 차지한다. 따라서 커플러의 전기적 길이를 줄이기 위해 분산 발룬의 양단에 커패시터(C_1, C_2)를 추가하는 방법이 제안되었다^{[4]~[6]}. 참고문헌 [4]~참고문헌 [6]과 같이 커패시터를 추가하여 전송선의 길이가 감소된 발룬의 경우, 참고문헌 [1]~참고문헌 [3]의 발룬에 비해 소형화 가능하다. 그림 1은 참고문헌 [5]에서 제안된 집중소자-분산 발룬(lumped-distributed balun, LDB) 구조이다. 참고문헌 [6]에서는 양단의 커패시터를 포함한 LDB 구조의 설계 방법에 대해 수식적으로 분석되었다. 참고문헌 [6]의 발룬의 경우, 그림 1의 single-ended 포트 임피던스(Z_{out})와 차동 포트 임피던스(Z_{in})가 모두 50Ω 으로 제작되었다. 참고문헌 [1]~참고문헌 [5]의 발룬의 경우도 모든 포트가 동일한 임피던스로 제작되었다.

전력증폭기 및 저잡음증폭기 등의 고주파 통신용 프론트-엔드 회로의 설계에서 RF 소자의 입력과 출력쪽에 각각 매칭 네트워크를 필요로 한다. 매칭 네트워크를 통해 최종 50Ω 입력 또는 출력에서 RF 소자의 입력과 출력쪽에 필요로 하는 임피던스를 제공한다. 그림 2(a)와 같이 차동회로의 경우 매칭 네트워크에 추가적으로 발룬이 필요하게 된다. 전력증폭기 및 저잡음증폭기 등의 회로 설계에서 최대출력, 저잡음, 고효율 등의 특성을 최적화하기 위해 RF 소자에 입출력 매칭 네트워크를 통해 제공되는 차동 입출력 임피던스(Z_{in1}, Z_{in2})는 각각의 최적화된 임피던스(Z_{opt})로 매칭되어야 한다^{[7]~[10]}.

그림 2(a)와 같이 각 포트가 50Ω 으로 매칭된 발룬이 적용된 고주파 통신 회로의 경우 Z_{in1}, Z_{in2} 가 RF소자에 각각의 Z_{opt} 로 매칭되기 위해 입출력 매칭 네트워크가 추가로 필요하다. 그림 2(b)와 같이 제시하는 광대역 임피던스 매칭을 포함하는 LDB를 적용하여 추가적인 매칭 네트워

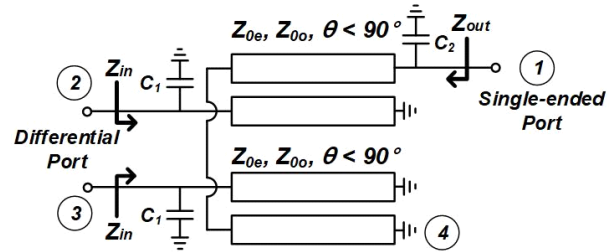
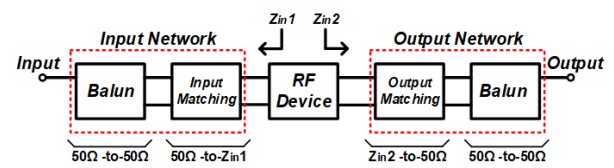
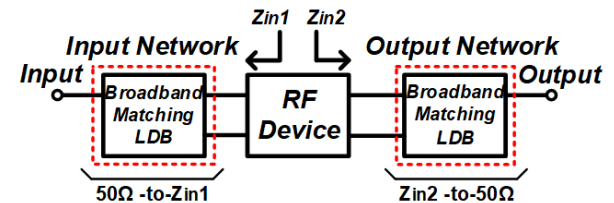


그림 1. 집중소자-분산 발룬^[5]
Fig. 1. Lumped-distributed balun^[5].



(a) 발룬과 매칭 네트워크가 적용된 고주파 통신 회로
(a) RF communication circuit with balun and matching network.



(b) 제시하는 광대역 임피던스 매칭 LDB가 적용된 고주파 통신 회로
(b) RF communication circuit matched with suggested broadband impedance matching LDB

그림 2. 50Ω 입출력 매칭이 포함된 고주파 통신 회로
Fig. 2. RF communication circuit included 50Ω input/output matching.

크 없이 RF 소자에 각각의 Z_{opt} 를 제공하여 광대역 통신 회로를 구성할 수 있고, 이를 통해 전체 회로 크기 및 손실을 감소시킬 수 있다. 참고문헌 [7]~참고문헌 [10]과 같은 완전 집적화된 차동 회로에서는 임피던스 매칭을 포함하는 발룬을 구성하고 있다. 또한, 회로의 출력전력

및 효율을 개선하기 위해 출력 매칭을 포함하는 발룬이 PCB에 제작되어 집적화된 회로와 연결되어 제작될 수 있다^{[11],[12]}. 하지만 참고문헌 [7]~참고문헌 [12]의 매칭을 포함하는 발룬의 경우 모두 inductive coupling에 의한 발룬 형태로 좁은 대역 특성을 보인다.

본 논문에서는 광대역 임피던스 매칭을 포함하는 LDB를 위해 even-mode 임피던스(Z_{0e})와 odd-mode 임피던스(Z_{0o})가 최적화 되어 설계되었으며, 이를 위해 Z_{0e} 와 Z_{0o} 의 변화에 대한 LDB의 Z_{in} 분석이 진행되었다. 프론트-엔드 회로에서 매칭 네트워크의 Z_{in} 변화에 따라 출력전력, 효율 등의 성능에 민감하게 반응하기 때문에, 본 연구에서는 산란 계수 결과를 통한 매칭 확인 대신 Z_{in} 측정 결과를 통해 매칭을 확인하였다. 제시하는 광대역 임피던스 매칭을 포함하는 LDB 설계를 검증하기 위해 PCB에 제작되었다. 제작된 발룬의 측정 결과를 통해 임피던스 변환 및 우수한 광대역 특성을 검증하였다.

II. 광대역 임피던스 매칭 LDB 설계

Marchand 발룬은 광대역 특성을 가지는 전송 선로 기반 분산 발룬 중 하나이다^[3]. Marchand 발룬의 특징 중 하나는 입출력을 제외한 나머지 한 포트가 개방(open)된 포트이다. 또한, Marchand 발룬의 개방(open)된 포트를 단락(short)한 분산 발룬 또한 제시되고 분석되었다^{[5],[6]}. 본 논문 또한 한 쪽 포트가 단락(short)된 분산 발룬 구조를 사용하였다. 분산 발룬은 $\lambda/4$ 의 길이를 가지는 두 개의 90° 커플러로 구성되어 있다. 따라서 커플러의 even-mode와 odd-mode 분석법을 발룬에 확장시켜 적용할 수 있다. Even-mode와 odd-mode 분석법을 그림 3에 나타내었다. Even-mode는 두 개의 전송선로의 전류 방향이 같은 경우

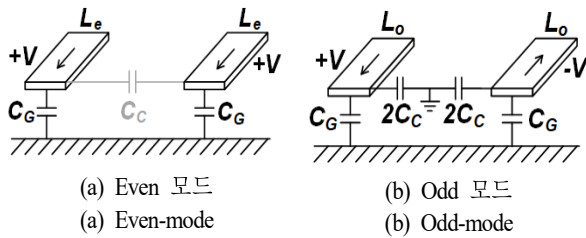


그림 3. Even-mode, odd-mode 분석^[13]

Fig. 3. Even-mode, odd-mode analysis^[13].

이고, odd-mode는 전류의 방향이 반대인 경우이다. 여기서 L_e 는 even-mode 전송선로의 유도용량, L_o 는 odd-mode 전송선로의 유도용량, C_G 는 전송선로와 접지 사이의 충전용량, C_C 는 전송 선로 사이의 충전용량을 의미한다. Even-mode와 odd-mode 분석을 통해 커플러의 Z_{0e} 와 Z_{0o} 를 다음과 같이 정의할 수 있다^[13]. 여기서 ϵ_r 은 사용된 기판의 비유전율, v_p 는 위상 속도, c 는 광속으로 3×10^8 m/s다.

식 (1)을 통해 전송선 기반 발룬을 Z_{0e} 와 Z_{0o} 로 표현할 수 있다.

$$C_e = C_G, C_o = C_G + 2C_C \quad (1a)$$

$$\nu_p = \frac{c}{\sqrt{\epsilon_r}} = \frac{1}{\sqrt{L_e C_e}} = \frac{1}{\sqrt{L_o C_o}} \quad (1b)$$

$$Z_{0e} = \sqrt{\frac{L_e}{C_e}} = \frac{\sqrt{L_e C_e}}{C_e} = \frac{1}{v_p C_e} \quad (1c)$$

$$Z_{0o} = \sqrt{\frac{L_o}{C_o}} = \frac{\sqrt{L_o C_o}}{C_o} = \frac{1}{v_p C_o} \quad (1d)$$

분산 발룬에서 $\lambda/4$ 의 길이를 감소시키기 위해 발룬의 각 포트에 커패시터가 추가된 LDB 구조는 그림 1과 같이 구성된다^[5]. Z_{opt} , Z_{out} 와 발룬의 Z_{0e} , Z_{0o} , 전기적 길이(θ), 각 포트에 연결된 커패시터 C_1 , C_2 로 구성된 LDB의 관계식은 식 (2)와 같다^[6]. 수식의 간략화를 위해 어드미턴스로 표현되었으며, 이때 $Y_{in}=1/Z_{opt}$, $Y_{out}=1/Z_{out}$, $Y_{0e}=1/Z_{0e}$, $Y_{0o}=1/Z_{0o}$ 이다.

$$\left(\frac{Y_{in}}{Y_{out}}\right)(Y_{0o} - Y_{0e})^2 - (8\sin^2\theta) \times \left(Y_{in}^2 + \left(\frac{Y_{0o} + Y_{0e}}{2\tan\theta} - \omega c_1\right)^2\right) = 0 \quad (2a)$$

$$(Y_{0o} + Y_{0e})\left(\tan\theta + \frac{1}{\tan\theta}\left(\frac{2Y_{out}}{Y_{in}} - 1\right)\right) + 4\left(\omega c_2 - \left(\frac{Y_{out}}{Y_{in}}\right)\omega c_1\right) = 0 \quad (2b)$$

식 (2)를 통해 변환되는 입출력 임피던스는 단일 주파수에서 만족하는 임피던스 값이다. 식 (2)를 기반으로 Z_{in} 이 광대역으로 매칭되는 LDB를 설계하고자 한다. 그림 4는 식(2)에 의해 계산된 Z_{0e} , Z_{0o} 의 조합에 대해 LDB의 Z_{in}

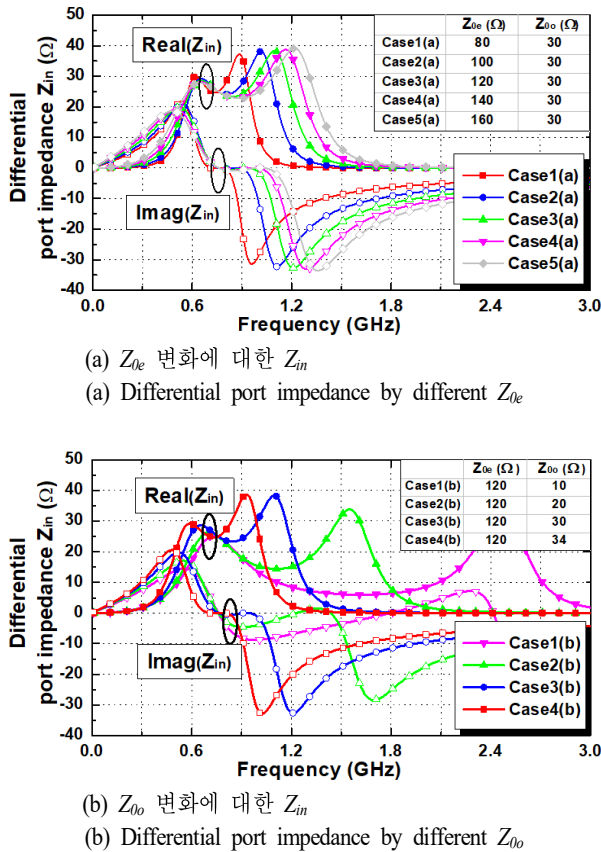

 그림 4. Z_{0e} 와 Z_{0o} 에 따른 Z_{in}

 Fig. 4. Differential port impedance by different Z_{0e} , Z_{0o} .

시뮬레이션 결과이다. 이때 Z_{opt} 는 25 Ω , Z_{out} 은 50 Ω , 주파수(f_0)는 760 MHz, θ 는 15°로 설정하였고, C_1 과 C_2 는 시뮬레이션을 진행할 각각의 경우의 Z_{0e} 와 Z_{0o} 값에 따라 식 (2)를 만족하는 값으로 계산되었다. 고주파 통신용 프론트-엔드 회로에서 매칭네트워크의 Z_{in} 의 변화에 따라 최대출력, 저잡음, 고효율 등의 성능에 민감하게 반응하기 때문에 참고문헌 [7] 및 참고문헌 [8]과 같이 Z_{in} 에 대한 시뮬레이션 결과를 통해 Z_{opt} 와 매칭을 확인할 필요가 있다. 그림 4(a)는 Z_{0o} 값을 고정하고, Z_{0e} 값을 변경시킨 시뮬레이션 결과이다. 같은 Z_{0o} 값을 가지고 Z_{0e} 의 값이 증가할 경우 두 극점 사이의 간격이 증가하며 광대역 특성은 증가하지만, 임피던스의 변동이 증가하는 것을 볼 수 있다. 그림 4(b)는 Z_{0e} 값을 고정하고, Z_{0o} 값을 변경시킨 시뮬레이션 결과이다. 같은 Z_{0e} 값을 가지고 Z_{0o} 의 값이 감소할 경우 두 극점 사이의 간격이 증가하며 광대역 특성은 증가하

지만, 임피던스의 변동이 증가하는 것을 볼 수 있다. 따라서 목표하는 최적 임피던스의 변동 범위 내에서 광대역 특성을 유지할 수 있는 적절한 Z_{0e} , Z_{0o} 값을 선택하는 것이 중요하다. 참고문헌 [8]에서와 같이 일반적으로 전력 증폭기의 경우 Z_{opt} 에서 약 20 % 정도의 오차 내에서 매칭이 요구된다. 목표하는 임피던스 범위를 실수 $25 \pm 5 \Omega$ 과 허수 $0 \pm 5 \Omega$ 으로 했을 경우, Z_{0o} 값은 30 Ω 보다 작은 경우 목표 임피던스 범위를 크게 벗어나게 되고 30 Ω 보다 큰 경우 동작 대역폭이 좁아지기 때문에 Z_{0o} 값은 30 Ω 으로 선택하였다. Z_{0e} 값은 120 Ω 보다 클 경우 목표 임피던스의 실수와 허수 범위를 동시에 만족하는 동작 대역폭이 유사하지만, Z_{0e} 값이 상대적으로 클 경우 극점의 변동이 증가하여 전체 성능 곡선이 급격하게 변동하는 특성이 있고, 실제 제작 시 민감성이 클 가능성이 있어 동작 대역폭이 넓음과 동시에 극점의 변동이 최소가 되는 120 Ω 으로 선택하였다. 따라서 광대역에서 Z_{opt} 는 25 Ω , Z_{out} 은 50 Ω 으로 매칭시키기 위한 소형 광대역 임피던스 매칭 LDB를 설계하기 위해 120, 30 Ω 의 Z_{0e} , Z_{0o} 값을 목표로 발문을 설계했다. 또한 식 (2)를 통해 LDB의 소형화를 위해 C_1 과 C_2 의 값을 키워 전기적 길이 θ 값을 조절할 수 있다는 것을 확인할 수 있다. 따라서 광대역에서 Z_{out} 을 Z_{opt} 로 변환하고, 작은 θ 값을 가지는 광대역 임피던스 매칭을 포함하는 LDB의 설계를 위해 C_1 , C_2 , Z_{0e} , Z_{0o} 4가지의 파라미터값들을 조절해야 한다. 하지만, 입출력 포트의 길이, 커패시터의 연결, 접지와 연결 Via 등의 기생 성분으로 인해 목표했던 Z_{0e} , Z_{0o} 값이 약간의 변동될 수 있다.

그림 5는 제작에 사용된 PCB의 적층 구조이다. Metal 1과 2를 사용하여 커플러가 구성되었고, Metal 4는 ground

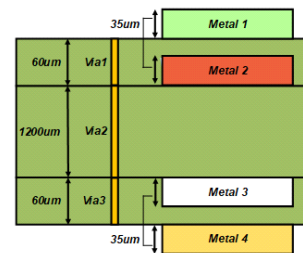


그림 5. 사용된 PCB 기판 구조

Fig. 5. Structure of used PCB substrate.

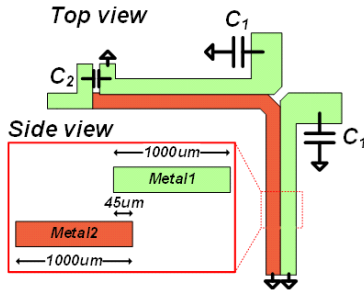


그림 6. 광대역 임피던스 매칭 LDB의 레이아웃
Fig. 6. Layout of broadband impedance matching LDB.

plane으로 사용되었다. 광대역 임피던스 매칭을 포함하는 LDB를 제작하기 위해, 그림 5의 PCB 구조를 사용하여 목표로 하는 Z_{0e} , Z_{0o} 가 구현되어야 한다. 식 (1)을 통해 Z_{0e} 는 C_G 와 관계있고, Z_{0o} 는 C_G , C_C 와 관계있다는 것을 알 수 있다. 전송선의 두께에 의해 전송선과 접지판과의 C_G 를 결정하게 되고, 두 전송선 사이의 간격에 의해 C_C 를 결정하게 된다. 이를 통해 전송선의 두께와 두 전송선 사이의 간격 조절을 통해 전송선 기반 발룬의 목표 Z_{0e} 와 Z_{0o} 를 구현할 수 있다. 원하는 Z_{0e} 와 Z_{0o} 를 구현하기 위해 커플러를 한 층의 메탈만 사용한 측면 커플링을 사용하지 않고, 두 층의 메탈을 사용해 커플러의 상부와 하부의 넓은 면적을 이용한 커플링 방법을 사용하였다. 커플링되는 전송선로의 폭은 1 mm, 길이는 10 mm로 구성하였으며, 커플링을 위해 두 메탈을 겹친 길이는 45 μm 이다. 메탈의 재질은 구리이며, 각 메탈의 두께는 35 μm 이고, 전체 기판의 두께는 1,355 μm 이다. 기판의 재질은 FR4를 사용하였고, 기판의 유전 상수는 4.15이다. 그림 6에 제작을 위한 광대역 임피던스 매칭을 포함하는 LDB의 레이아웃을 나타내었다.

III. 제작된 광대역 임피던스 매칭 LDB 측정결과

그림 7은 EM 시뮬레이션 결과를 바탕으로 제작된 광대역 임피던스 매칭 LDB이다. 제작된 전체 회로의 크기는 약 19.5×16 mm²이다. 측정은 Keysight E5080B network analyzer를 사용하고, 기판에 SMA 커넥터를 연결하여 진행하였다. 실제 제작 시 사용된 커패시터 C_1 의 크기는 11 pF, C_2 는 5.1 pF로 식 (2)를 통해 계산된 10.6, 4.7 pF과 유

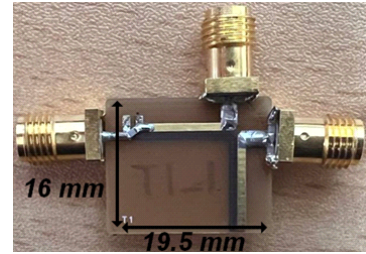


그림 7. 제작된 광대역 임피던스 매칭 LDB
Fig. 7. Fabricated broadband impedance matching LDB.

사한 값이다. 그림 8에 제작된 발룬과 EM 시뮬레이션의 산란 계수 측정 결과를 비교하여 나타내었다. 측정된 발룬의 이용가능 대역의 기준은 return loss가 -10 dB이하가 되는 지점으로 설정했다. 이 기준을 적용하여 산정된 대역폭은 400 MHz이며, 이때 fractional bandwidth (FBW)는 53.3 %이다. 삽입 손실은 대역폭 내에서 최대 4.6 dB이며, S_{21} 과 S_{31} 은 서로 최대 0.65 dB 차이를 가진다. 그림 9는 제작된 발룬과 EM 시뮬레이션의 위상 불균형 측정 결과이다. EM 시뮬레이션에서는 최대 10°의 위상차가 발생하였으나, 실제 측정에서는 최대 6.3°의 위상차를 보인다. 그림 10은 제작된 발룬의 실제 측정과 EM 시뮬레이션의 Z_{in} 결과이다. Z_{in} 의 실수값은 25 Ω 에서 $\pm 5 \Omega$ 이내, 허수값은 0 Ω 에서 $\pm 5 \Omega$ 이내의 값으로 기준을 설정했을 때, 제작된 발룬의 이용 가능 대역은 640에서 870 MHz이고, FBW는 30.5 %이다. 해당 대역에서의 insertion loss는 최대 3.9 dB였으며, S_{21} 과 S_{21} 은 서로 최대 0.42 dB 차이를 가진다.

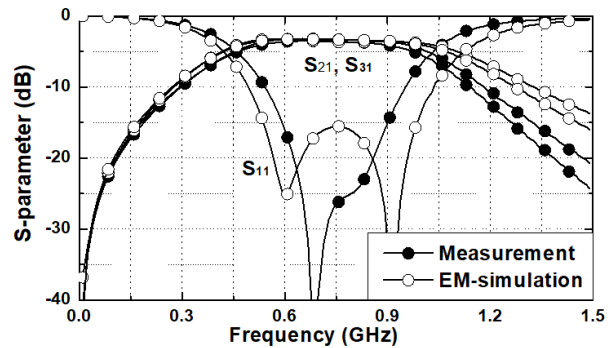


그림 8. 제작된 발룬의 산란 계수 특성 측정, EM 시뮬레이션 결과
Fig. 8. Measurement and EM simulation result of S-parameter characteristic.

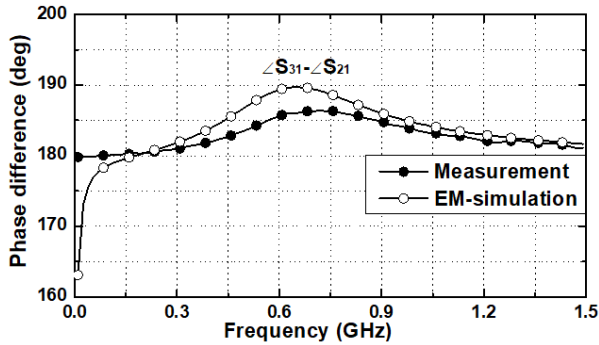


그림 9. 제작된 발룬의 차동 포트 간 위상차 측정, EM 시뮬레이션 결과

Fig. 9. Measurement and EM simulation result of phase difference between differential ports.

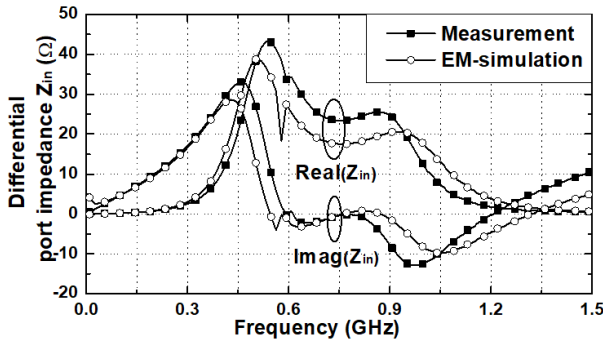


그림 10. 제작된 발룬의 Z_{in} 측정, EM 시뮬레이션 결과

Fig. 10. Measurement and EM simulation result of Z_{in} .

위상차는 최대 6.3°의 차이를 가진다. 발룬의 전기적 길이는 18°로 기존의 90°에서 1/5로 감소하였다. 기존에 제시

되었던 발룬들과의 비교를 표 1에 나타내었다. 표 1은 비교를 위하여 return loss가 -10 dB 이하가 되는 지점을 기준으로 작성되었다. 제시하는 발룬이 임피던스 변환이 가능함과 동시에 대역폭과 삽입손실이 우수한 것을 표 1에서 확인할 수 있다. 이 연구결과는 sub-6 GHz 5G 통신용으로 다중대역 (n71, n12, n28, n20, n5, n8 대역)을 동시에 지원하는 전력증폭기의 off-chip 출력 매칭 네트워크로 적용이 가능하다. 본 논문에서 제시하는 설계 방법은 밀리미터파 광대역 발룬으로 확장이 가능하며, 프론트-엔드 전력증폭기 및 저잡음증폭기의 입력력 매칭 네트워크로 적용이 가능하다. 또한, 반도체 공정을 이용하여 완전집적화된 회로의 입출력 매칭 네트워크로도 구현이 가능하다.

IV. 결 론

본 논문에서는 임피던스 매칭을 포함하는 소형 광대역 집중소자-분산 발룬의 설계를 제시하고, 실제 제작을 통해 측정 및 검증되었다. LDB의 관계식을 바탕으로 제시하는 발룬이 광대역으로 임피던스 매칭되기 위한 Z_{0es} , Z_{0o} 에 대해 분석하였다. 프론트-엔드 회로에 적용하기 위한 광대역 입출력 매칭 네트워크로서 Z_{opt} 와의 매칭을 확인하기 위해 제작된 발룬의 Z_{in} 을 측정하였다. 제작된 발룬의 Z_{in} 은 640~870 MHz에서 $25 \pm 5 \Omega$ 로 측정되었다. 또한, 18°로 감소된 전기적 길이를 통해 임피던스 변환이 가능함에도 삽입손실이 4.6 dB 이내임을 확인할 수 있다.

표 1. 측정 결과 비교

Table. 1. Measurement comparison.

	Return loss < -10 dB (GHz) (FBW)	Z_{in} bandwidth (GHz) (FBW)	Insertion loss (dB)	Phase imbalance (°)	$Z_{in} (\Omega)/Z_{out} (\Omega)$	Electrical length (°)
This work	0.55~0.95 (53.3%)	0.64~0.87 (30.5%)	<4.6	<6.3	25/50	18
Ref. [5]	2.25~2.65 (16.3%)	N/A	<4	<2.59	50/50	90
Ref. [6]	1.1~1.6 (37%)	N/A	<4.9*	<3*	50/50	15
Ref. [14]	1.94~2.69 (32%)	N/A	<5.6	<5	50/50	90
Ref. [1]	0.93~1.2 (25%)*	N/A	<5*	<4*	35/35	90
Ref. [2]	7.62~13 (52.1%)**	N/A	<5.43**	<8*,**	50/50	45

*Graphically estimated.

**Return Loss < -15 dB.

측정된 결과를 통해 소형 광대역 임피던스 매칭 LDB가 광대역으로 임피던스 매칭됨을 검증하였다.

References

- [1] M. Zhou, H. Ren, Y. Gu, Y. Jin, and B. Arigong, "A novel uniplanar balun with transparent termination impedance," *IEEE Microwave and Wireless Components Letters*, vol. 29, no. 9, pp. 589-591, Sep. 2019.
- [2] J. H. Kim, J. W. Lee, and B. G. Kim, "Design of a compact broadband planar balun on a PCB," *Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 30, no. 9, pp. 693-701, Sep. 2019.
- [3] N. Marchand, "Transmission line conversion transformers," *Electronics*, vol. 17, pp. 142-145, Dec. 1942.
- [4] S. P. Ojha, G. R. Branner, and B. P. Kumar, "A miniaturized lumped-distributed balun for modern wireless communication systems," in *Proceedings of the 39th Midwest Symposium on Circuits and Systems*, Ames, IA, Aug. 1996, pp. 1347-1350.
- [5] C. W. Tang, C. Y. Chang, "A semi-lumped balun fabricated by low temperature co-fired ceramic," in *2002 IEEE MTT-S International Microwave Symposium Digest*, Seattle, WA, Jun. 2002, pp. 2201-2204.
- [6] K. S. Ang, Y. C. Leong, and C. H. Lee, "Analysis and design of miniaturized lumped-distributed impedance-transforming baluns," *IEEE Transactions on Microwave Theory and Techniques*, vol. 51, no. 3, pp. 1009-1017, Mar. 2003.
- [7] H. Ahn, K. Oh, I. Nam, and O. Lee, "A highly efficient and linear mm-Wave CMOS power amplifier using a compact symmetrical parallel-parallel power combiner with IMD3 cancellation for 5G applications," *IEEE Access*, vol. 9, pp. 150304-150321, Nov. 2021.
- [8] M. Vigilante, P. Reynaert, "A wideband class-AB power amplifier with 29~57-GHz AM-PM compensation in 0.9-V 28-nm bulk CMOS," *IEEE Journal of Solid-State Circuits*, vol. 53, no. 5, pp. 1288-1301, May 2018.
- [9] J. H. Yoon, "Input balun design method for CMOS differential LNA," *Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 28, no. 5, pp. 366-372, May 2017.
- [10] H. Kim, W. Lim, H. Kang, W. Lee, S. Oh, and H. Oh, et al., "High-efficiency CMOS power amplifier using low-loss PCB balun with second harmonic impedance matching," *Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 30, no. 2, pp. 104-110, Feb. 2019.
- [11] J. Jang, C. Park, H. Kim, and S. Hong, "A CMOS RF power amplifier using an off-chip transmission line transformer with 62% PAE," *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 5, pp. 385-387, May 2007.
- [12] Y. Cho, K. Moon, B. Park, J. Kim, and B. Kim, "Voltage-combined CMOS Doherty power amplifier based on transformer," *IEEE Transactions on Microwave Theory and Techniques*, vol. 64, no. 11, pp. 3612-3622, Nov. 2016.
- [13] D. M. Pozar, *Microwave Engineering*, New York, NY, John Wiley & Sons, pp. 347-351, 2011.
- [14] C. I. Shie, J. C. Cheng, S. C. Chou, and Y. C. Chiang, "Design of a new type planar balun by using trans-directional couplers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 3, pp. 471-476, Mar. 2012.

오 규 택 [부산대학교/박사과정]

<https://orcid.org/0000-0003-2777-9651>



2017년 2월: 부산대학교 전기공학과 (공학사)

2022년 8월: 부산대학교 전기전자공학 (공학석사)

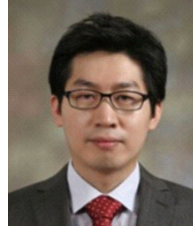
2022년 9월~현재: 부산대학교 전기전자공학과 박사과정

[주 관심분야] RF IC, mm-Wave 5G Power

Amplifier, HBT-CMOS 집적회로 등

이 옥 구 [부산대학교/교수]

<https://orcid.org/0000-0001-8244-5115>



2001년 2월: 성균관대학교 전기전자 및 컴퓨터공학부 (공학사)

2005년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)

2009년 12월: Georgia Institute of Technology 전기및전자공학과 (공학박사)

2010년 1월~2012년 8월: Qualcomm, Inc.,

Qualcomm CDMA Technologies, Senior Engineer

2012년 9월~현재: 부산대학교 전기공학과 교수

[주 관심분야] CMOS 송수신단 집적회로, 전력증폭기, 바이오메디컬 회로 및 시스템

유 상 진 [부산대학교/학부생]

<https://orcid.org/0000-0002-2203-5533>



2022년 8월: 부산대학교 전기공학과 학부생

[주 관심분야] RF Power Amplifier