

상호 결합된 차동인덕터를 이용한 GaAs HBT 공정 기반의 1.9 GHz~2.6 GHz 광대역 선형 전력증폭기 설계

Wideband Linear Power Amplifier of 1.9 GHz~2.6 GHz Using Mutually Coupled Differential Inductor Based on GaAs HBT Process

황지원 · 전형진 · 오한식 · 신재경 · 최우진 · 양영구

Jiwon Hwang · Hyeongjin Jeon · Hansik Oh · JaeKyung Shin · Woojin Choi · Youngoo Yang

요약

본 논문에서는 상호 결합된 차동인덕터를 이용한 GaAs hetero-junction bipolar transistor (HBT) 기반의 1.9 GHz~2.6 GHz 광대역 2단 선형 전력증폭기를 설계하였다. 2-section 중간 단 매칭 회로의 일부를 상호 결합된 차동인덕터로 구성하여 매칭 회로의 동작 대역을 넓히고, 회로의 크기를 소형화하였다. 또한, 입력 및 출력단의 광대역 발룬을 이용하여 넓은 주파수 대역에서 선형적으로 동작하도록 최적화하였다. 제작된 선형 전력증폭기는 1.9 GHz~2.6 GHz 주파수 대역에서 22.0 dBm~24.0 dBm의 최대 출력 전력 특성 및 33.0%~39.0%의 최대 효율 특성을 보인다. 또한, two-tone 신호에 대해 IMD3 특성 -30 dBc 이하에서 선형 출력 전력 22 dBm 및 33% 이상의 높은 효율 특성을 보인다.

Abstract

This study presents a wideband two-stage linear power amplifier, operating from 1.9 to 2.6 GHz, using a mutually coupled differential inductor based on GaAs hetero-junction bipolar transistor (HBT). A part of the two-section inter-stage matching circuit comprises a mutually coupled differential inductor, which widens the operating band of the matching circuit and reduces the circuit size. In addition, it is optimized to linearly operate in the wide frequency band using a wideband balun at the input and output stages. The fabricated linear power amplifier exhibits a maximum output power of 22.0 dBm~24.0 dBm and efficiency of 33.0%~39.0% in the 1.9 GHz~2.6 GHz frequency band. An IMD3 of -30.0 dBc at two-tone signal, with high efficiency of more than 33.0% was achieved at the linear output power of 22 dBm.

Key words: GaAs Hetero-Junction Bipolar Transistor, HBT, Power Amplifier, Differential Inductor

I. 서론

통신 시스템 기술이 빠른 속도로 발전함에 따라서 다

양한 주파수 대역에서 여러 통신 서비스가 제공되고 있다. 통신 시스템 중 RF 단의 복잡성을 줄이고, 비용 절감을 위해서 하나의 전력증폭기는 넓은 대역의 주파수 대

「이 논문은 2020년도 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원의 지원을 받아 수행된 연구임(No.2020-0-01094).」

성균관대학교 정보통신대학(School of Information and Communication Engineering, Sungkyunkwan University)

· Manuscript received April 12, 2021 ; Revised May 12, 2021 ; Accepted July 14, 2021. (ID No. 20210412-004S)

· Corresponding Author: Youngoo Yang (e-mail: yang09@skku.edu)

역에서 선형적으로 신호를 증폭해야 한다. 또한, 전력증폭기는 통신 시스템에서 가장 많은 전류를 소모하며, 전체 시스템 성능에 가장 큰 영향을 미치므로 전력증폭기 성능개선이 필수적이다. 주요 성능 설계 요구에는 넓은 주파수 범위에서 높은 전력 이득, 높은 선형성, 높은 효율이 있으며, 고성능 전력증폭기 설계를 위한 여러 구조가 제안되었다^{[1]~[13]}.

단말기용 전력증폭기 설계에는 높은 효율, 출력 전력과 좋은 선형성을 갖는 이중 접합으로 이루어진 화합물 반도체 소자인 HBT가 주로 사용되고 있다. GaAs HBT 공정 기반의 전력증폭기는 실리콘 기반의 공정을 이용한 전력증폭기와 비교하여 높은 주파수 동작 특성, 큰 전류 이득, 고 전력 처리능력, 저 잡음, 높은 선형성 등과 같은 여러 장점들이 있다^{[9]~[11]}.

본 논문에서는 상호 결합된 차동 인덕터를 이용한 GaAs HBT 공정 기반의 1.9 GHz~2.6 GHz 광대역 2단 선형 전력증폭기를 설계하였다. 중간 단 매칭 회로를 2-section으로 구성하고, 두 직렬 인덕터를 상호 결합하여 단위 면적당 인덕턴스를 증가시킴으로써 회로의 사이즈를 감소시키고, 동작 대역을 증가시켰다^[10]. 높은 선형성 및 안정성을 위해 전력증폭기 트랜지스터의 베이스 및 콜렉터 사이에 RC feedback 회로를 삽입하였다. 출력 단 매칭 회로는 저손실 off-chip 발룬으로 설계함으로써 전력증폭기의

효율을 높이고, HBT chip 사이즈를 감소시켰다.

II. 회로 설계 및 시뮬레이션

2-1 회로 설계

그림 1은 설계된 2단 GaAs HBT 전력증폭기 회로도이다. 드라이브 단, 메인 단, 중간 단 매칭회로, 입/출력 단의 광대역 발룬, 능동 바이어스 회로로 구성된다. 드라이브 단은 $120 \mu\text{m}^2$ ($3 \mu\text{m} \times 40 \mu\text{m} \times 1 \text{ finger}$)인 단위 셀 2개를 이용하여 총 $240 \mu\text{m}^2$ 의 에미터 면적을 갖고, 메인 단은 $480 \mu\text{m}^2$ ($3 \mu\text{m} \times 40 \mu\text{m} \times 4 \text{ finger}$)인 단위 셀 두 개를 이용하여 총 $1,920 \mu\text{m}^2$ 의 에미터 면적을 갖도록 구성하였다.

능동 바이어스 회로는 전류 미러 회로 구조로 구성되어 드라이브 단과 메인 단에 전류를 공급하며, 온도에 따른 특성을 일정하게 하기 위한 온도 보상 회로가 포함되어 설계되었다. 각 단 안정도의 보상을 위해 RC 피드백과 cross-coupled capacitor(CCC)를 사용하였다^[11]. 또한, 2:3 발룬으로 입력 단 매칭 회로를 구성하고, 1:2 발룬으로 출력 단 매칭 회로를 구성하였다. 중간 단 매칭 회로는 2단 매칭 구조로 구성하여 광대역 특성을 얻었다. 입력 단과 중간 단의 매칭 회로는 내부에 구성되며, 출력 단에서의

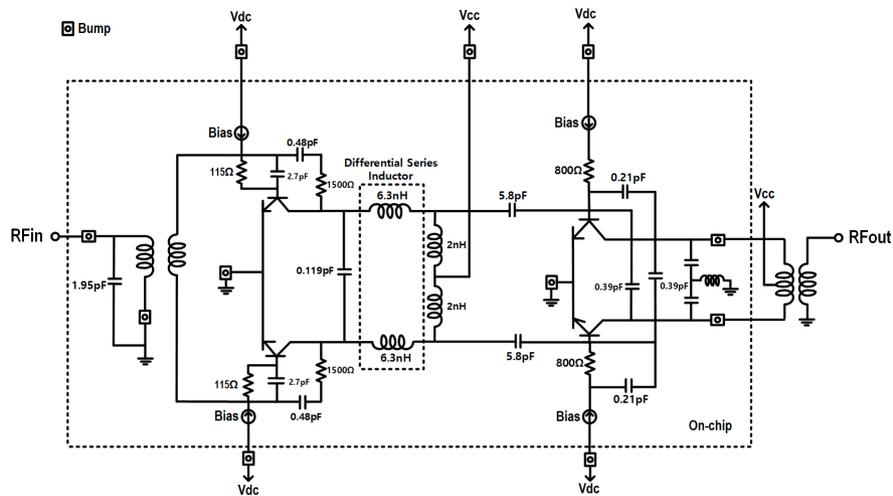
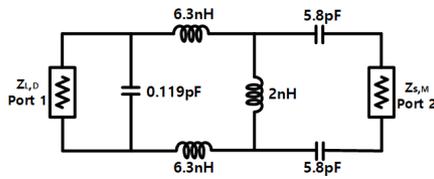


그림 1. 설계된 2단 GaAs HBT 전력증폭기 회로도
 Fig. 1. A schematic diagram of the 2-section GaAs HBT power amplifier.

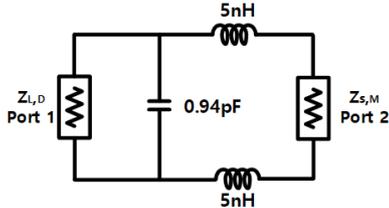
손실은 전력증폭기의 효율과 출력 전력 성능에 큰 영향을 미치므로, 출력 단 정합을 위한 저손실 트랜스포머를 PCB 상에 off-chip으로 구현하였다.

2-2 광대역 중간 단 매칭 네트워크

그림 2(a)는 C-L-L-C 구조를 이용한 2-section 매칭 네트워크이며, 2(b)는 L-C 구조를 이용한 1-section 매칭 네트워크이다. $Z_{S,M}$, $Z_{L,D}$ 는 각각 메인 전력증폭기의 입력 임피던스 및 드라이브 전력증폭기의 최적 로드 임피던스이다. 그림 3(a)와 그림 3(b)는 중간 단 매칭 네트워크의 1.9 GHz~2.6 GHz에서의 $S(1,1)$ 와 smith chart를 나타낸다.

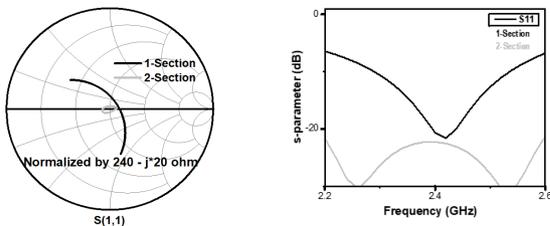


(a) 2-section



(b) 1-section

그림 2. 중간 단 정합 네트워크
Fig. 2. Inter-stage matching network.



(a) Smith chart

(b) $(S(1,1))_{dB}$

그림 3. 중간 단 매칭 네트워크의 1.9 GHz~2.6 GHz에서의 $S(1,1)$
Fig. 3. $S(1,1)$ of the inter-stage matching network for 1.9 GHz~2.6 GHz.

1-section 매칭 네트워크를 사용했을 때에 비하여 2-section 매칭 네트워크를 사용했을 때 목표 주파수 대역에 대하여 메인 전력증폭기의 입력 임피던스를 최적의 드라이브 로드 임피던스에 가깝게 매칭할 수 있다. 이에 따라 2단 전력증폭기를 더 넓은 주파수 대역에서 일정한 성능을 갖도록 설계할 수 있다.

2-3 커플링 된 차동인덕터

그림 4는 2-section 중간 단 정합 회로의 일부인 2개의 6.3 nH 직렬 인덕터를 각각 레이아웃하였을 때의 그림으로, 각 인덕터가 차지하는 면적은 $178 \times 168 \mu m^2$ 이다. 2개의 인덕터를 각각 레이아웃하여 사용할 경우, 인덕터가 차지하는 면적이 매우 커서 중간 단 정합 회로의 사이즈가 매우 커지게 된다.

그림 5는 두 개의 인덕터를 상호 결합시켜 차동모드로 동작할 때 각각의 인덕턴스가 6.3 nH가 되도록 설계한 상

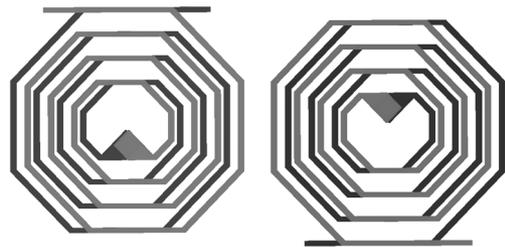


그림 4. 각각 6.3 nH의 인덕턴스를 갖는 두 개의 인덕터
Fig. 4. Two inductors having each inductance of 6.3 nH.

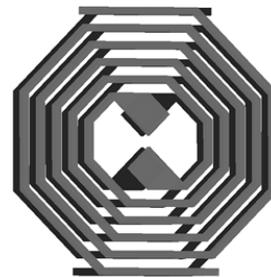


그림 5. 각각 6.3 nH의 인덕턴스를 갖는 상호 결합된 차동인덕터
Fig. 5. Mutually coupled differential inductor having each inductance of 6.3 nH.

표 1. 인덕터의 면적 및 단위 면적당 인덕턴스

Table 1. Area and inductance per area of the inductors.

Type	Regular inductor	Mutually coupled differential inductor
Area (μm)	178×168	142×141
Inductance per area of the inductors (nH/mm^2)	2.1	3.1

호 결합된 차동 인덕터의 레이아웃으로, 차지하는 면적은 $142 \times 141 \mu\text{m}^2$ 이다. 두 개의 인덕터를 상호 결합하여 사용함으로써 각각의 인덕터가 단독으로 동작할 때보다 더 큰 인덕턴스를 구현할 수 있다. 따라서 같은 인덕턴스를 더 좁은 면적에 구현함으로써 중간 단 매칭 네트워크의 사이즈를 상대적으로 작게 설계할 수 있게 된다(표 1).

III. 제작 및 측정결과

그림 6은 설계된 2단 GaAs HBT 전력증폭기 IC의 레이아웃이다. 드라이브 및 메인 전력증폭기와 입력, 중간 단 매칭 회로를 on-chip으로 구성하였다. 레이아웃의 사이즈는 $990 \times 478 \mu\text{m}^2$ 이며, 입력 및 출력 핀들은 bump로 구성하여 flip-chip bonding을 통하여 외부 회로와 연결할 수 있도록 설계하였다.

표 2는 GaAs HBT 전력증폭기를 설계한 논문과 비교한 표이다. 그림 7은 제작된 GaAs HBT 전력증폭기의 제작 보드 사진이다. 6-layer laminate printed circuit board (PCB)

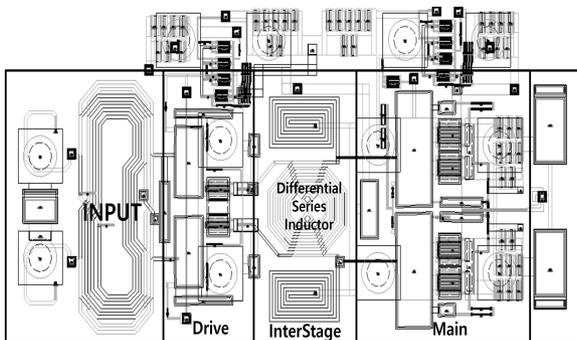


그림 6. GaAs HBT 전력증폭기의 IC의 레이아웃
Fig. 6. Layout of the designed GaAs HBT PA IC.

표 2. GaAs HBT 전력증폭기 비교

Table 2. Comparison with GaAs HBT PA.

Ref.	Freq. (GHz)	PAE (%)	Peak, P_{out} (dBm)	Gain (dB)
[12]	1.95	52.5	26.3	16.9
[13]	5~6	27	26	24
This work	1.9~2.6	41	24	29

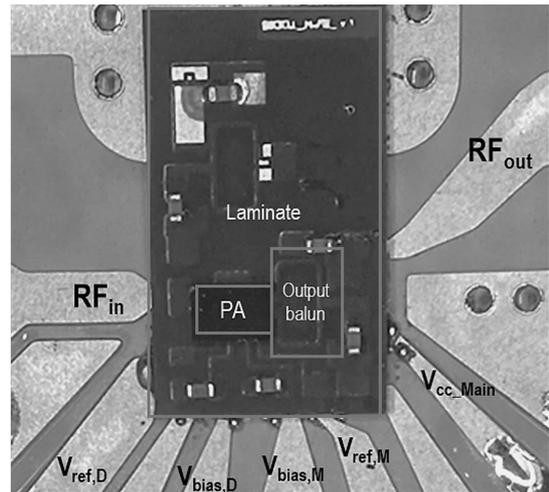


그림 7. GaAs HBT 전력증폭기의 제작 보드 사진
Fig. 7. Evaluation board of the designed GaAs HBT power amplifier.

의 사이즈는 $3 \times 5 \text{ mm}^2$ 이다. 출력 매칭 회로의 손실을 최소화하기 위하여 laminate PCB 위에 출력 발룬을 구성하였다. Evaluation board PCB는 Rogers 사의 20 mil RO4003C 기판을 사용하여 제작하였다. 그림 8은 제작된 전력증폭

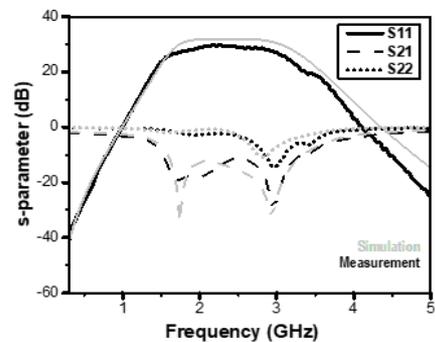


그림 8. 시뮬레이션 및 측정된 S-파라미터
Fig. 8. Simulated and measured S-parameters.

기의 시뮬레이션 및 측정된 S -파라미터를 나타냈다. 1.9 GHz~2.6 GHz 주파수에서 -10 dB 이하의 S_{11} 과 28 dB 이상의 S_{21} 과 -6 dB 이하의 S_{22} 를 나타냈다. 그림 9는 제작된 전력증폭기의 one-tone 신호에 대한 전력이득과 효율을 나타냈다. 측정결과, 23.3 dBm 이상의 최대 출력전력과 35 % 이상의 효율을 얻었다. 그림 10과 그림 11은 1.9 GHz~2.6 GHz 주파수에서 two-tone 신호에 대한 전력이득과 효율 그리고 IMD3를 나타냈다. 측정결과, 22 dBm 이상의 선형 전력을 출력하며 -30 dBc의 IMD3를 만족하고, 선형 전력에서 33 % 이상의 효율 특성을 얻었다.

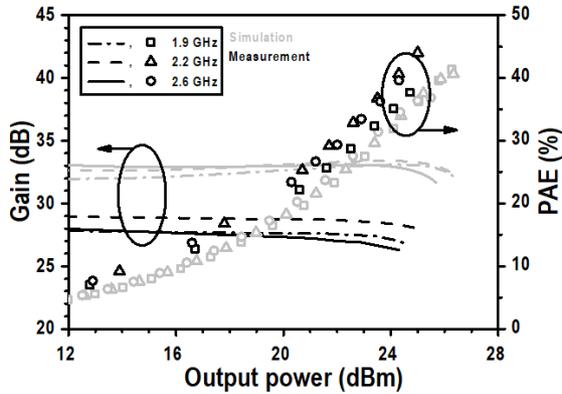


그림 9. One-tone 신호에 대한 전력이득과 효율
Fig. 9. Simulated and measured gain and efficiency using an one-tone signal.

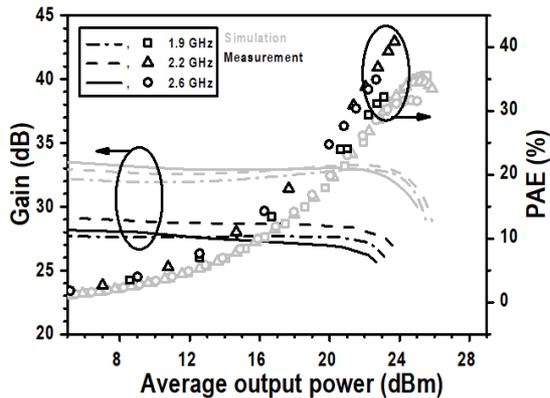


그림 10. Two-tone 신호에 대한 전력이득과 효율
Fig. 10. Simulated and measured gain and efficiency using a two-tone signal.

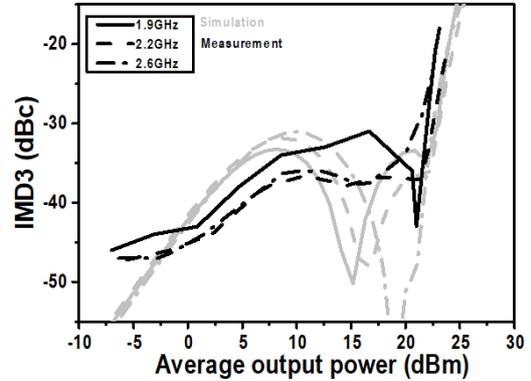


그림 11. Two-tone 신호에 대한 IMD3
Fig. 11. Simulated and measured IMD3 using a two-tone signal.

IV. 결 론

본 논문에서는 1.9 GHz~2.6 GHz에서 동작하는 2단 GaAs HBT 전력증폭기를 설계했다. 중간단 매칭 회로를 2-section으로 구성하고, 두 직렬 인덕터를 상호 결합하여 단위 면적 당 인덕턴스를 증가시킴으로써 회로의 사이즈를 감소시키고, 동작 대역을 증가시켰다. 제작된 전력증폭기는 1.9 GHz~2.6 GHz 주파수에서 -10 dB 이하의 S_{11} 과 28 dB 이상의 S_{21} 을 나타냈다. One-tone 신호에 대한 측정 결과는 23.3 dBm 이상의 최대 출력전력과 35 % 이상의 효율을 얻었다. Two-tone 신호를 인가하여 측정했을 때, 22 dBm 이상의 선형 전력을 출력하며 -30 dBc의 IMD3를 만족하고, 선형 전력에서 33 % 이상의 효율 특성을 얻었다.

References

- [1] H. Ahn, S. Back, I. Nam, D. An, J. Lee, and M. Jeong, et al., "A fully integrated -32 -dB EVM broadband 802.11abgn/AC PA with an external PA driver in WLP 40-nm CMOS," *IEEE Transactions on Microwave Theory and Techniques*, vol. 67, no. 5, pp. 1870-1882, May. 2019.
- [2] W. Lee, H. Kang, H. Lee, W. Lim, J. Bae, and H. Koo, et al., "InGaP/GaAs HBT broadband power amplifier IC

- with 54.3% fractional bandwidth based on cascode structure," in *2019 IEEE MTT-S International Microwave Symposium(IMS)*, Boston, MA, Jun. 2019, pp. 1299-1302.
- [3] Y. Yang, K. Choi, and K. P. Weller, "DC boosting effect of active bias circuits and its optimization for class-AB InGap-GaAs HBT power amplifiers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 52, no. 5, pp. 1455-1463, May. 2004.
- [4] K. Choi, M. Kim, H. Kim, S. Jung, J. Cho, and S. Yoo, et al., "A highly linear two-stage amplifier integrated circuit using InGap/GaAs HBT," *IEEE Journal of Solid-State Circuits*, vol. 45, no. 10 pp. 2038-2043, Sep. 2010.
- [5] H. Oh, H. Kang, H. Lee, H. Koo, M. Kim, and W. Lee, et al., "Doherty power amplifier based on the fundamental current ratio for asymmetric cells," *IEEE Transactions on Microwave Theory and Techniques*, vol. 65, no. 11, pp. 4190-4197, Nov. 2017.
- [6] K. Nellis, P. J. Zampardi, "A comparison of linear handset power amplifiers in different bipolar technologies," *IEEE Journal of Solid-State Circuits*, vol. 39, no. 10, pp. 1746-1754, Sep. 2004.
- [7] D. C. Streit, J. C. Cowles, K. W. Kobayashi, A. Gutierrez-Aitken, T. R. Block, and M. Wojotowicz, et al., "Inp HBT technology and applications," in *Conference Proceedings 1998 International Conference on Indium Phosphide and Related Materials*, Tsukuba, 1998, pp. 64-67.
- [8] K. Yamamoto, S. Suzuki, K. Mori, T. Okuda, A. Inoue, and T. Miura, et al., "A 3.2-V operation single-chip dual-band AlGaAs/GaAs HBT MMIC power amplifier with active feedback circuit technique," *IEEE Journal of solid-state Circuits*, vol. 35, no. 8, pp. 1109-1120, Aug. 2000.
- [9] W. Lee, Y. Yang, H. Kang, H. Lee, W. Lim, and J. Bae, et al., "Broadband InGap/GaAs HBT power amplifier integrated circuit using cascode structure and optimized shunt inductor," *IEEE Transactions on Microwave Theory and Techniques*, vol. 67, no. 12, pp. 5090-5100, Dec. 2019.
- [10] C. Lee, S. Yoon, and C. Park, "A differentially coupled series inductor for differential RFICs," *Microwave and Optical Technology Letters*, vol. 57, no. 9, pp. 2223-2225, Sep. 2015.
- [11] M. Seo, M. Urteaga, J. Hacker, A. Young, A. Skalare, and R. Lin, et al., "A 600 GHz InP HBT amplifier using cross-coupled feedback stabilization and dual-differential power combining," in *IEEE MTT-S Microwave Symposium Digest(MTT)*, Seattle, WA, Jun. 2013, pp. 1-3.
- [12] T. B. Nishimura, M. Tanomura, K. Azuma, K. Nakai, Y. Hasegawa, and H. Shimawaki, "A 50% efficiency In-Gap/GaAs HBT power amplifier module for 1.95 GHz wide-band CDMA handsets" in *2001 IEEE Radio Frequency Integrated Circuits(RFIC) Symposium*, Phoenix, AZ, Jun. 2001, pp. 31-34.
- [13] T. Oka, M. Hasegawa, M. Hirata, Y. Amano, Y. Ishimaru, and H. Kawamura, et al., "A high-power low-distortion GaAs HBT power amplifier for mobile terminals used in broadband wireless applications," *IEEE J. Solid-State Circuits.*, vol. 42, no. 10, pp. 2123-2129, Sep. 2007.

황 지 원 [성균관대학교/석사과정]

<http://orcid.org/0000-0001-6750-5343>



2019년 8월: 남서울대학교 정보통신공학과 (공학사)
2020년 9월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

신 재 경 [성균관대학교/박사과정]

<http://orcid.org/0000-0003-4790-0156>



2018년 2월: 한국항공대학교 전자전기공학부 (공학사)
2018년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 박사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Broadband and Linearization Techniques

전 형 진 [성균관대학교/석사과정]

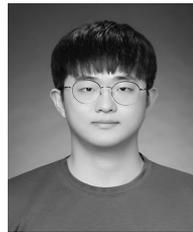
<http://orcid.org/0000-0003-1223-3701>



2020년 2월: 성균관대학교 전자공학부 (공학사)
2020년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Energy Harvesting Module

최 우 진 [성균관대학교/박사과정]

<http://orcid.org/0000-0003-4365-1519>



2018년 2월: 성균관대학교 전자전기컴퓨터공학부 (공학사)
2018년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 박사과정
[주 관심분야] RF Power Amplifiers for Basestations, Broadband and Techniques, and MMICs.

오 한 식 [성균관대학교/박사과정]

<http://orcid.org/0000-0002-1815-6666>



2016년 2월: 성균관대학교 전자전기공학과 (공학사)
2016년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 박사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques, Analog/Mixed-Signal IC

양 영 구 [성균관대학교/교수]

<http://orcid.org/0000-0003-3463-0687>



1997년 2월: 한양대학교 전자공학과 (공학사)
2002년 2월: 포항공과대학교 전자전기공학과 (공학박사)
2002년 3월~2002년 7월: 포항공과대학교 전자전기공학과 박사후 연구원
2002년 8월~2005년 2월: Skyworks Solutions Inc., Senior Electronic Engineer
2005년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 교수
[주 관심분야] 초고주파 회로 설계, 무선통신 송/수신기 시스템 설계, 비선형 회로 분석 및 시뮬레이션 기법 연구