

9 dB의 확장된 Back-Off에서 높은 효율을 갖는 Outphasing 로드 네트워크 기반의 3.3 GHz Doherty 전력증폭기

3.3 GHz Doherty Power Amplifier having a High-Efficiency at 9 dB Back-Off Based on Outphasing Load Networks

정호석 · 오한식 · 진일비 · 최우진 · 최영찬 · 우승민 · 권구현 · 양영구

Hoseok Jung · Hansik Oh · Yifei Chen · Woojin Choi · Youngchan Choi · Seungmin Woo ·
Kuhyun Kwon · Youngoo Yang

요 약

본 논문에서는 outphasing 로드 네트워크를 이용하여 back-off 영역을 9 dB로 확장한 Doherty 전력증폭기를 제안하였으며 3.3 GHz 주파수 대역에서 설계하여 실험적으로 검증하였다. Outphasing 로드 네트워크를 사용하여 출력 전력의 결합 노드에서 carrier 및 peaking 증폭기의 로드 임피던스가 complex conjugate 관계를 갖도록 설계하였다. 이를 통하여 carrier 증폭기의 로드 임피던스의 변조비가 4배가 되도록 함으로서 back-off 영역을 9 dB로 확장하였다. Carrier 증폭기와 peaking 증폭기에 모두 Wolfspeed사의 6 W 트랜지스터(CG40006P)를 사용하였다. 제작된 Doherty 전력증폭기를 3.3 GHz의 주파수에 대하여 측정한 결과, 최대 출력전력 42.3 dBm에서 76.9 %의 효율 특성을 얻었고 최대 출력 전력으로부터 9 dB back-off 된 33.3 dBm의 출력 전력에서 59.6 %의 효율 특성 및 11.0 dB의 전력 이득 특성을 얻었다.

Abstract

In this paper, a Doherty power amplifier based on an outphasing load network was proposed to have a high efficiency at a back-off of 9 dB. The proposed Doherty power amplifier was designed and experimentally verified at a frequency of 3.3 GHz. The load impedances of the carrier and peaking amplifiers to the combining node were designed to have a complex conjugate relationship based on the outphasing load network. Therefore, the back-off output power for the efficiency peak could be extended to 9 dB by quadrupling the load impedance modulation of the carrier amplifier. A 6 W GaN HEMT (CG40006P) from Wolfspeed was used to design both the carrier and the peaking amplifiers. The implemented Doherty power amplifier was measured at 3.3 GHz frequency. Drain efficiencies of 76.9 % at the maximum output power of 42.3 dBm and 59.6 % at the 9 dB back-off output power of 33.3 dBm with 11.0 dB power gain were achieved.

Key words: Doherty Power Amplifier, Outphasing Load Network, Extended Back-Off

「이 성과는 2021년도 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(2020R1A2B3005479).」

성균관대학교 전자전기컴퓨터공학과(Department of Electrical and Computer Engineering, Sungkyunkwan University)

· Manuscript received August 17, 2021 ; Revised September 15, 2021 ; Accepted October 26, 2021. (ID No. 20210817-068)

· Corresponding Author: Youngoo Yang (e-mail: yang09@skku.edu)

I. 서 론

무선통신 시스템이 발전함에 따라 기지국 송신 신호의 데이터 용량이 커지면서 신호의 첨두전력 대 평균전력비(PAPR)가 점점 증가하고 있다. 따라서 시스템의 전력증폭기는 평균 출력 전력에서의 고성능 특성이 중요하며, 특히 평균 출력 전력에서 높은 효율이 요구되고 있다. 이에 따라 전력증폭기의 평균 전력에서의 효율을 높이기 위한 다양한 연구가 진행되고 있다. 고효율의 전력증폭기를 설계하기 위해 Doherty 전력증폭기, ET(envelope tracking) 등 다양한 방법이 연구되어 왔다^{[1]~[16]}. Doherty 전력증폭기는 회로의 복잡성을 크게 높이지 않으면서 평균 출력 전력에서의 효율을 높이기 위해 널리 사용되는 구조로서 많은 연구들이 수행되었다.

기본적인 구조의 Doherty 전력증폭기는 최대 출력전력으로부터 6 dB back-off된 지점에서 두 번째 효율 피크 특성을 갖는다. PAPR이 증가함에 따라 보다 큰 back-off 지점에서의 높은 효율 특성이 중요하게 되었다. 따라서 6 dB보다 더 큰 back-off 동작을 위한 multi-way Doherty 전력증폭기, asymmetric Doherty 전력증폭기, 복소결합부하(CCL), outphasing Doherty 전력증폭기와 같은 많은 연구 결과들이 발표되었다^{[3]~[9]}. 특히 outphasing Doherty 전력증폭기 경우, 높은 출력 전력에서 outphasing load network를 통해 carrier 증폭기에서 보이는 임피던스를 조절하여

back-off 영역을 확장할 수 있다.

본 논문에서는 outphasing 로드 네트워크를 이용하여 9 dB의 확장된 back-off 동작을 하는 Doherty 전력증폭기를 설계하였다. 로드 네트워크의 전류 결합 노드에서 carrier 및 peaking 증폭기의 로드 임피던스가 complex conjugate 관계를 갖도록 설계하였다. 이러한 구조를 통해 carrier 증폭기 전류원의 로드 임피던스가 높은 전력 대비 낮은 전력에서 4배로 보이도록 로드 네트워크를 구성하여 back-off 영역을 9 dB까지 확장하였다. Wolfspeed사의 6 W 질화갈륨 트랜지스터(GaN HEMT, CGH40006P)들을 이용하여 3.3 GHz 대역에서 제안된 Doherty 전력증폭기를 설계하였다.

II. 설계 및 시뮬레이션

그림 1은 outphasing 로드 네트워크를 이용하여 설계된 Doherty 전력증폭기의 회로도이다. Carrier 증폭기와 peaking 증폭기의 시뮬레이션에는 CGH40006P의 large-signal model이 사용되었다. Carrier 증폭기는 높은 출력 전력과 효율을 위해 Class-AB로 동작하도록 -3.1 V의 게이트 바이어스($V_{gs,C}$)를 인가하여 17 mA의 quiescent 전류가 흐르도록 하였다. Peaking 증폭기는 낮은 출력 전력에서는 동작하지 않고 높은 출력 전력에서만 동작하는 Class-C가 되도록 -6.0 V의 게이트 바이어스($V_{gs,P}$)를 인가하

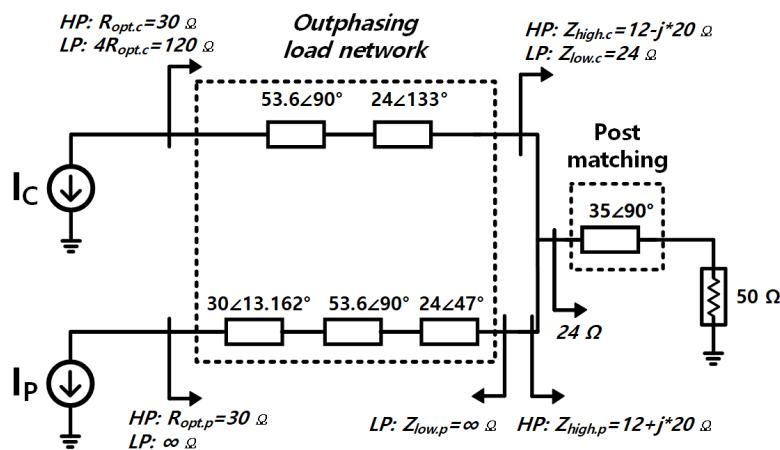


그림 1. Outphasing 로드 네트워크를 이용한 Doherty 전력증폭기의 회로도

Fig. 1. A schematic of the Doherty power amplifier based on the outphasing load network.

였다. Carrier 및 peaking 증폭기 모두 28 V의 드레인 전압 ($V_{dd,C}$, $V_{dd,P}$)을 인가하였다.

먼저 post matching 회로를 이용하여 outphasing 로드 네트워크의 로드 임피던스를 24 Ω 으로 변환하였다. 낮은 출력 전력에서 peaking 증폭기가 off 상태이면 $Z_{low,p}$ 는 ∞ Ω 이 되고, 이에 따라 $Z_{low,c}$ 는 24 Ω 이 된다. 또한 complex conjugate 관계를 갖는 두 임피던스 $Z_{high,c}$ 및 $Z_{high,p}$ 를 찾았으며, 결정된 설계 파라미터들을 표 1에 정리하였다.

내부 기생성분들을 포함한 트랜지스터의 로드풀 시뮬레이션을 통하여 높은 전력 및 낮은 출력에서 동작할 때 carrier 증폭기의 최적의 로드 임피던스를 찾을 수 있다. 두 최적 로드 임피던스의 비율은 확장하려는 back-off 정도에 따라 달라진다. 높은 출력 전력 및 낮은 출력 전력에서 carrier 증폭기의 최적 임피던스를 $R_{opt,c}$, $\beta R_{opt,c}$ 라고 하면 참고문헌 [13], 참고문헌 [14]의 수식을 이용하여 back-off는 아래와 같이 정해진다.

$$Back-off(dB) = 10\log(2\beta) \quad (1)$$

식 (1)을 통하여 9 dB의 back-off 동작을 위한 β 값은 4이다. 따라서 로드풀 시뮬레이션을 통한 carrier 증폭기의 최적 로드 임피던스들을 $R_{opt,c}$ 는 30 Ω , $4R_{opt,c}$ 는 120 Ω 으로 결정하였다.

그림 2는 높은 출력 전력에서 outphasing 로드 네트워크를 통한 carrier 증폭기의 로드 임피던스 변환 궤적을 나타낸다. Carrier 증폭기에서 $24\angle 133^\circ$ 전송선로를 통해 $Z_{high,c}$ 가 88 Ω 으로 이동하고 $53.6\angle 90^\circ$ 전송선로를 통해 $R_{opt,c}$ 로 이동하였다. 그림 3은 높은 출력전력에서 peaking 증폭기의 로드 임피던스 변환 궤적을 나타낸다. $Z_{high,p}$ 를 $24\angle 47^\circ$ 전송선로를 통해 88 Ω 으로 변환하고 $53.6\angle 90^\circ$ 전송선로를 이용하여 $R_{opt,p}$ 로 변환하였다. 그림 4는 낮은 출력 전력일 때 carrier 증폭기의 로드 임피던스 변환 궤적을 나타낸다. $53.6\angle 90^\circ$ 전송선로를 사용하여 $Z_{low,c}$ 가

표 1. 선택한 outphasing 로드 네트워크의 임피던스
Table 1. Selected impedances for the outphasing load network.

$Z_{high,c}$	$Z_{high,p}$	$Z_{low,c}$	$Z_{low,p}$
$12-j*20 \Omega$	$12+j*20 \Omega$	24 Ω	∞

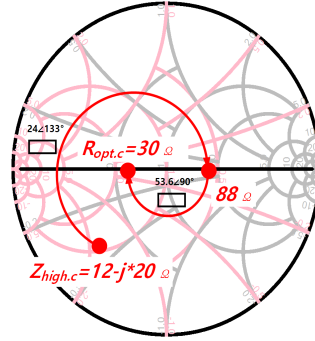


그림 2. 3.3 GHz에서 높은 출력 전력에서 $Z_{high,c}$ 부터 $R_{opt,c}$ 까지 임피던스 매칭 궤적

Fig. 2. Impedance matching trajectory from $Z_{high,c}$ to $R_{opt,c}$ at high output power at 3.3 GHz.

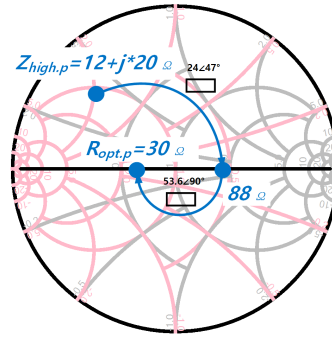


그림 3. 3.3 GHz에서 높은 출력 전력에서 $Z_{high,p}$ 부터 $R_{opt,p}$ 까지 임피던스 매칭 궤적

Fig. 3. Impedance matching trajectory from $Z_{high,p}$ to $R_{opt,p}$ at high output power at 3.3 GHz.

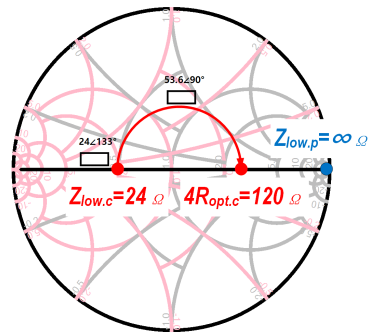


그림 4. 3.3 GHz에서 낮은 출력 전력에서 $Z_{low,c}$ 부터 $4R_{opt,c}$ 까지 임피던스 매칭 궤적

Fig. 4. Impedance matching trajectory from $Z_{low,c}$ to $R_{opt,c}$ at high output power at 3.3 GHz.

$4R_{opt,c}$ 로 임피던스 변환되도록 하였다. 낮은 전력에서 **peaking** 증폭기는 동작시키지 않고 **carrier** 증폭기만 동작시키기 위해 $24\angle 47^\circ$ 과 $53.6\angle 90^\circ$ 로 인해 무한대에서 벗어난 임피던스를 $30\angle 13.162^\circ$ 전송선로를 추가로 사용하여 Z_{low-p} 가 무한대가 되도록 설계하였다.

그림 5는 설계한 **outphasing Doherty** 전력증폭기의 전체 회로도이다. 입력전력 분배기에서는 **Wilkinson** 전력 분배기 구조를 사용하였다. 입력 단 임피던스 매칭 회로는 **carrier** 증폭기와 **peaking** 증폭기 모두 같은 구조를 사용하였으며, 입력 매칭 회로 앞 단에서 오프셋 전송선로를 사용하여 **outphasing** 로드 네트워크의 ②, ⑤에서 뿐만 아니라, ①, ③, ④에서 달라진 위상 차이를 **Doherty** 동작을 하도록 맞춰주었다. 트랜지스터의 게이트 앞에 $50\angle 90^\circ$ 전송선로를 적절하게 배치하여 입력 단에서 2차 고조파를 **termination** 하였다. 로드의 2차 고조파 임피던스는 **short**에 가까워야 높은 효율 특성을 보이기 때문에, 드레인 바로 뒤에 $50\angle 90^\circ$ 전송선로를 가까이 붙여 그 뒤의 매칭 회로들이 2차 고조파 로드 임피던스에 영향을 주지 않도록 하였다. 게이트 바이어스 회로의 20 Ω 의 저항 및 입력 매칭 네트워크의 15 Ω 과 3.3 pF의 RC 병렬 회로를 사용하

여 전 주파수 대역에서 높은 안정도 확보하였다.

III. 제작 및 측정 결과

그림 6은 설계된 3.3 GHz **outphasing Doherty** 전력증폭기의 제작 사진이다. PCB는 Rogers사의 RO4350B 기판을

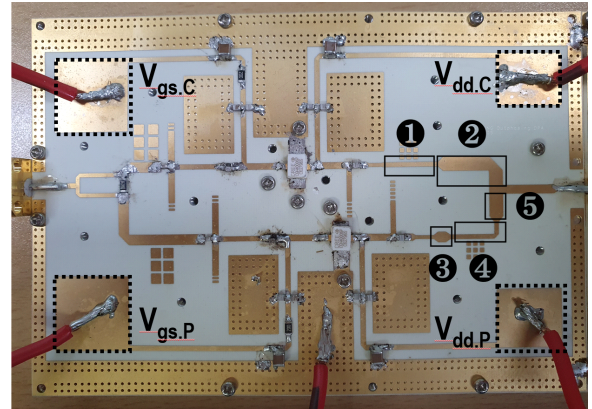


그림 6. 제작된 **outphasing** 로드 네트워크 기반의 **Doherty** 전력증폭기

Fig. 6. Photograph of the **Doherty** power amplifier based on outphasing load network.

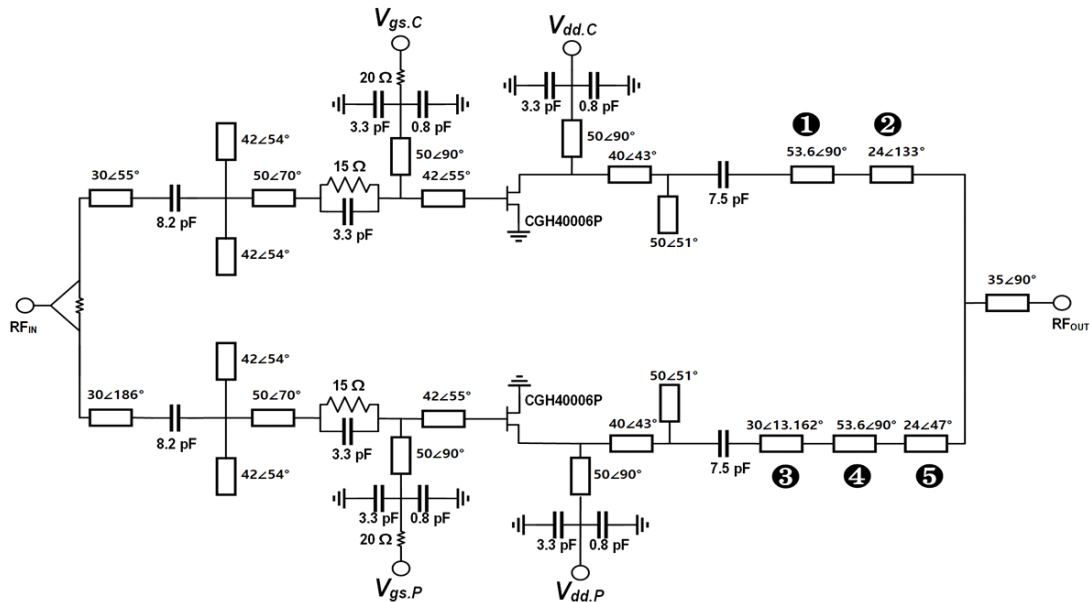


그림 5. 설계된 **Doherty** 전력증폭기의 전체 회로도

Fig. 5. An overall schematic of the designed **Doherty** power amplifier.

사용하였다. 그림 5에 표기된 번호의 전송선로 들이 그림 6에 표기된 번호에 위치한다. 그림 7은 설계된 Doherty 전력증폭기의 S -파라미터 측정 결과를 나타낸 그래프이다. 3.3 GHz에서 S_{21} 이 12.1 dB, S_{11} 이 -14.2 dB로 측정되었다.

그림 8은 CW 신호를 이용하여 3.3 GHz에서 측정한 전력이득과 효율을 나타낸 그래프이다. 최대 출력 전력이 약 42.3 dBm이고 전력이득은 11.0 dB로 측정되었다. 최대 출력 전력에서 76.9 %의 높은 효율 특성을 보이고 6 dB back-off 전력인 36.0 dBm에서는 65.8 %, 9 dB back-off 전력인 33.0 dBm에서는 59.6%의 효율 특성을 얻었다.

그림 9는 100 MHz 신호 대역폭을 갖는 5G NR 신호를 입력하여 3.3 GHz에서 측정한 전력이득과 효율이다. 9 dB back-off 출력 전력인 33.3 dBm에서 11.4 dB의 전력이득 및 54.8 %의 효율을 특성을 얻었다.

그림 10은 100 MHz 신호 대역폭을 갖는 5G NR 신호

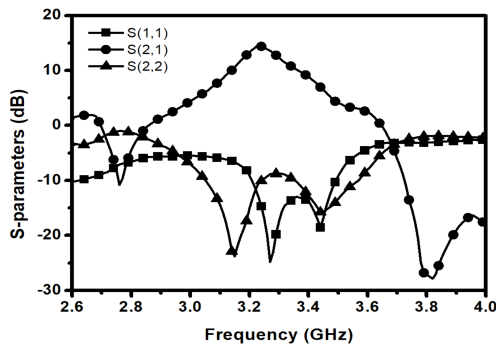


그림 7. S -파라미터 측정 결과
Fig. 7. Measured S -parameters.

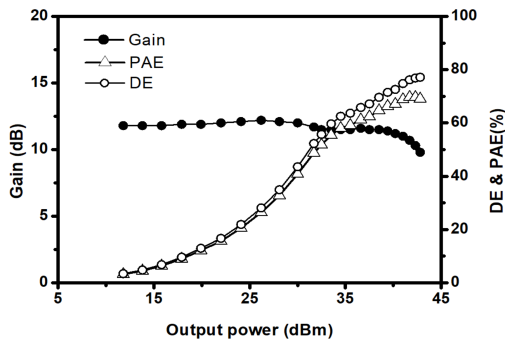


그림 8. 3.3 GHz에서 전력이득, 효율 측정 결과
Fig. 8. Measured gain and efficiency at 3.3 GHz.

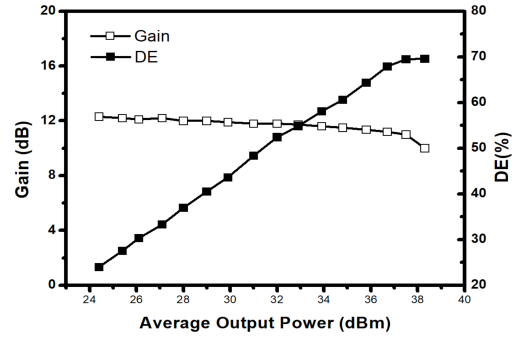


그림 9. 3.3 GHz에서 100 MHz 5G NR 신호를 이용하여 측정한 전력이득 및 효율 특성
Fig. 9. Measured gain and efficiency at 3.3 GHz using the 5G NR 100 MHz signal.

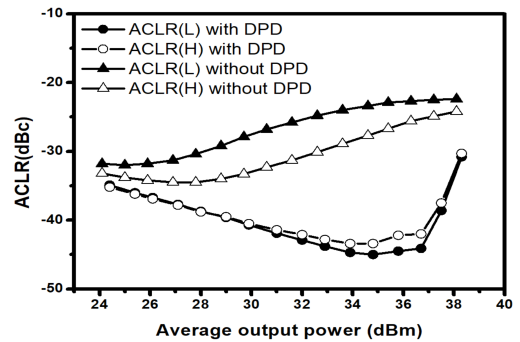


그림 10. 3.3 GHz에서 5G NR 100 MHz 신호를 이용하여 측정한 ACLR 특성
Fig. 10. Measured ACLR results at 3.3 GHz using the 100 MHz 5G NR signal with and without DPD (digital predistortion).

를 입력하여 3.3 GHz에서 측정한 adjacent channel leakage power ratio(ACLR)이다. DPD를 사용한 경우, 및 사용하지 않은 경우의 ACLR 측정 결과를 비교하였다. DPD를 사용하였을 때 9 dB back-off 출력 전력인 33.3 dBm에서 측정된 ACLR은 -42.8 dBc이다.

그림 11은 DPD를 사용하기 전후의 스펙트럼을 나타낸다. DPD를 사용한 후 비선형성에 의한 왜곡이 많이 개선된 것을 확인할 수 있다. 이전 연구 결과들에서 발표된 성능과 본 논문에서 설계된 도허티 전력증폭기의 측정 성능을 표 2에서 비교하여 나타내었다. 이전 결과들과 비교하여 본 논문에서 설계된 Doherty 전력증폭기는 9 dB

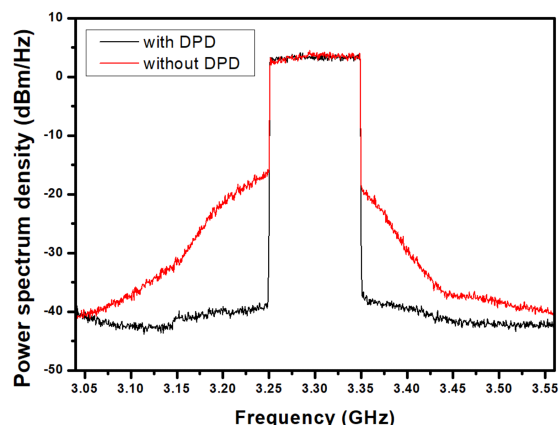


그림 11. 3.3 GHz에서 5G NR 100 MHz 신호를 이용하여 측정한 DPD 적용 전후 스펙트럼

Fig. 11. Measured power spectral densities with and without DPD using the 100 MHz 5G NR signal.

back-off 지점에서 상대적으로 높은 효율 특성을 갖는다.

IV. 결 론

본 논문에서는 outphasing 로드 네트워크를 사용하여 back-off 영역을 확장한 고효율 Doherty 전력증폭기를 설계하였다. Outphasing 로드 네트워크를 사용하여 carrier

증폭기의 임피던스의 변조비가 4배가 되도록 함으로써 back-off 영역을 9 dB로 확장하였다. 이는 최대 출력전력에서 뿐만 아니라, 평균 출력전력에서도 높은 효율을 가지도록 한다. 제작된 전력증폭기의 측정 결과 3.3 GHz 주파수에서 42.3 dBm의 최대 출력전력 특성을 나타내며, 11.0 dB의 전력이득을 얻었다. 최대 출력전력에서 76.9 %, 6 dB back-off된 출력전력에서 65.8 %, 9 dB back-off된 출력전력에서 59.6 %의 높은 효율 특성을 얻었다.

References

- [1] B. Kim, J. Kim, I. Kim, and J. Cha, "The Doherty power amplifier," *IEEE Microwave Magazine*, vol. 7, no. 5, pp. 42-50, Oct. 2006.
- [2] J. Moon, J. Kim, J. Kim, I. Kim, and B. Kim, "Efficiency enhancement of Doherty amplifier through mitigation of the knee voltage effect," *IEEE Transactions Microwave Theory and Techniques*, vol. 59, no. 1, pp. 143-152, Jan. 2011.
- [3] H. Oh *et al.*, "Doherty power amplifier based on the fundamental current ratio for asymmetric cells," *IEEE Transactions Microwave Theory and Techniques*, vol. 65,

표 2. GaN Doherty 전력증폭기 비교

Table 2. Comparison to the GaN Doherty PAs.

Ref.	Freq. (GHz)	P_{sat} (dBm)	Gain (dB)	DE at P_{sat} (%)	DE at 6 dB B.O (%)	DE at 9 dB B.O (%)	Gan device
[6]	3.4~3.5	49.4	10	62.5	52.6	40.9	CGH35060
[7]	3.5	43.2	10	61.0	55.0	37.0	CGH40010
[8]	3.5	41	25*	72.0	55.0	43.0	CGH40006P
[9]	3.5	42.5	10	52.6	30.0*	24.5 (9.5 B.O)	CGH40010
[10]	3.5	43.5	12*	65.0	57.0 (7-dB B.O)	40.0*	CGH40010
[11]	3.5	48.5	19.4	77.9	53.3 (7.5-dB B.O)	-	CGH40006P CGH40025F
[12]	3.5~3.6	42~43	11~13	60~64.7	51.3~51.6 (8-dB B.O)	-	CGH40006P CGH40010F
This work	3.3	42.3	11	76.9	65.8	59.6	CGH40006P

*Graphically estimated

- no. 11, pp. 4190-4197, Nov. 2017.
- [4] H. Kang, H. Lee, W. Lee, H. Oh, W. Lim, and H. Koo, "Octave bandwidth Doherty power amplifier using multiple resonance circuit for the peaking amplifier," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 66, no. 2, pp. 583-593, Feb. 2018.
- [5] C. Liang, P. Roblin, Y. Hahn, Z. Popovic, and H. Chang, "Novel outphasing power amplifiers designed with an analytic generalized doherty-chireix continuum theory," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 66, no. 8, pp. 2935-2948, Aug. 2019.
- [6] J. Xia, X. Zhu, L. Zhang, J. Zhai, J. Wang, and M. Yang, et al., "Highly efficient GaN Doherty power amplifier with 100 MHz signal bandwidth for 3.5 GHz LTE-advanced application," in *2012 IEEE/MTT-S International Microwave Symposium Digest*, 2012, Jun. pp. 1-3.
- [7] Y. Yang, J. Cha, B. Shin, and B. Kim, "A fully matched N-way Doherty amplifier with optimized linearity," *IEEE Transactions on Microwave Theory and Techniques*, vol. 51, no. 3, pp. 986-993, Mar. 2003.
- [8] W. Choi, H. Kang, H. Oh, K. C. Hwang, K. Y. Lee, and Y. Yang, "Doherty power amplifier based on asymmetric cells with complex combining load," *IEEE Transactions on Microwave Theory and Techniques*, vol. 69, no. 4, pp. 2336-2344, Apr. 2021.
- [9] X. H. Fang, K. K. M. Cheng, "Extension of high-efficiency range of Doherty amplifier by using complex combining load," *IEEE Transactions on Microwave Theory and Techniques*, vol. 62, no. 9, pp. 2038-2047, Sep. 2014.
- [10] J. Choi, D. Kim, D. Kang, and B. Kim, "A new power management ic architecture for envelope tracking power amplifier," *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 7, pp. 1796-1802, Jul. 2011.
- [11] J. Fang, J. Moreno, R. Quaglia, V. Camarchia, M. Pirola, and S. Guerrieri, et al., "3.5 GHz WiMAX GaN Doherty power amplifier with second harmonic tuning," *Microwave and Optical Technology Letters*, vol. 54, no. 11, pp. 2601-2605, Nov. 2012.
- [12] C. Musolff, M. Kamper, Z. Abou-Chahine, and G. Fischer, "A linear and efficient Doherty PA at 3.5 GHz," *IEEE Microwave Magazine*, vol. 14, no. 1, pp. 95-101, Jan. 2013.
- [13] Y. S. Lee, M. W. Lee, and Y. H. Jeong, "Linearity optimized 3.5 GHz GaN HEMT Doherty amplifier," in *The 23rd International Technical Conference on Circuits/Systems, Computers and Communications*, Jul. 2008, pp. 1065-1068.
- [14] J. Fang, R. Quaglia, J. M. Rubio, V. Camarchia, M. Pirola, and S. Donati Guerrieri, et al., "Design and baseband predistortion of a 43.5 dBm GaN Doherty amplifier for 3.5 GHz WiMAX applications," in *2011 6th European Microwave Integrated Circuit Conference*, Oct. 2011, pp. 256-259.
- [15] G. Ko, W. Choi, H. Kang, Y. Choi, and Y. Yang, "Optimized symmetric two-stage doherty amplifier design for high efficiency at large power back-off," *Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 32, no. 7, pp. 635-643, Jul. 2021.
- [16] J. Kim, W. Choi, Y. Choi, H. Oh, and Y. Yang, "3.5 GHz high-efficiency asymmetric doherty power amplifier design using a complex combining load," *Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 32, no. 8, pp. 708-716, Aug. 2021.

정 호 석 [성균관대학교/석사과정]

<https://orcid.org/0000-0003-3109-5711>



2020년 2월: 성균관대학교 전자공학과 (공학사)
2020년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

최 우 진 [성균관대학교/석·박사통합과정]

<https://orcid.org/0000-0003-4365-1519>



2018년 2월: 성균관대학교 전자공학과 (공학사)
2018년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

오 한 식 [성균관대학교/석·박사통합과정]

<https://orcid.org/0000-0002-1815-6666>



2016년 2월: 성균관대학교 전자공학과 (공학사)
2016년 2월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

최 영 찬 [성균관대학교/석사과정]

<https://orcid.org/0000-0002-4510-4685>



2020년 2월: 성균관대학교 전자공학과 (공학사)
2020년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

진 일 비 [성균관대학교/석·박사통합과정]

<https://orcid.org/0000-0003-2030-3351>



2018년 8월: 고려대학교 전자공학과 (공학사)
2018년 9월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

우 승 민 [성균관대학교/석사과정]

<https://orcid.org/0000-0003-0386-5731>



2021년 2월: 성균관대학교 전자공학과 (공학사)
2021년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

권 구 현 [성균관대학교/석사과정]

<https://orcid.org/0000-0001-9178-9526>



2021년 8월: 성균관대학교 전자공학과 (공학사)

[주 관심분야] RF/mm-Wave Power Amplifier, Linearization and Efficiency Enhancement Techniques

양 영 구 [성균관대학교/교수]

<https://orcid.org/0000-0003-3463-0687>



1997년 2월: 한양대학교 전자공학과 (공학사)

2002년 2월: 포항공과대학교 전자전기공학과 (공학박사)

2002년 3월~2002년 7월: 포항공과대학교 전자전기공학과 박사후 연구원

2002년 8월~2005년 2월: Skyworks Solution Inc., Senior Electronic Engineer

2005년 3월~현재: 성균관대학교 정보통신공학부 교수

[주 관심분야] 초고주파 회로 설계, 무선통신 송/수신기 시스템 설계, 비선형 회로 분석 및 시뮬레이션 기법 연구