

Ku 대역 저손실 소형 4×4 버틀러 매트릭스의 구현

Implementation of Low-Loss Compact 4×4 Butler Matrix in Ku-Band

주 호 성 · 엄 순 영

Hosung Joo · Soon-Young Eom

요 약

Ku 대역(12~18 GHz)은 주로 장거리 위성 통신 및 레이더에 활용된다. 장거리 통신에서는 신호의 세기가 약하므로, 송/수신단의 손실을 줄이는 것이 중요하다. 본 논문에서는 15.7~16.7 GHz에서 동작하는 저손실 소형 4×4 버틀러 매트릭스 (Butler matrix) 구조를 제안하였고, 이를 설계 및 측정하였다. 저손실 특성 구현을 위하여, 서스펜디드 스트립라인 (suspended stripline)을 기반으로 전송선로를 설계하였다. 또한, 소형화 구현을 위하여, 버틀러 매트릭스 내부 회로를 100 Ω 시스템으로 설계하고, 입/출력단을 50 Ω으로 정합하였다. 최적화 설계를 통하여 제작된 버틀러 매트릭스 회로의 크기는 45×22×2.3 mm이며, 동작 주파수 대역 내에서 측정된 삽입 손실, 단자 간 격리도, 각 단자의 반사 손실은 각각 1.36 dB(커넥터 손실 포함), 20.5 dB, 15.3 dB로 시뮬레이션 성능과 유사한 성능을 보였다. 개발된 4×4 버틀러 매트릭스는 1×4 선형 배열 안테나의 저손실 빔 스위칭 회로로 활용할 수 있을 것이다.

Abstract

The Ku-band (12~18 GHz) is mainly used for long-range satellite communications and radar applications. Because the signal power is weak in a long-range communication, it is important to reduce the loss of the transmitter and receiver. In this paper, we propose a low-loss compact 4×4 Butler matrix structure that operates in the range of 15.7~16.7 GHz. To achieve low-loss characteristics, a low-loss transmission line was designed based on the suspended transmission line. To miniaturize the structure, the internal circuit of the Butler matrix was designed as a 100 Ω system, and the input/output stage was matched at 50 Ω. The size of the Butler matrix circuit manufactured through the optimized design was 45×22×2.3 mm. The insertion loss, isolation between terminals, and return loss of each terminal measured within the operating frequency band were 1.36 dB (including connector loss), 20.5 dB, and 15.3 dB, respectively, demonstrating a performance similar to that of the simulated performance. The proposed 4×4 Butler matrix can be utilized as a low-loss beam-switching circuit for a 1×4 linear array antenna.

Key words: Butler Matrix, Suspended Quasi-Airstrip Line, Low Insertion Loss, Phase Shifter, Quadrature Hybrid Coupler

I. 서 론

무선 자원은 모두가 공유하는 자원으로, 주파수가 높을수록 무선전파의 직진성이 강하며, 통신 시스템의 정보

「본고는 2020년도 정부(경찰청)의 재원으로 국토교통과학기술진흥원의 지원을 받아 수행된 연구임[No.20PCRD-B128275-04, 무인비행장치의 불법 비행 감지를 위한 EO/IR 연동 레이더 개발 및 실증시험].」

과학기술연합대학원대학교 ICT-통신미디어공학과(ICT-Communication & Media Engineering, Korea University of Science and Technology)

· Manuscript received October 26, 2020 ; Revised November 6, 2020 ; Accepted November 17, 2020. (ID No. 20201026-090)

· Corresponding Author: Hosung Joo (e-mail: zxcqa123@ust.ac.kr)

전송률도 더 높다는 사실이 널리 알려져 있고, 이에 따라 주파수 대역을 나눠 용도에 따라 활용하고 있다. Ku 대역은 12~18 GHz의 초주파 대역으로, 주로 장거리에서 많은 정보를 주고받는 위성 통신 및 무선전파의 세기가 중요한 레이다에 활용되고 있다.

안테나는 무선전파를 방사하거나 수신하기 위한 부품으로, 그 성능은 안테나 효율과 방사 패턴으로 평가된다. 안테나 효율은 무선전파를 얼마나 방사하거나 수신하는지 0과 1 사이의 실수로 나타내는 지표로서, 삽입 손실과 로그 관계에 있다. 안테나 효율이 높을수록, 삽입 손실이 작을수록 좋다. 방사 패턴은 안테나의 활용 목적에 따라 성형되며, 안테나의 지향성 이득을 결정한다. 위성 통신과 레이다의 안테나는 높은 이득의 빔을 가져야 좋고, 또 그 빔의 방향을 바꿀 수 있는 조향성이 있어야 좋다.

안테나의 방사 패턴을 성형하는 방법에 관하여 연구하는 분야를 안테나의 작동 순서에 따라 크게 세 가지로 나눌 수 있다. 첫째, 방사 소자에 급전되는 전파의 특성 제어를 위한 급전 회로망이 연구되고, 둘째, 전파의 여기(excitation) 패턴 제어를 위한 방사 소자의 모양이 연구된다. 그리고 셋째, 방사된 전파의 전파(propagation) 경로 간섭을 통한 추가적인 빔 성형 기법이 활용될 수 있다. 버틀러 매트릭스(Butler matrix, BM)는 이 중 첫 번째에 속하는 기술로서, 안테나에 전파를 급전할 때 전파의 위상과 크기를 제어하는 기술이다.

BM은 배열 안테나를 급전해 입력 포트에 따라 다른 고이득 빔을 성형하여 안테나에 조향성을 부여하는 위상 지연 회로망이다. 이상적인 BM의 반사 손실은 ∞ dB이며, 포트 간 격리도(isolation) 역시 ∞ dB이고, 삽입 손실은 0 dB이다. 하지만, 이상적인 반사 손실과 격리도 특성은 이론적으로 Paley-Wiener의 인과성(causal) 필터의 이득에 대한 필요충분조건을 만족시키지 않아 구현할 수 없다. 삽입 손실은 줄일 수 있고, 회로의 부피도 작게 할 수 있어, 이를 개선하기 위한 연구가 이어져 왔다^{[1]~[9]}.

BM이 가지는 삽입 손실 측면에서 기존 연구를 살펴보면, 주로 저손실 전송선로를 선택하거나 새롭게 설계하고 회로 구조를 제시하는 연구가 수행되었다. 2002년에 제안된 GSM-900 MHz 대역의 저손실 소형 BM 설계^[1]는 저손실 선로인 충전-서스펜디드 스트립라인(foam-suspended

stripline)으로 구현되었고, 설계 회로의 길이를 최소화하여 손실을 줄였다. 이때 삽입 손실은 0.3 dB로 알려져 있다. 하지만, 주파수 대역이 큰 차이가 있으므로, Ku 대역에서 이 설계 방안을 활용하기 어렵다. 또한, 이 설계에서는 손실을 유발하는 유전체를 서스펜디드 스트립라인의 충전재로 활용하였으므로, 충전재를 제거하여 손실을 더 줄일 수 있다. 24.5~26.5 GHz에서 SISL(substrate integrated suspended line)을 전송선로로 사용한 BM 설계^[2]는 높은 주파수 대역에서 1.1 dB의 삽입 손실을 보이는 저손실 BM이지만, 두 가지 유전체 기판을 선택하여 다층 기판 인쇄 기술을 사용하므로 공정이 복잡하다. 가격과 무관하게 BM의 손실을 최소화할 경우, BM의 전송선로를 고온 초전도체로 구현할 수 있으며^[3], 이때 삽입 손실은 0.04 dB인 것으로 알려져 있다. 기판 인쇄 기술만으로 구현할 수 있는 저가의 저손실 전송선로로서 최근 활발하게 연구되고 있는 SIW(substrate integrated waveguide)를 이용한 BM의 설계는 Ku 대역의 활용을 위해 주로 할당받는 대역폭보다 더 넓은 대역폭을 가지므로 설계의 활용에 범용성이 있다. 하지만, SISL과 마찬가지로 1 dB 수준의 저손실 특성을 위해 다층 기판 인쇄 기술을 요구하거나^[4], 단일 기판에 구현하는 경우에는 삽입 손실이 2 dB 수준으로 높다는 한계가 있다^[5]. 또한, BM을 안테나에 활용하려면 입력 및 출력단이 필요한데, 일반적으로 활용되는 전송선은 동축 케이블과 같은 비대칭 2선 선로이므로, 단선으로 구현되는 SIW는 천이 회로가 필요하다. 따라서 천이 회로의 성능을 확인하면, PCB(printed circuit board) 기판에 자주 활용되는 비대칭 2선 전송선로인 마이크로 스트립(microstrip line)에서 SIW로의 저손실 천이 회로의 삽입 손실이 1.5 dB로 나타나므로^[6], SIW로 구현한 BM을 활용하면서 동시에 천이 회로의 삽입 손실을 피하려면 안테나 방사 소자의 선택에도 제약이 따른다.

BM의 구현에 필요한 물리적인 공간 측면에서 기존 연구를 살펴보면, 먼저 BM의 기능 구현에 필요한 필수요소들을 확인해야 한다. BM이 급전하는 포트의 개수나 입력 포트에 따른 급전 전파의 위상과 크기는 활용 목적에 따라 자유롭게 정할 수 있으므로, BM의 요소를 특정하기 위해선 하나의 특정된 BM이 필요하다. 따라서 가장 일반적으로 활용되는 4×4 BM의 기능을 보면, 4개의 출력포트

로 전달되는 전력의 분포가 균등 분포이고, 위상 지연은 인접 포트 간 $\pm 45^\circ$, $\pm 135^\circ$ 씩의 차이를 선택하여 전체 360° 인 위상차 다양성을 90° 씩 4개의 입력 포트별로 분리함으로써, 안테나의 빔 성형과 빔 간 간섭의 격리에 활용한다. 이러한 4×4 BM은 90° 의 출력 위상차를 갖는 3-dB 하이브리드 커플러 4개와, 2개의 45° 위상 지연 회로, 그리고 2개의 교차선 크로스오버를 통해 평면 구조 위에 구현할 수 있다. 3-dB 하이브리드 커플러와 위상 지연 회로를 결합해 구현하는 등 구성 요소의 구현을 결합하거나 다각화하는 다양한 방법론^{[5],[7],[8]}이 있지만, 이 방법론들에서도 여전히 가장 큰 면적을 차지하는 크로스오버가 2개 이상 필요하므로, 평면 단층 구조에서 그 크기가 작아지지 않는다. BM 구현에서 인공 전송선로(artificial transmission line)를 이용하여 각각의 구성 요소를 소형화한 연구^{[1],[9]}도 있지만, 두 연구 모두 900 MHz 대역에서 BM을 활용하려는 목적으로, 2 GHz 이상의 고주파 영역에서는 BM으로서 작동하지 않는다고 알려져 있다. 즉, BM의 구성 요소를 소형화하는 기존 연구는 Ku 대역에 적용할 수 없다.

삽입 손실이 클수록 그만큼 더 큰 전력을 요구하므로 통신 서비스 활용을 위한 비용이 더 많이 들어가고, 차지하는 부피가 클수록 구현 비용이 커진다. 따라서, Ku 대역에서 동작하는 BM이 저손실 및 소형 특성을 동시에 가지도록 설계하는 것은 매우 중요하다.

본 논문에서는 서스펜디드 스트립라인 기반으로 설계한 단일 기판 위의 비대칭 2선 전송선로인 suspended quasi-airstrip line(SQAL)의 저손실 전송선로를 사용하여, 15.7~16.7 GHz의 Ku 대역에서 소형의 저손실 버틀러 매트릭스를 낮은 가격에 구현하였다.

본 논문의 구성은 다음과 같다. II장에서는 저손실 전송선로인 SQAL을 설계하고, III장에서는 SQAL 선로를 이용해 소형의 버틀러 매트릭스를 설계한다. IV장에 제작된 버틀러 매트릭스의 측정 결과를 정리하고, V장에서 결론을 맺는다.

II. 저손실 전송선로 SQAL의 설계

스트립라인을 기반으로 하는 전송선로 중 이론적으로 가장 손실이 작은 선로는 무손실 매질인 공기 중에 전도

성 금속으로 이루어진 스트립라인을 배치하는 이상적인 에어스트립 라인(airstrip transmission line)이다. 여기서 정의하는 에어스트립 라인은 실수 값의 병렬 어드미턴스 G 를 유발하는 유전체가 없기 때문에 스트립라인 자체의 실수 값의 직렬 임피던스 R 만 남아 그 손실이 스트립라인 기반 전송선로 중 가장 작다. 하지만, 이 이상적인 에어스트립 라인은 공기 중에 떠 있는 선로의 위치가 쉽게 변할 수 있으므로, 고주파일수록 회로의 성능이 쉽게 변하며, 회로의 설계에도 제약이 있다. 그러므로 본 논문에서는 유전체 기판을 사용하여 회로 구현이 안정적으로 이뤄지는 전송선로인 서스펜디드 스트립라인을 기반으로, 에어스트립 라인의 장점인 저손실 특성을 최대한 차용하는 전송선로 SQAL을 제안하고, 마이크로스트립 전송선로(MSL)와 비교한다.

2-1 전송선로 설계

회로를 인쇄할 유전체 기판은 Taconic사의 NF30을 사용하였다. 데이터시트 상 Ku 대역에서의 NF30의 유전 상수 $\epsilon_r=3.0$, 손실 탄젠트 $\tan\delta=0.001$ 이다. 저손실 유전체로서 유전 상수가 9이고, 손실 탄젠트는 0.00005인 알루미늄(Alumina)을 생각할 수 있는데, 유전 상수가 클수록 SQAL이 에어스트립 특성을 갖기 어렵고, 손실 탄젠트는 저손실 특성을 위해 작을수록 좋으므로, NF30으로 선정하였다. NF30의 두께는 얇은 두께로 선정하여 0.254 mm의 10 mils를 사용하였다.

기판 위에 인쇄되는 동박 구리의 두께는 흔히 PCB의 에칭을 위해 사용되는 최저 표준인 1제곱피트 당 0.5온스가 되도록 0.018 mm로 정했다. 이는 Ku 대역이 초고주파 대역이므로 구리의 표피 두께가 1마이크론 미만이고, 따라서 그 이상의 두께를 위해 1온스가 되도록 0.035 mm로 정하더라도 직렬 저항 R 값은 거의 같기 때문이다.

설계된 저손실 전송선로 SQAL의 단면 구조와 설계 파라미터는 그림 1과 같다.

그림 1에서, h_a , h_b , h_c 는 각각 기판의 두께, 하부 덮개의 깊이, 상부 덮개의 깊이이고, d_w 는 전체 선로가 차지하는 폭, W 는 스트립라인의 폭이다. d_{os} 는 선로에서부터 비아홀(via hole)의 중심까지의 거리로 정의하였다. 하부

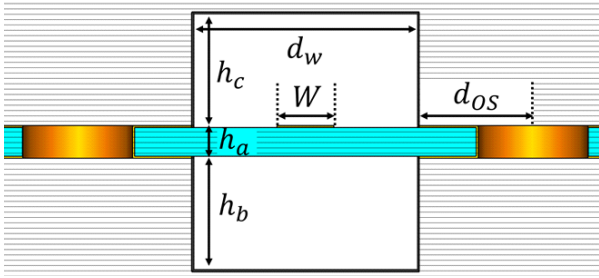


그림 1. SQAL 전송선로의 단면 구조
Fig. 1. The shape of cutting plane (SQAL transmission line).

덮개와 상부 덮개는 전도성 금속으로 선택하였다.

그림 1에서 보는 바와 같이, 유전체를 가로 길이 W 인 입출력 선 아래에만 배치하였기 때문에, 제시된 SQAL 전송선로의 단위 길이 당 전기 용량 C 는 가로 공간 길이 d_w 의 수평축보다 $h_a' + h_b + h_c$ 의 길이를 가진 수직축에 상대적으로 영향을 더 많이 받게 된다. 또한, 유전체가 있는 방향의 h_b 만큼의 빈 공간에서 수직 방향 전기장은 h_a 의 내부에서보다 크게 작용하므로, h_b 에 의해 C 를 넓은 범위에서 조절할 수 있다. h_c 도 C 에 관여하는데, 다른 파라미터에 따라 관여 정도가 크게 다르며, 간격을 보장하기 위해 $h_c \geq 1$ mm로 정했다.

10 mils 기판을 사용하므로, $h_a = 0.254$ mm로 정해진다. 따라서 동박의 두께까지 포함한 기판의 두께는 $h_a' = 0.290$ mm이다. 본 논문은 선로가 차지하는 공간을 절약하고자, 전체 선로의 가로 폭이 $d_w = 2$ mm이고 전체 선로의 세로 두께가 $h_a' + h_b + h_c = 2.29$ mm인 전송선로를 두 가지 제안한다. 첫째로, $h_b = h_c = 1$ mm의 SQAL 전송선로와, 둘째로, $h_b = 0$, $h_c = 2$ mm의 마이크로스트립 라인(microstrip line, MSL)이다.

2.2 시뮬레이션을 통한 선폭의 결정

2-1절에서 전송선로 SQAL과 MSL을 제안하였다. 전송선로는 한 방향의 전송 전압 대 전송 전류 비로 정의되는 특성 임피던스 $Z_o = \sqrt{R + j\omega L} / \sqrt{G + j\omega C}$ 를 갖는다. 여기서, R 과 G 는 각각 전송선로의 단위 길이 당 실수 값의 직렬 임피던스, 그리고 단위 길이 당 실수 값의 병렬 어드미턴스로 손실에 직접 관여한다. L 과 C 는 각각 단위 길이

당 전기 용량, 그리고 단위 길이 당 인덕턴스를 의미하고, 선로의 특성에 관여한다. Z_o 를 결정하는 전송선로의 특성 값 R , G , L , 그리고 C 는 그림 1에서 제시한 선로의 단면 설계 변수들에 따라 복잡하게 변하므로, 주로 W 및 h_a 와 같이 원하는 변수에 따른 Z_o 의 근사식을 이용한다^[7]. 본 논문에서는 W 값만을 이용해 Z_o 를 선택하였다.

그림 2와 그림 3은 SQAL과 MSL에 $d_{os} = 0.5$ mm, 그리고 비아홀의 반경 $r_{via} = 0.25$ mm을 설계 변수로, 비아홀 간격을 1 mm로 배치하고, W 값에 따른 SQAL과 MSL의 특성 임피던스 Z_o 를 FDTD(finite-difference time-domain method) 시뮬레이션^[10]을 통해 각각 나타낸 후 5차 함수로

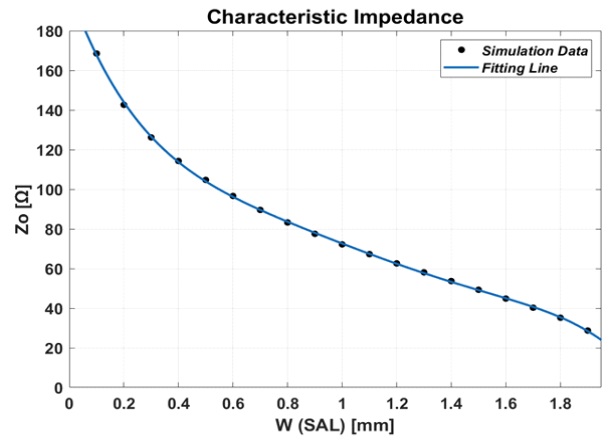


그림 2. SQAL의 특성 임피던스
Fig. 2. Characteristic impedance of SQAL.

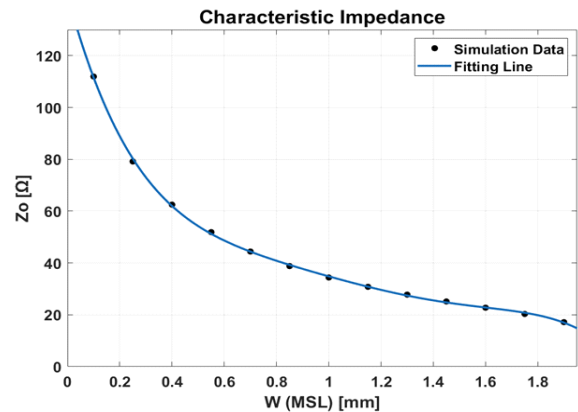


그림 3. MSL의 특성 임피던스
Fig. 3. Characteristic impedance of MSL.

근사한 것이다. 이때 5차 다항 함수의 결정계수는 두 그래프 모두 0.9997으로, 10개 이상의 데이터를 잘 근사하였다.

그림 2와 그림 3에서 W 값이 작을수록 특성 임피던스의 곡선이 상승하므로, $\ln W$ 에 근사하게 비례해 작아지는 L 의 영향보다 Z_0 의 분모에 있는 C 가 작아지는 영향이 더 크게 작용하고 있음을 알 수 있다. 즉, C 가 Z_0 를 결정하는 가장 큰 요인이다. 이에 따라, C 가 더 가파르게 변하는 $W < 0.2 \text{ mm}$ 에서는 수직 방향 전기장의 영향이 강하고, d_w 값이 증가하거나 d_{OS} 및 비아홀의 간격이 변해도 특성 임피던스에 큰 변화가 없음을 알 수 있다. 반면, 그래프의 기울기가 가파르게 변하는 $W > 1.6 \text{ mm}$ 의 경우, 수평 방향 전기장의 영향이 커지므로 d_w , d_{OS} 및 비아홀 간격에 따라 특성 임피던스가 크게 변한다.

Z_0 가 d_w 값의 변화에 대해 강인한 특성은 W 값이 작을 때 나타난다. d_w 의 변화에 대해 강인하면, PCB 제작 공정에 영향을 받는 비아홀의 위치에 의한 오차도 함께 작아진다. 그러나, W 값이 작을수록 W 에 대한 Z_0 의 함수의 기울기가 가파르므로, 0.005 mm 수준으로 알려진 PCB의 인쇄 오차에 의한 Z_0 의 변동이 크다. 즉, Z_0 의 구현 정확성을 고려한 최적의 W 값은 PCB의 공정 오차에 의해 결정된다.

본 논문에서는, W 와 Z_0 의 관계 그래프가 완만한 기울기를 가지는 범위에서 제일 작은 수준의 W 값으로, 100 Ω 의 SQAL을 위해 0.55 mm, 50 Ω 의 MSL을 위해 0.58 mm의 W 값을 사용하여 비아홀에 의한 영향과 PCB 공정 오차에 의한 영향을 줄였고, 전체 크기를 소형화하였다. 시뮬레이션에 따르면, 이 W 값에서 비아홀 간격을 $0.1\lambda_g$ 미만으로 유지하는 경우에는 비아홀 위치와 간격 변동에 의한 Z_0 값의 변화가 0.1 Ω 미만으로 거의 없었다. 비아홀의 위치를 결정하는 d_{OS} 가 0.5~0.8 mm의 값을 가질 때 Z_0 값은 0.1 Ω 미만의 차이를 보여 안정적이었다.

2.3 SQAL의 특성 및 설계 검토

2-2절에서 100 Ω 의 SQAL과 50 Ω 의 MSL을 제안하였다. 이하, 별도의 표시가 없으면 SQAL과 MSL은 각각

100 Ω 과 50 Ω 을 가지도록 2-2절에서 제안한 것을 의미한다. 2-3절에서는 SQAL과 MSL을 대조 비교할 것이다.

15.7~16.7 GHz 대역에서의 시뮬레이션 결과, 실효 유전 상수(effective dielectric constant)는 SQAL이 1.47, MSL이 2.33으로 나타났다. 따라서, 대역의 중심 주파수 16.19 GHz에서 공기 중 파장을 실효 유전 상수의 제곱근으로 나누어 얻는 선로 내 전파의 파장은 SQAL과 MSL에서 각각 $\lambda_{g,SQAL}=15.3 \text{ mm}$, $\lambda_{g,MSL}=12.1 \text{ mm}$ 이다. SQAL의 실효 유전 상수는 30 GHz 이하에서 소숫점 아래 두 번째 자리까지 일정하며, MSL의 실효 유전 상수는 변한다. 같은 구조에서 주파수에 따라 실효 유전 상수가 달라지는 현상은 주파수에 따른 특성 임피던스 Z_0 의 오차 및 분산을 뜻한다. SQAL과 MSL의 실효 유전 상수 모두 주파수가 상승할수록 높아지는 경향이 있으며, SQAL의 실효 유전 상수가 더 안정적이다. 설계된 SQAL은 0~30 GHz에서 100 Ω 의 특성 임피던스로 활용이 가능한 전송선로다.

SQAL은 실효 유전 상수가 1에 가까우므로, 전기장이 대부분 공기 중에 분포하고, 유전체 내 전기장의 크기가 작아 유전체 내 손실이 작으므로 저손실 특성을 가진다. 시뮬레이션 결과, 구리의 전기전도도는 $5.8 \times 10^7 \text{ S} \cdot \text{m}^{-1}$ 이고, 알루미늄의 전기전도도는 $3.7 \times 10^7 \text{ S} \cdot \text{m}^{-1}$ 일 때, 중심 주파수 16.19 GHz에서, 설계된 SQAL 전송선의 삽입 손실은 0.0030 dB/mm, MSL 전송선의 삽입 손실은 0.0073 dB/mm로 나타났다. 이 손실의 차이는 유전체 내 손실 크기의 차이에서 발생한다. 시뮬레이션 결과에서 보이듯이, SQAL으로 만든 초고주파 회로는 MSL에 비해 손실이 작은 장점이 있다.

일반적인 마이크로스트립 전송선로는 특성 임피던스 Z_0 를 계산하기 위해 $h_c \gg W$, 그리고 $d_w \gg W$ 의 조건을 가져 넓은 공간을 요구하고, 좁은 공간에 구현할 경우 선로 간 결합(coupling)도 존재할 수 있다^[11]. 하지만 본 논문의 SQAL과 MSL은 작은 h_c 와 d_w 값을 가지고 비아홀과 전도성 금속 구조물로 선로의 구현 공간을 제한했으므로, 공간이 절약되고 인접 선로 간 결합이 차단되는 장점이 있다.

제안된 선로를 구현하기 위해 알루미늄에 밀링 공정을 거쳤다. 여기서, d_w 값은 직경이 d_w 인 드릴 날을 선택하

여 쉽게 유지할 수 있지만, h_b 와 h_c 는 오차가 발생할 수 있다. h_b 와 h_c 에 10 %의 오차를 가정할 때 특성 임피던스 Z_0 의 오차는 SQAL과 MSL의 경우, 모두 1 % 미만이다. 설계된 SQAL에서 접지 역할의 알루미늄 표피 두께는 주어진 대역 중 중심 주파수 16.19 GHz에서 $0.64 \mu\text{m}$ 수준이고, 은이나 구리는 이보다 약간 더 작은 $0.5 \mu\text{m}$ 이므로, 대부분의 전하는 금속 표면의 1마이크론 내에 분포한다. 본 논문에서는 나사로 결합하는 시제품의 제작 편의성을 위해 금속 재질의 알루미늄으로 PCB를 지지하였다. 하지만, 무게를 줄이고 선로 구현의 오차 가능성을 낮추기 위해선, 가볍고 튼튼한 플라스틱 수지 구조물 등에 구리로 도금하거나 은으로 증착한 것을 PCB의 덮개 또는 지지대로 사용할 수 있다.

II장에서 제안된 SQAL과 MSL의 설계 변수와 특성을 표 1에 정리하였다. 특히 SQAL에서는, 15.7~16.7 GHz의 대역에서 PCB 공정 오차 등에 의한 제작 오차의 영향 저감과 저손실 특성 및 작은 공간 내 구현과 같이, 원하는 성능을 얻어내기 위해 설계 변수를 선택하였다.

만약 PCB 공정 오차가 더 작아져 정교해지고, 제작 오차의 한계가 줄어든다면, SQAL의 설계에 있어서 표 1에서의 설계 변수 다섯 개를 같은 비율로 줄여도 거의 같은 Z_0 와 손실 특성으로 설계할 수 있다. 이 경우, C 는 거의 일정하나, 줄어든 W 에 의해 선로의 직렬 임피던스 R 이 증가하고, 인덕턴스 L 이 감소하므로 Z_0 는 조금 감소하고, 손실은 증가한다. 예를 들어, 다섯 개의 설계 변수들을 절반으로 감소시키는 경우, SQAL의 특성 임피던스는 약 97 Ω 이 되며, 15.7~16.7 GHz 대역에서 삽입 손실은 0.0044 dB/mm가 된다. 이 접근은 SQAL이 차지하는 공간을 더 줄일 때 유용하며, 또한, 표 1의 설계 변수를 사용할 때 30 GHz 이상에서 보이던 선로의 특성 임피던스 분산을 억제하여 더 높은 주파수에서도 활용할 수 있다.

표 1. SQAL과 MSL의 설계 파라미터와 특성(단위: mm, Z_0 : Ω , Loss: dB/mm)

Table 1. The design parameters and characteristics, of SQAL and MSL(unit: mm, Z_0 : Ω , loss: dB/mm).

	h_a	h_b	h_c	d_w	W	Z_0	Loss
SQAL	0.254	1	1	2.0	0.55	100	0.0030
MSL	0.254	0	2	2.0	0.58	50	0.0073

III. 소형 버틀러 매트릭스의 설계

4×4 BM을 구현하기 위해서는 90°의 출력 위상차를 갖는 3-dB 하이브리드 커플러 4개와, 2개의 45° 위상 지연 회로, 그리고 2개의 교차선 크로스오버가 필요하다. 이들을 통하여 버틀러 매트릭스(BM)를 평면 구조 위에 구현할 수 있다. III장에서는 15.7~16.7 GHz의 대역에서 각각의 구성 요소를 설계한 후, 이를 결합하여 BM을 설계한다.

3-1. 하이브리드 커플러의 설계

하이브리드 커플러는 특성 임피던스 Z_0 의 입력 선을 받을 때, 이론적으로 $Z_0/\sqrt{2}$ 의 특성 임피던스를 가진 $\lambda_g/4$ 길이의 전송선과 Z_0 의 특성 임피던스를 가진 $\lambda_g/4$ 길이의 전송선의 병렬 연결을 통해 그림 4와 같이 구현할 수 있다. 그림 4에서, W_{100} 은 앞서 II장에서의 100 Ω 의 SQAL의 선폭을 뜻하고, x , y , W_{70} , W_{100}' 은 각각 커플러 가지선(branch-line)의 가로 길이, 세로 길이, 70.7 Ω 의 특성 임피던스를 가진 커플러 전송선의 선폭, 100 Ω 의 특성 임피던스를 가진 커플러 전송선의 선폭을 뜻한다.

하이브리드 커플러의 평가는 S파라미터를 통해 이루어진다. S파라미터는 주파수에 따른 복소수인 함수를 고유 함수(eigenfunction)로, 전압을 전달하는 선형 이득 복소계수를 고유값(eigenvalue)으로 할 때 포트의 입/출력 전압 전달 복소계수를 의미한다. 여기서 S_{ij} 는 j 포트에서 i 포트로의 전압 전달 계수이고, S파라미터를 행렬로 나타내는 경우 행렬에서 i 와 j 는 각각 행과 열의 순번을 의미한다. 소형화를 거쳐도 하이브리드 커플러의 S파라미터는

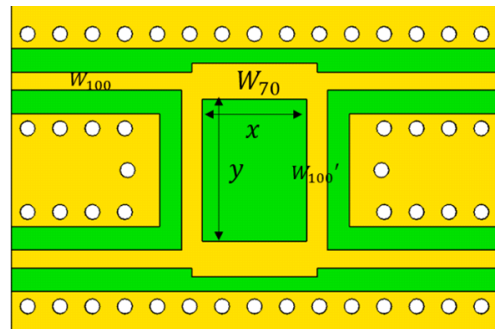


그림 4. 3-dB 하이브리드 커플러

Fig. 4. Quadrature 3-dB hybrid coupler.

이상적인 값에 가까워야 한다. 그림 4와 같이 2개의 입력, 2개의 출력 포트를 가진 하이브리드 커플러의 이상적인 S 파라미터 S_{QHC} 는 포트 번호를 왼쪽 위부터 아래로, 그리고 오른쪽 위부터 아래 순서로 매길 때, 다음 행렬로 정의된다.

$$S_{QHC} = \frac{e^{-j\phi}}{\sqrt{2}} \begin{bmatrix} 0 & 0 & j & 1 \\ 0 & 0 & 1 & j \\ j & 1 & 0 & 0 \\ 1 & j & 0 & 0 \end{bmatrix}$$

정의된 S 파라미터를 만족시키기 위해 튜닝 이후에 선택한 값은 $x=3.23$ mm, $y=4.37$ mm, $W_{70}=1.10$ mm, $W_{100}'=0.63$ mm이다. 이 설계 변수를 통해 그림 4와 같이 접지 영역을 제외하고, 가로×세로 5.86×7.47 mm²의 작은 면적 안에 하이브리드 커플러의 구현이 가능하다. 제안된 SQAL의 정의에 의해 있어야 할 중앙 접지면은 제거하였는데, 이는 알루미늄 기구물의 구현 간소화와 70 Ω 선로의 설계 강인도를 위함이다.

그림 5의 하이브리드 커플러의 FDTD 시뮬레이션 결과에 따르면, 15.7~16.7 GHz의 관심 대역에서 반사 손실이 22.3 dB 이상으로 나타나고, 인접 입출력 포트 간 격리도 (isolation) 역시 22.3 dB 이상으로 반사 손실과 같은 궤적을 그린다. 또한, 3 dB의 커플링을 제외한 삽입 손실은 관심 대역에서 평균 0.09 dB로 계산된다. 그림에 표시하지

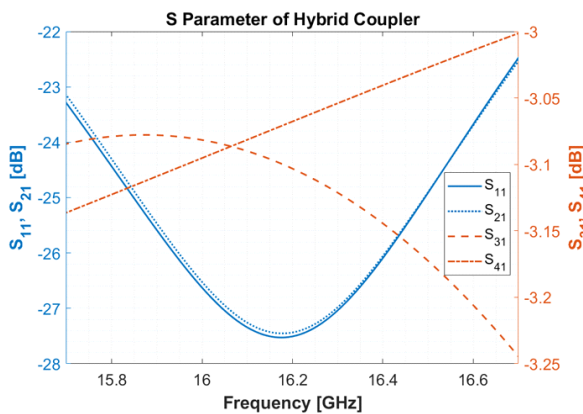


그림 5. 시뮬레이션 상 하이브리드 커플러의 S 파라미터
Fig. 5. S parameters of the quadrature hybrid coupler as a simulation result.

않았지만, 위상차는 중심 주파수에서 90.0°를 보이며, 15.7GHz에서 89.5°, 16.7 GHz에서 90.5°의 값을 보여 저손실 특성과 90° 위상차 특성을 작은 면적 안에 만족시켰다.

3.2. 크로스오버 및 위상 보정 회로의 설계

하이브리드 커플러를 직렬로 2회 이어 붙이면 선이 교차되는 크로스오버를 구현할 수 있다. 회로의 간소화를 위해 y 방향 W_{100}' 을 가로로 결합하여 W_{50} 을 만들면, 그림 6과 같아진다. 그림 6에는 3-1절에서 설명한 변수 외에도 크로스오버에서 일어나는 위상 천이 $e^{-j2\phi}/j$ 를 보상하기 위해 위상 천이기의 설계 변수 l 이 추가로 도입되어 있다. 크로스오버의 출력 위상에 비해 위상 ϕ_s 만큼의 추가적인 천이를 구현하는 변수 l 을 l_{ϕ_s} 라 하면, 튜닝을 통해 선택한 설계 변수는 다음과 같다. $x=2.95$ mm, $y=4.45$ mm, $W_{70}=0.95$ mm, $W_{50}=2.15$ mm, $W_{100}'=0.70$ mm, $l_{90^\circ}=1.28$ mm, $l_{45^\circ}=1.88$ mm. 이 설계 변수들에 의해, 접지 영역을 제외하고 가로×세로 10.75×7.40 mm²의 작은 면적 안에 크로스오버의 구현이 가능하다.

크로스오버의 성능은 다음과 같다. 그림 7의 시뮬레이션 결과, 하이브리드 커플러 두 개를 직렬로 접속해 만든 크로스오버의 삽입 손실은 하이브리드 커플러의 성능

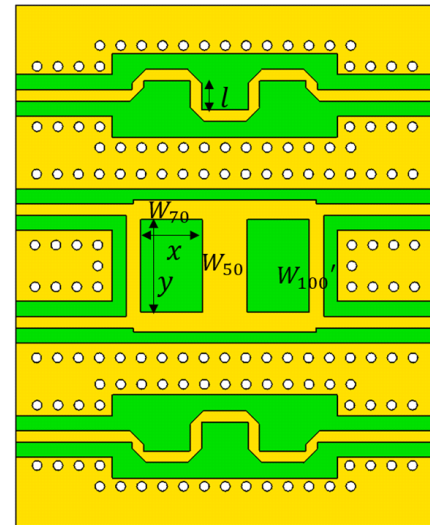


그림 6. 크로스오버와 위상 천이기
Fig. 6. Crossover and phase shifter.

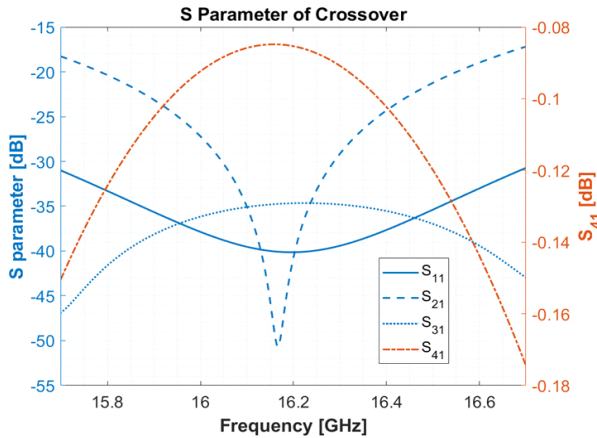


그림 7. 시뮬레이션 상 크로스오버의 S 파라미터
Fig. 7. S parameters of crossover as a simulation result.

0.09 dB의 두 배인 0.18 dB를 만족하도록 설계되었다. 따라서, 설계된 BM의 이론적인 삽입 손실은 커플러-크로스오버-커플러-크로스오버의 회로를 따라 0.54 dB로 계산할 수 있다. 크로스오버의 격리는 인접 포트에 17.0 dB 이상, 반대쪽 포트에 34.6 dB 이상으로 나타났다. 포트의 반사 손실은 30 dB 이상을 만족한다.

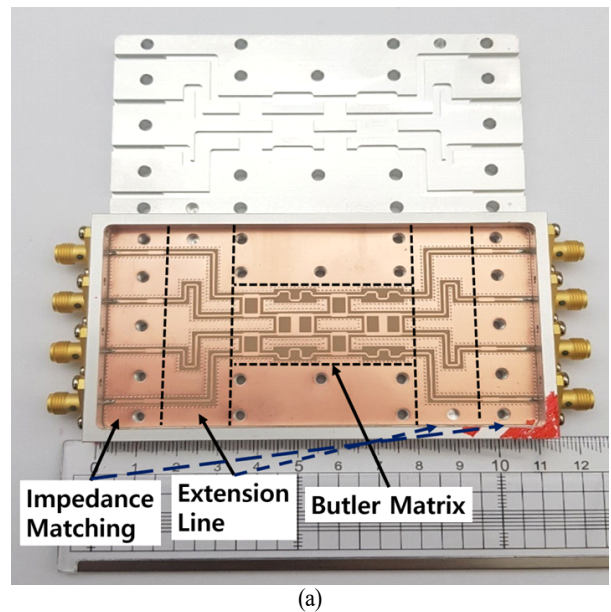
3.3. 버틀러 매트릭스(BM)의 구현

3-1, 3-2절을 통해 BM의 구성 요소를 설계하였다. 이들을 결합하면 BM이 구현되고, 이를 측정하려면 측정 단자가 필요하다. 측정 단자 결합을 위해 선로를 연장하고 작업 공간을 만들어도, 포트 간 위상차는 같아야 한다. 같은 전기적 길이를 가지도록 선간 간격 5.4 mm, 5.47 mm에서부터 간격 13.9 mm의 거리 연장선로를 만들면, 연장선로의 반사 손실은 34 dB 이상, 삽입 손실은 최대 0.085 dB를 가질 것으로 예측된다. 따라서 BM의 연장선을 포함한 삽입 손실은 0.71 dB까지 늘어난다. 반사 손실을 줄이기 위해, 전송선의 방향을 바꿀 때 선 폭의 1.1배의 짧은 변을 가진 직각 이등변삼각형 모양으로 모서리를 잘라냈다.

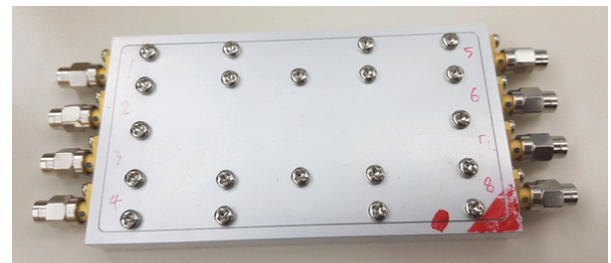
출력 전송선인 SQAL과 MSL은 비대칭 2선 전송선로이므로, 입출력 선로를 위해 SMA 커넥터 등으로 연결할 때 별도의 발룬(bal-un) 회로나 천이 회로가 필요하지 않고, 특성 임피던스만 맞춰주면 된다. 따라서, 우선 50 Ω SMA 커넥터의 매칭을 위해, 100 Ω 의 SQAL과 50 Ω 의 MSL 사

이의 임피던스 매칭 선로를 70.7 Ω SQAL로 $\lambda_g/4$ 길이로 설계한다. 그리고 SMA 핀이 MSL 선로 위에 결합되는 부분의 특성 임피던스를 약 40 Ω 정도로 추정하면, SMA 핀이 회로와 결합하는 부분의 길이를 $\lambda_g/4$ 로 두고, 50 Ω 매칭을 위해 40 Ω 정도의 $\lambda_g/2$ 임피던스 매칭 선로가 하나 더 필요하다. 즉, 40 Ω 부분은 $\lambda_g/2$ 길이로 50 Ω 으로 매칭된다. 이 설계에 따라, 반사 손실은 다단 임피던스 매칭에 의해 넓은 대역폭에서 최적화된다.

연장선로와 임피던스 매칭 선로를 모두 반영하여 제작된 버틀러 매트릭스의 외관은 그림 8(a)와 같다. PCB를 지지하는 알루미늄 기구물과 뚜껑은 그림 8(b)와 같이 나



(a)



(b)

그림 8. (a) 제작된 버틀러 매트릭스(BM)의 외관, (b) 50 Ω 종단 소자까지 결합된 BM

Fig. 8. (a) Outfit of the produced Butler matrix(BM), (b) Assembled BM with 50 Ω terminations.

사로 결합되고, 이로서 상측 덮개의 접지를 확보할 수 있으며, 외부 전파의 간섭이 적어도 50 dB 이상 차단된다. PCB 기판 표면은 OSP 처리되어 결합에 전기 전도가 잘 되도록 설계되었다.

기구물과 뚜껑 및 나사를 포함한 전체 무게는 약 240 g이었다. SMA 커넥터까지 포함한 가로 길이는 총 150 mm였으며, 세로 길이는 62 mm, 두께는 12 mm로 제작하였다. 이 중 버틀러 매트릭스 회로의 길이는 가로로 45 mm, 세로로 22 mm로 측정되어, 가로×세로 $2.94 \lambda_g \times 1.44 \lambda_g$ 의 넓이와 2.3 mm의 회로 두께 안에 버틀러 매트릭스가 구현되었다. 구현된 회로의 면적은 10 GHz 이상의 초고주파에서의 다른 구현에 비해 2배 이상 작다^[2].

IV. 측정 결과

BM의 S파라미터 측정 기기는 Agilent Technologies의 vector network analyzer인 E5071C를 활용하였다. 측정 전, 15-18 GHz의 범위에서 SOLT calibration을 했다. 여기서, 측정 전파의 세기는 -5 dBm 이었다. 8×8의 전체 S파라미터 행렬을 측정하기 위해 그림 8(b)와 같이 20 GHz 이하에서 20 dB 이상의 반사 손실을 보이는 50 Ω 종단 소자(termination)를 활용하여 2-port S파라미터를 측정하였다.

측정에 사용한 50 Ω 종단 소자는 이상적이지 않으므로 작은 반사파를 만든다. 따라서, 예를 들어 1번 포트의 반사 손실을 측정하는 경우, 그림 9의 S_{11} 측정 결과와 같이 측정기와 종단 소자의 위치에 따라 조금씩 다른 결과를 보인다. 하지만, 그림 9에서 알 수 있듯이 15~18 GHz의 대역에서 오차가 크지 않았고, 신호의 세기가 클수록 작은 오차를 보인다. 그러므로, 특히 -10 dB 이상의 S파라미터가 측정되는 경우, 측정 결과를 완전히 신뢰하고자 한다.

BM은 손실 없는 수동 회로이므로, S파라미터 행렬은 임의의 주파수에서 대칭(symmetric) 행렬이다. 측정한 S파라미터 행렬을 이용해 별도로 작성한 리사쥬 도형(Lissajous figure)에 의하면, 임의의 i 및 j 에 대해, S_{ij} 와 S_{ji} 는 $y=x$ 의 직선을 따라 배치됨을 확인하였다.

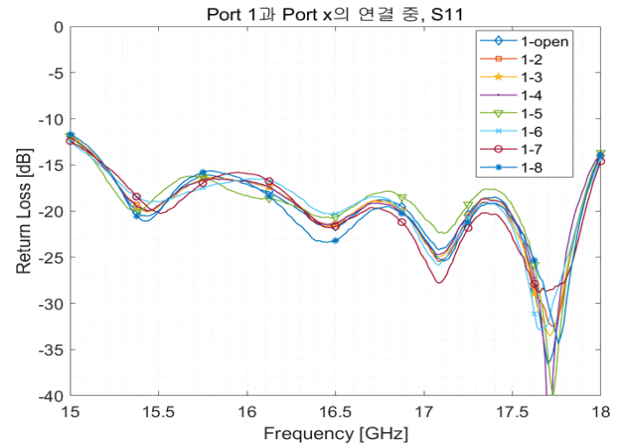


그림 9. 여러 포트 연결에 대한 S_{11} 의 측정

Fig. 9. S_{11} Measurements of various port connection

4.1 버틀러 매트릭스(BM)의 위상 천이 기능 평가

그림 10에서는 BM의 위상 천이 기능 측정 결과를 인접 출력 포트 간 위상차를 기준으로 시뮬레이션 결과와 비교하여 나타내었다. 그림 10에서 보이듯, 입력 포트에 따른 위상 차이가 90°씩 잘 분리되어 있으므로 안테나 빔 간 격리가 확보된다. 위상 천이는 주파수에 따라 상당히 일정한 편으로, 배열 안테나의 안테나 간격 배치 및 안테나의 설계에 따라 다른 빔을 보이게 된다.

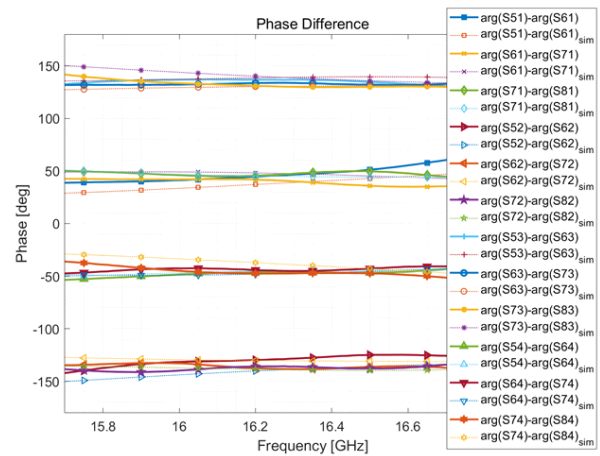


그림 10. 인접 출력 포트 간 위상차

Fig. 10. The difference between phase shifts of adjacent output ports.

설계된 BM은 15.7~16.7 GHz의 설계 대역에서 배열 안테나에 대해 조향성 빔을 형성한다. 측정된 S 파라미터를 통해 BM이 안테나 빔을 어떻게 성형하는지 볼 수 있다. 일례로, 그림 11에는 0 dBi의 등방성(isotropic) 무손실 안테나를 16.19 GHz에서의 0.5λ 인 9.265 mm를 간격으

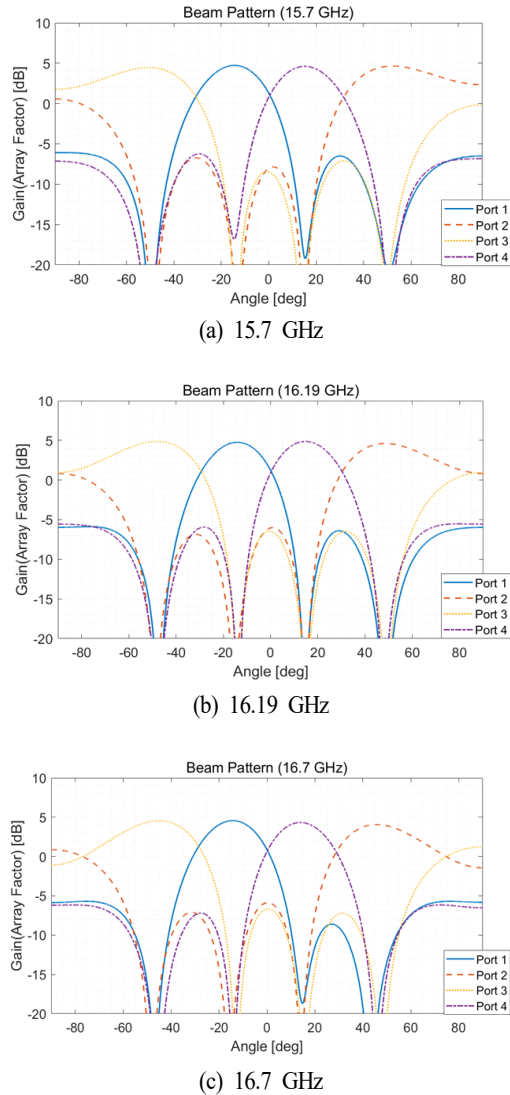


그림 11. 등방성 안테나를 사용할 경우, 제작된 BM의 주파수별 빔 패턴(배열 계수)(인접 안테나 간 간격=9.265 mm)

Fig. 11. The beam pattern of isotropic array antenna(the array factor) with the produced BM(distance between adjacent antennas=9.265 mm).

표 2. 그림 11의 배열 계수에서 포트별 이득 및 지향 각도와 3-dB 빔 폭

Table 2. Gain, beam direction and 3-dB beam width of the array factor from Fig. 11.

	Frequency [GHz]	Gain [dB]	Beam direction [deg]	Beam Width [deg]
Port 1	15.7	4.7261	-14.45	28.02
	16.19	4.7552	-14.08	26.93
	16.7	4.5573	-14.25	26.60
Port 2	15.7	4.6457	52.21	56.47
	16.19	4.5982	48.46	45.68
	16.7	4.0530	45.68	38.99
Port 3	15.7	4.4589	-50.61	57.77
	16.19	4.8705	-47.99	45.09
	16.7	4.5456	-44.98	39.11
Port 4	15.7	4.6050	15.18	28.21
	16.19	4.8673	14.74	26.87
	16.7	4.3222	13.96	26.15

로 선형 배열로 배치하는 경우, 생성되는 빔을 나타내었다. 등방성 무손실 안테나를 사용한 예시이므로, 이 빔이 뜻하는 것은 급전 회로의 배열 계수(array factor)다. 그림 11(a), 그림 11(b) 및 그림 11(c)는 각각 15.7 GHz, 16.19 GHz, 16.7 GHz에서 입력 포트에 따른 배열 계수를 나타낸다.

BM의 측정된 S 파라미터에 의한 안테나 빔 성형은 그림 11(a), 그림 11(b), 그리고 그림 11(c)에서 볼 수 있듯이 빔 간 간섭이 격리되어 빔 조향 기능을 가진다. 그림 11에 나타난 0.5λ 간격의 선형 배열 계수의 빔 이득과 빔이 지향하는 각도 및 3-dB 빔 폭을 포트별, 주파수별로 표 2에 정리하였다. 빔을 더 성형하고자 한다면, 단위 방사 소자를 정하고 이에 따라 배열 안테나를 설정한 뒤, 저속파 구조나 반사 곡면을 사용하는 등의 방법을 고려할 수 있다. 이는 후속 연구로 남겨둔다.

4-2 버틀러 매트릭스(BM)의 손실 성능 평가

그림 12(a), 그림 12(b)는 각각 1, 4번 포트와 2, 3번 포트를 입력으로, 입력-출력 단자 사이에서 측정된 S 파라미

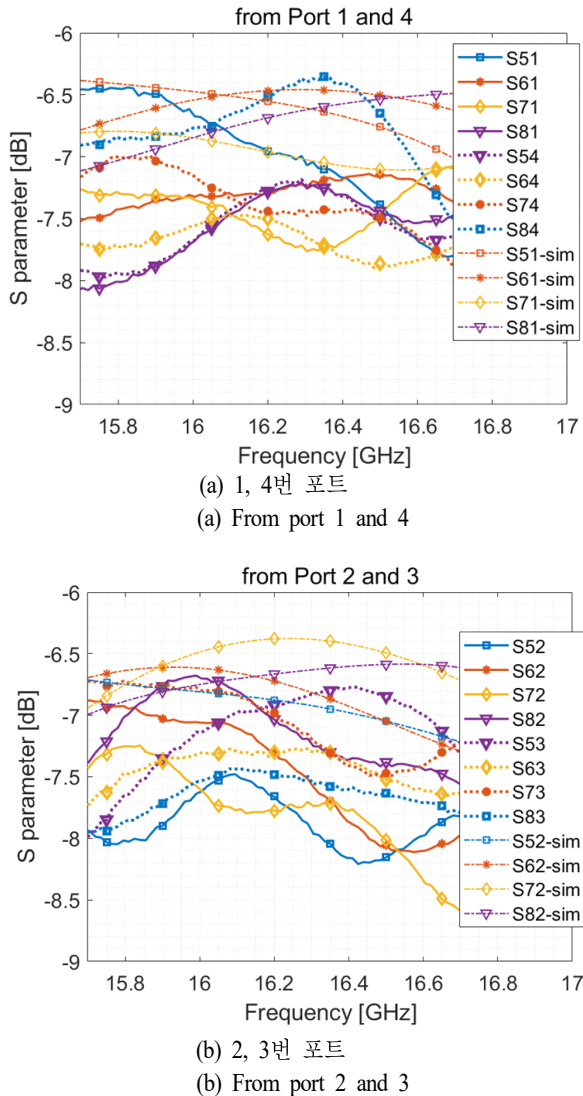


그림 12. 출력 포트(5~8)로 전달하는 전력 (삽입 손실)
Fig. 12. The power transmitted to output ports (which are ports 5~8) (insertion loss).

터 및 이에 대응하는 시뮬레이션 결과를 나타낸 것이다. 입력 포트에 따라 실선과 점선으로 구별하였고, 시뮬레이션 결과는 일점 쇄선으로 나타내었다. 시뮬레이션 결과에는 커넥터 손실이 포함되지 않았다.

BM 구현에 사용한 50 Ω SMA 커넥터는 15.7~16.7 GHz에서 평균적으로 약 0.3 dB 수준의 손실이 있으며, 이 손실 특성에도 약간의 편차가 있다. 만약 설계된 BM에 곧바로 안테나를 설계해 접속한다면, 출력 SMA 커넥터

에 의한 손실은 사라진다. SMA 커넥터의 손실을 제외하고, 50 Ω 정합 회로까지 포함한 시뮬레이션의 평균 삽입 손실은 0.72 dB로 나타났다. 따라서 BM의 삽입 손실 측정 결과는 0.6 dB 정도를 보상해 약 1.3 dB 수준으로 측정되어야 한다.

그림 12(a), 그림 12(b)의 측정된 S파라미터를 보면, SMA 커넥터의 손실을 포함해 측정된 평균 삽입 손실은 1.36 dB로 나타났다. 여기서 삽입 손실의 평균값은 15.7~16.7 GHz에서 복소 S파라미터의 실효 크기(root mean squared)를 구하고 4개 포트의 6 dB 분배를 보상한 것이다.

측정된 BM의 입력과 출력 간 격리는 15.7~16.7 GHz의 관심 대역에서 20.5 dB이었다. 입력 선을 통한 직류가 존재한다면, 직류는 차단되지 않는다. 직류 파라미터는 모든 SMA 커넥터의 내부 단자 간 최대 0.3 Ω , 접지 간 최대 0.1 Ω , 그리고 스트립라인과 접지 사이에서 개방(open)으로 측정되었다.

반사 손실은 SMA 커넥터를 결합할 때 납땜에 사용된 납의 양에 따라 크게 변할 수 있는 특성이다. 만약 정교한 반사 손실 특성을 얻고 싶다면, 납땜과 SMA 단자를 이용한 인터페이스를 구성하는 것은 고려 대상이 아닐 것이다. 그림 13에는 측정된 모든 포트의 반사 손실과 시뮬레이션 결과를 나타내었다. 이때, 측정된 평균 반사 손실은 15.3 dB이었다. 관심 대역 내에서 각 포트의 최소 반사 손

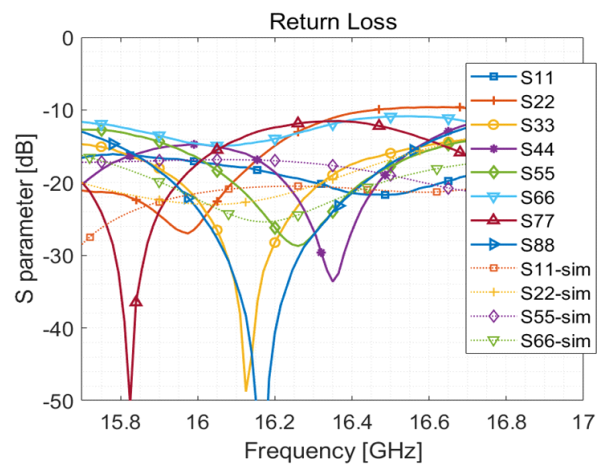


그림 13. 버틀러 매트릭스의 포트 별 반사 손실
Fig. 13. The return loss from ports of the Butler matrix.

표 3. 최소 반사 손실 (단위: dB)

Table 3. The minimum level of return loss (dB).

	S_{11}	S_{22}	S_{33}	S_{44}	S_{55}	S_{66}	S_{77}	S_{88}
Sim.	20.5	13.9	13.9	20.5	16.8	16.3	16.3	16.8
Meas.	16.1	9.6	14.1	11.9	12.7	10.9	11.5	12.2

실을 표 3에 정리하였다.

V. 결 론

본 논문은 15.7~16.7 GHz의 Ku 대역에서 활용할 수 있는 4×4 저손실 소형 버틀러 매트릭스를 설계하고 제작하여 측정된 결과를 보였다. 개발된 4×4 버틀러 매트릭스는 단일 기판 위에 구현되어, 구현 가격이 저렴하다. 선로의 손실을 줄이기 위해 저손실 선로인 서스펜디드 스트립라인을 기반으로 SQAL(suspended quasi-airstrip line)을 제시하였고, 다른 초고주파 회로 연구에도 활용할 수 있도록 제시한 선로의 특성을 자세하게 분석하였다. 소형화 구현을 위해 작은 부피로 설계된 100 Ω SQAL 선로로 구현된 4×4 버틀러 매트릭스의 회로의 크기는 45×22×2.3 mm이며, 이는 10 GHz 이상의 고주파 대역에서 구현된 기존 연구에서의 4×4 버틀러 매트릭스와 비교해 2배 이상 작다. 버틀러 매트릭스의 위상 천이 성능 측정 결과에 따르면, 제작된 버틀러 매트릭스는 15.7~16.7 GHz의 대역에서 안테나의 빔에 조향성을 부여하기 위해 활용할 수 있다. 제작된 버틀러 매트릭스의 전체 삽입 손실은 SMA 커넥터의 손실을 포함해 평균 1.36 dB로 측정되었다. 개발된 4×4 버틀러 매트릭스는 1×4 배열 안테나에 빔 제어 기능을 부여할 때 활용할 수 있을 것이다. 본 논문에서 다루지 않은 배열 안테나의 설계 및 전파의 전파 경로 간섭을 통한 안테나의 빔 성형은 후속 연구로 진행할 것이다.

References

- [1] M. Bona, L. Manholm, J. P. Starski, and B. Svensson, "Low-loss compact Butler matrix for a microstrip antenna," *IEEE Transactions on Microwave Theory and Techniques*, vol. 50, no. 9, pp. 2069-2075, Sep. 2002.
- [2] Y. Wang, K. Ma, and Z. Jian, "A low-loss Butler matrix using patch element and honeycomb concept on SISL platform," *IEEE Transactions on Microwave Theory and Techniques*, vol. 66, no. 8, pp. 3622-3631, Aug. 2018.
- [3] A. Corona, M. J. Lancaster, "A high-temperature superconducting Butler matrix," *IEEE Transactions on Applied Superconductivity*, vol. 13, no. 4, pp. 3867-3872, Dec. 2003.
- [4] A. A. M. Ali, N. J. G. Fonseca, F. Coccetti, and H. Aubert, "Design and implementation of two-layer compact wideband Butler matrices in SIW technology for Ku-band applications," *IEEE Transactions on Antennas and Propagation*, vol. 59, no. 2, pp. 503-512, Feb. 2011.
- [5] Q. Yang, Y. Ban, J. Lian, Z. Yu, and B. Wu, "SIW butler matrix with modified hybrid coupler for slot antenna array," *IEEE Access*, vol. 4, pp. 9561-9569, Dec. 2016.
- [6] S. J. Hong, S. Kim, M. P. Lee, J. S. Lim, and D. W. Kim, "Ku-band transitions between microstrip and substrate integrated waveguide and microstrip and hollow substrate integrated waveguide," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 30, no. 2, pp. 95-103, Feb. 2019.
- [7] V. Prakash, S. Dahiya, S. Kumawat, and P. Singh, "Design of 4×4 Butler matrix and its process modeling using petri nets for phase array systems," *Progress in Electromagnetics Research C*, vol. 103, pp. 137-153, 2020.
- [8] S. Choi, J. Choi, "Design of a hybrid beamforming antenna system using broadband butler matrix and phase shifter," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 28, no. 6, pp. 501-504, Jun. 2017.
- [9] C. Wang, T. Ma, and C. Yang, "A new planar artificial transmission line and its applications to a miniaturized Butler matrix," *IEEE Transactions on Microwave Theory and Techniques*, vol. 55, no. 12, pp. 2792-2801, Dec. 2007.
- [10] Dassault Systems, "CST Microwave Studio," 2017.

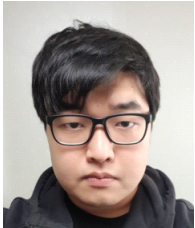
Available: <https://www.3ds.com>

- [11] R. Ludwig, P. Bogdanov, *RF Circuit Design: Theory and Applications*, Upper Saddle River, NJ, Practice Hall, pp. 64-69, 2000.

- [12] E. Pfaffelhuber, "Generalized impulse response and causality," *IEEE Transactions on Circuit Theory*, vol. CT-18, no. 2, pp. 218-223, Mar. 1971.

주 호 성 [과학기술연합대학원대학교/석사과정]

<https://orcid.org/0000-0002-3756-7161>



2019년 2월: 한국과학기술원 전기및전자공학부 (공학사)

2019년 3월~현재: 과학기술연합대학원대학교 한국전자통신연구원 스쿨 ICT(통신미디어공학) 석사과정

[주 관심분야] 초고주파 부품/회로 및 안테나 설계, 레이더 및 통신 시스템, 하드웨어 최적 설계 등

드웨어 최적 설계 등

엄 순 영 [한국전자통신연구원/책임연구원]

<https://orcid.org/0000-0002-9604-1442>



1988년 2월: 연세대학교 전자공학과 (공학사)

1990년 2월: 연세대학교 전자공학과 (공학석사)

2003년 2월: 연세대학교 전자공학과 (공학박사)

1991년 8월~1993년 7월: 이탈리아 Alenia Spazio사와 VSAT(DAMA-SCPC) 국제공동개발(파견)

2007년 7월~2008년 7월: 미국 조지아 공대 국제공동연구

2016년 1월~현재: 합동참모본부 무기체계 시험평가 위원회 민간 전문위원

2009년 9월~현재: 과학기술연합대학원대학교 한국전자통신연구원 스쿨 ICT(통신미디어공학) 전임교수

1990년 2월~현재: 한국전자통신연구원 책임연구원

[주 관심분야] 초고주파 수동/능동 부품 및 시스템. 안테나 시스템, 위성/이동통신 RF 시스템 등