

## 소형 세라믹 모노블록 도파관 듀플렉서

## Ceramic Monolithic Waveguide Duplexer with Compact Size

권 찬 중 · 이 문 규

Chan-Joong Kwon · Moon-Que Lee

## 요 약

본 논문은 기존 도파관 캐비티 (cavity) 듀플렉서를 대체할 수 있는 소형 세라믹 모노블록 도파관 듀플렉서를 제안한다. 먼저 듀플렉서 설계에 필요한 공진주파수, 공진기 간 결합계수, 안테나포트와 공진기 사이 외부품질계수를 3D-EM 시뮬레이션을 이용하여 추출하였다. 송수신 필터는 4.46 GHz와 4.96 GHz에서 120 MHz 대역폭과 0.043 dB 리플을 갖는 4차 체비셰프 대역통과필터로 구현하였다. 듀플렉서 구성을 위해 송수신 필터는 H-plane 정선 회로를 이용하여 결합하였다. 측정결과, 1.3 dB의 삽입손실과 60 dB의 송수신간 격리도 특성을 보였다. 제작한 사이즈는  $5.74 \times 2.18 \times 0.41$  (cm<sup>3</sup>)으로 기존 사이즈 대비 4.5배 소형화를 달성하였다.

## Abstract

This paper proposes a ceramic waveguide duplexer with compact size that is able to substitute for a conventional cavity waveguide duplexer. Prior to the duplexer design, we extracted the physical parameters required in duplexer filter design, such as the resonant frequency, coupling coefficient, and external quality factor, using 3D-EM simulation. The TX and RX filters were designed as 4th order Chebyshev BPFs with a 0.043 dB ripple and a bandwidth of 120 MHz at 4.46 GHz and 4.96 GHz, respectively. To complete the duplexer design, the H-plane waveguide junction was used to combine the TX and RX filters. The measurement shows an insertion loss of less than 1.3 dB in the pass bands and TX to RX isolation of greater than 60 dB. The fabricated duplexer has a size of  $5.74 \times 2.18 \times 0.41$  cm<sup>3</sup>, which achieves a size reduction by 4.5 times compared with a conventional duplexer.

Key words: Duplexer, Ceramic, Waveguide Band Pass Filter, Compact Size

## I. 서 론

소규모 핫스팟이나 빌딩 내에 기지국을 다수 설치하여 이중 네트워크 기반으로 용량을 증대하는 스몰셀(small cell) 기술이 차세대 5G 이동통신에 적용될 것으로 예상된다<sup>[1]</sup>. 이동통신 액세스 방식의 변화는 유무선 방송 통

신용 부품에도 영향을 주게 된다. 기존 수십 와트(watt) 이상 고출력 시스템에서 사용되는 필터로 유전체를 결합한 캐비티 필터가 주로 사용되었으나, 그 크기가 크고 자동화 대량생산이 어려운 단점이 있다<sup>[2]</sup>. 이러한 이유로 최근 세라믹 모노블록 도파관(waveguide)을 이용한 필터 및 듀플렉서가 관심을 받고 있다.

「본 논문은 중소벤처기업부에서 지원하는 2019년도 산학협력력 기술개발사업(S2719933)과 2020년도 산업자원통상자원부의 재원으로 한국산업기술진흥원(N0001883)의 지원에 의한 연구임.」

서울시립대학교 전기전자컴퓨터공학과(School of Electrical and Computer Engineering, University of Seoul)

· Manuscript received July 31, 2020 ; Revised August 31, 2020 ; Accepted October 15, 2020. (ID No. 20200731-065)

· Corresponding Author: Moon-Que Le (e-mail: mqlee@uos.ac.kr)

본 논문에서는 세라믹 모노블록 형태로 소형화가 가능한 위성통신 및 무선통신용 C 대역 듀플렉서를 설계 및 제작한다. 논문의 구성은 다음과 같다. II장에서 필터 설계의 설계 과정과 필터 설계 시 요구되는 커플링 계수 추출, 물리적인 공진기 크기, 결합 슬릿의 길이, 필터 간 정션을 다룬다. III장에서는 제작 및 측정결과를 제시하고, 마지막 IV장은 결론을 맺는다.

## II. 듀플렉서 설계 이론

듀플렉서 필터설계는 공진기 설계, 공진기간 결합, 송수신 결합회로로 구성된다. 듀플렉서 필터의 결합 행렬을 구현하기 앞서 EM 시뮬레이션 툴을 이용하여 설계 파라미터를 데이터화 하는 것이 필요하다. 생성된 데이터로부터 공진기 크기, 공진기간 결합슬릿의 길이, 외부품질계수를 추출하고, 송신과 수신 대역통과필터에 대해 EM 시뮬레이션을 수행한다. 송신과 수신대역에서의 대역통과필터는 H-plane 정션으로 결합한 후, 시뮬레이션 툴의 최적화 기능을 활용하여 설계를 마무리하였다. 본 논문에서 진행하는 듀플렉서 설계 순서를 요약하면 그림 1과 같다.

표 1은 본 논문의 듀플렉서 설계사양을 보여주고 있다.

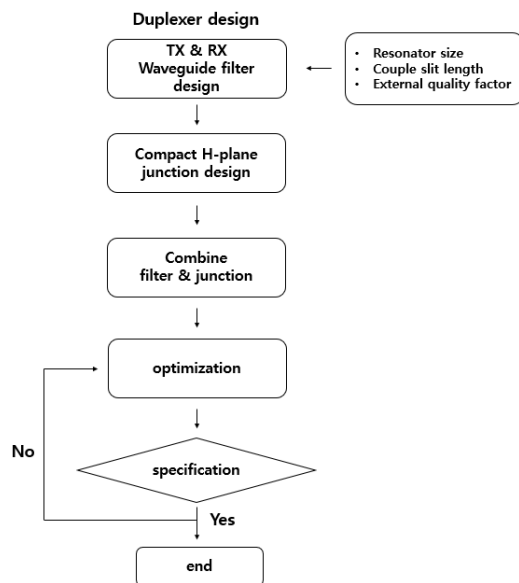


그림 1. 듀플렉서 설계 순서도

Fig. 1. Design flow for ceramic waveguide duplexer.

표 1. 세라믹 도파관 듀플렉서 설계 사양

Table 1. Specification of the designed band-pass filter.

	Transmit	Receive
Filter type	Chebyshev	Chebyshev
No. of order	4	4
Center frequency	4.46 GHz	4.96 GHz
BW (band width)	120 MHz	120 MHz
Return loss	> 20 dB	> 20 dB
Isolation	> 60 dB	> 60 dB

### 2-1 대역통과필터 설계

표 1의 설계사양에서 통과대역 내 20 dB의 반사손실은 무손실 조건에서 리플 0.043 dB 이하를 의미한다. 필터의 단수를 결정하기 위해 식 (1)을 이용한다<sup>[3]</sup>.

$$n \geq \frac{L_A(dB) + L_R(dB) + 6}{20 \log(S + \sqrt{S^2 - 1})} \quad (1)$$

여기서,  $L_A$  = stopband attenuation,  $L_R$  = passband return loss,  $S = \frac{\text{Stopband frequency}}{\text{Passband frequency}}$ .

설계사양으로부터  $L_A = 60$  dB,  $L_R = 20$  dB,  $S = 7$ 을 식 (1)에 대입하면  $n \geq 3.76$ 이 되어 원하는 사양을 만족하기 위해 4단 이상으로 대역통과필터가 구성되어야 한다. 이로부터 리플 0.043 dB를 갖는 4단 Chebyshev 필터의 프로토타입 파라미터를 추출하면 표 2와 같다.

표 2의 저역통과 프로토타입 g-parameter을 대역통과필터로 변환하기 위해 식 (2)~식 (4)을 이용하여 공진기간 결합계수와 입출력 외부품질계수로 변환한다. 표 3은 공

표 2. 저역통과 프로토타입 필터 계수

Table 2. Low-pass prototype coefficient.

	Value
$g_0$	1
$g_1$	0.9332
$g_2$	1.2923
$g_3$	1.5795
$g_4$	0.7635
$g_5$	1.2222

표 3. 대역통과필터 설계 파라미터

Table 3. Low-pass prototype coefficient.

	TX	RX
$k_{01}$	1.0351	1.0351
$k_{12}$	0.9105	0.9105
$k_{23}$	0.6999	0.6999
$k_{34}$	0.9105	0.9105
$k_{45}$	1.0351	1.0351
$Q_{ext}$	34.68	38.57

진기간 결합계수와 입출력단의 외부부하  $Q(Q_{ext}, \text{external } Q)$  계산 값을 보여주고 있다

$$k_{01} = \frac{1}{\sqrt{g_0 g_1}} = \frac{1}{\sqrt{g_n g_{n+1}}} \quad (2)$$

$$k_{i,i+1} = \frac{1}{\sqrt{g_i g_{i+1}}}, i = 1, 2, \dots, n-1 \quad (3)$$

$$Q_{ext} = \frac{g_0 g_1}{FBW} \quad (4)$$

여기서 FBW는 비대역폭(fractional bandwidth)로 TX는 0.027, RX는 0.024의 값을 갖는다.

각 대역통과필터는 표 3에서 얻은 파라미터값과 자기 결합을 통해 구현할 수 있다. 그림 2는 자기결합(magnetic coupling)인 경우, 인버터의 등가회로를 보여주고 있다. 자기결합 인버터로 구성된 송신단과 수신단의 무손실 대역통과필터 등가회로는 그림 3과 같이 표현된다.

그림 3의 등가회로에 사용된 J-inverter 값은 표 3 및 다음 식 (5)와 식 (6)을 이용하여 구할 수 있다. 식 (5)는 입

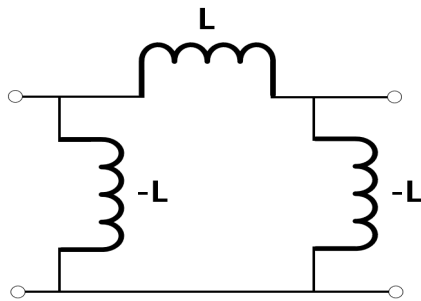


그림 2. J-inverter의 등가회로 모델

Fig. 2. Equivalent circuit model of J-inverter.

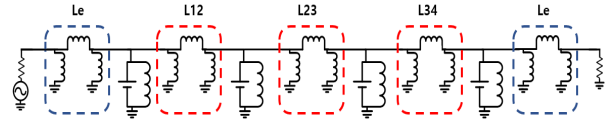


그림 3. 송신과 수신 대역통과필터 등가회로 모델

Fig. 3. Equivalent circuit of TX and RX BPFs.

력과 출력포트와 결합되는 인버터 인덕턴스 값을 나타내며, 식 (6)은 필터 공진기와 공진기간 인버터 인덕턴스 값을 의미한다.

$$L_e = \frac{Z_0}{\pi \sqrt{\omega_0 K_e}} nH \quad (5)$$

여기서,  $\omega_0 = 2\pi \cdot f_0 (GHz)$ ,  $K_e = k_{01}^2 \cdot BW (GHz)$

$$L_{i,i+1} = \frac{Z_0}{\pi^2 K_{i,i+1}} nH \quad (6)$$

여기서  $K_{i,i+1} = k_{i,i+1} \cdot BW (GHz)$ ,  $i = 1, 2, \dots, n-1$

송신단 외부 임피던스 인버터의 인덕턴스( $L_e$ )와 내부 임피던스 인버터( $L_{12}, L_{23}, L_{34}$ )의 값은 표 4와 같다.

## 2-2 세라믹 도파관 공진기 물리적인 설계

본 논문에서 설계하는 도파관 공진기는 상대유전율 20으로 구성되고, TE모드로 진행방향에  $\lambda_g/2$  공진을 갖는다<sup>[3]</sup>. 공진기의 기본 TE모드 공진주파수는 식 (7)에 의해 계산할 수 있다<sup>[4]</sup>.

$$f_0 = \frac{c}{2} \frac{1}{\sqrt{\mu_r \epsilon_r}} \sqrt{\left(\frac{m}{a}\right)^2 + \left(\frac{n}{b}\right)^2 + \left(\frac{l}{d}\right)^2} \quad (7)$$

여기서,  $c = 3 \times 10^8$ ,  $\mu_r = 1$ ,  $\epsilon_r = 20$

식 (7)에서  $m, n, l$ 은 공진기의  $a$ (길이),  $b$ (높이),  $d$ (폭)

표 4. 임피던스 인버터 수치

Table 4. Impedance inverter values.

	TX	RX
$L_e$	8.53 nH	8.08 nH
$L_{12}$	46.36 nH	46.36 nH
$L_{23}$	60.31 nH	60.31 nH
$L_{34}$	46.36 nH	46.36 nH
$f_0$	4.46 GHz	4.96 GHz
BW	120 MHz	120 MHz

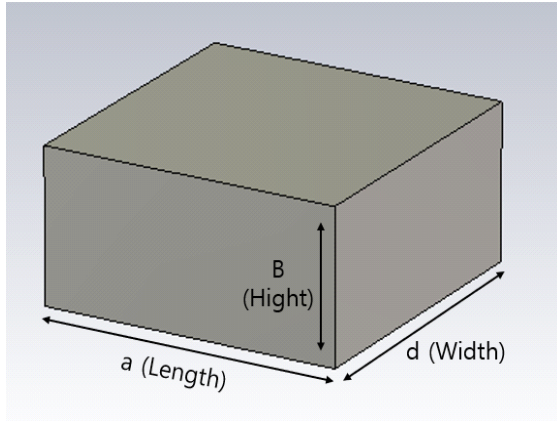


그림 4. 세라믹 도파관  $TE_{m,n,l}$  공진기 기본구조  
Fig. 4.  $TE_{m,n,l}$  mode ceramic waveguide resonator.

표 5. 송·수신단 단일공진기 크기  
Table 5. The physical sizes of TX & RX resonators.

	TX	RX
$f_0$	4.46 GHz	4.96 GHz
$a$ (Length)	10.63 mm	9.56 mm
$b$ (Height)	5.315 mm	4.78 mm
$d$ (Width)	10.63 mm	9.56 mm

에 따라 변화하는 반 파장을 나타내며, 세라믹 도파관 공진기의 기본 공진은  $TE_{101}$  모드를 이용한다.

$TE_{m,n,l}$  모드 도파관 공진기의 형상은 그림 4와 같다. 표 5는 송신단, 수신단 세라믹 도파관 대역통과필터에 사용되는  $TE_{101}$  모드의 단일 공진기 크기를 표시하고 있다.

### 2-3 물리적인 결합계수 결정

직사각형 세라믹 블록의 경우, 반 파장 간격으로 도파관에 슬릿(slit)을 주었을 때 공진기간 결합이 이루어진다. 슬릿은 단일 공진기에서 임피던스 인버터로 작용하며, 선트 인덕터로 모델링될 수 있다<sup>[7]</sup>. 그림 5는 슬릿 길이에 따른 공진기간 결합구조와 주파수 응답을 보여주고 있다. 포트와 공진기 사이 결합을  $-40$  dB 정도로 작게 유지하여 공진기간 결합계수 계산 시 포트 영향을 무시한다. 그림 5(b)에 표시한 슬릿길이에 따른 결합계수는 식 (8)로 추출한다.

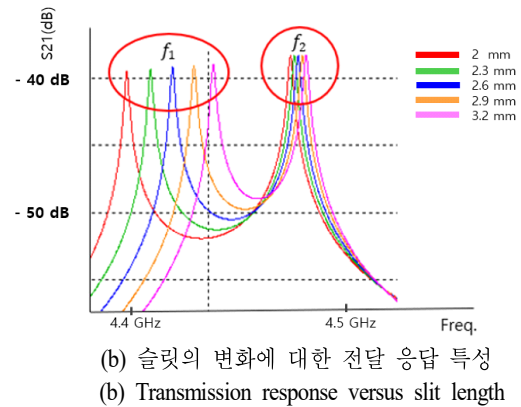
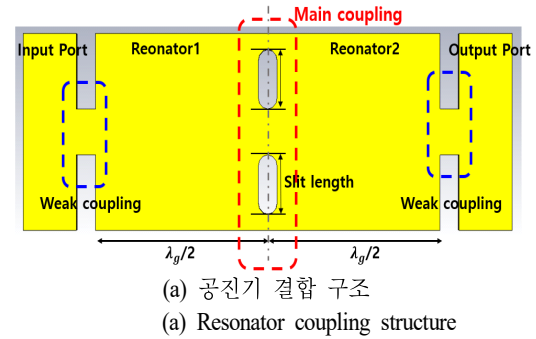


그림 5. 공진기간 결합.  
Fig. 5. Coupling between resonators.

$$M_{i,j} = \frac{f_2^2 - f_1^2}{f_2^2 + f_1^2} = k_{i,j} \cdot FBW \quad (8)$$

여기서  $i, j = 1, 2, \dots, n$ ,  $i \neq j$

그림 6은 슬릿 길이에 따른 결합계수 변화 그래프를 보인다. 시뮬레이션은 3D EM 시뮬레이션 툴인 CST를 이용

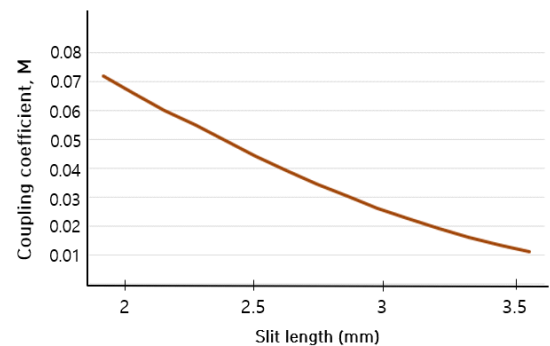


그림 6. 슬릿 길이에 따른 결합계수 변화  
Fig. 6. Coupling coefficient versus slit length.

표 6. 슬릿 물리적 치수

Table 6. Physical lengths of slits.

	TX	RX
$M_{12}$	0.0245	0.022
$M_{23}$	0.0188	0.0169
$M_{34}$	0.0245	0.022
Slit 1	2.94 mm	2.9 mm
Slit 2	3.08 mm	3.15 mm
Slit 3	2.94 mm	2.9 mm

하였다. 표 6은 결합계수에 따른 슬릿 길이를 정리하여 보여준다.

## 2.4 물리적인 외부품질계수 결정

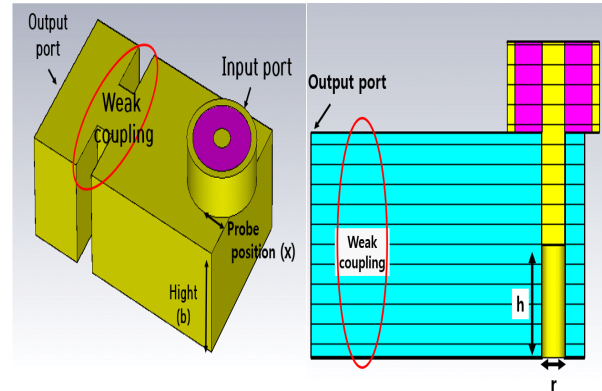
세라믹 도파관 필터에서 외부품질계수를 결정하기 위해 그림 7과 같이 입출력 단자로 사용하는 동축 프로브를 첫 단 공진기 및 마지막 단 공진기에 결합한다. 외부품질계수를 결정하는 요인은 프로브와 접지면의 거리( $h$ ), 프로브의 직경( $r$ ), 프로브의 위치, 공진기 높이( $b$ )이다<sup>[6]</sup>. 본 논문에서는 공정에서의 편의를 위해 프로브의 직경( $r$ )과 프로브의 위치를 고정한 채 공진기의 높이를 변화시켜 외부품질계수를 결정하였다. 외부품질계수는 위상변화를 이용하여 구하거나 두 개의 포트 사이의 전달 특성인  $S_{21}(\text{dB})$ 을 이용한 방법을 통해 구할 수 있다. 본 논문에서는 식 (9)를 적용한  $S_{21}(\text{dB})$ 을 이용하는 방법을 취했다. 그림 7은 외부품질계수를 결정하기 위한 공진기와 프로브를 보여준다.

$$Q_{ext} = \frac{f_0}{BW_{3dB}} \quad (9)$$

그림 8는 공진기 높이에 따른 외부품질계수 변화 그래프를 보여준다.

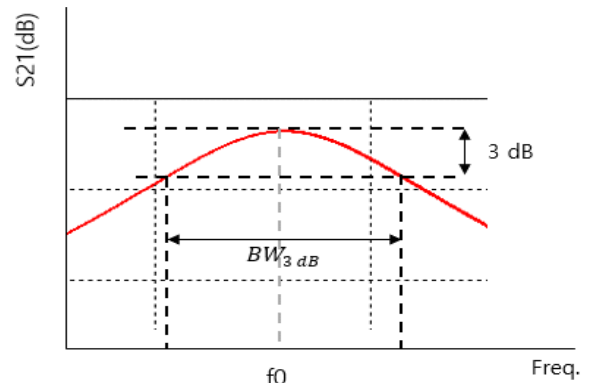
## 2.5 세라믹 도파관 정선 구조

송수신 채널 결합을 위한 도파관 정선은 E-plane 정선, H-plane 정선, Magic-T 정선의 3가지 방식이 있다. 그림 9은 세 가지 정선 기본구조와 본 논문에서 적용한 H-plane 정선의 변형 구조를 보여준다. 정선을 설계할 시 중요한



(a) 2-port network 모델링

(a) 2-port network modeling



(b) 시뮬레이션 결과

(b) Simulation result.

그림 7. 외부품질계수.

Fig. 7. External quality factor.

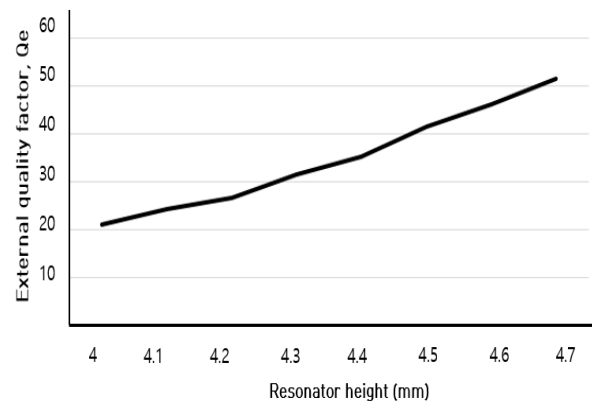
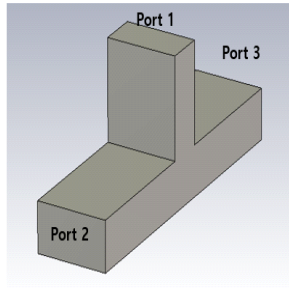
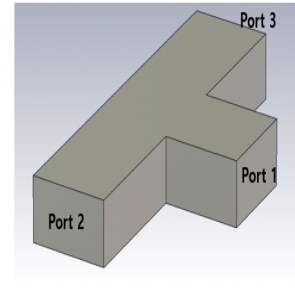


그림 8. 공진기 높이에 따른 외부품질계수 곡선

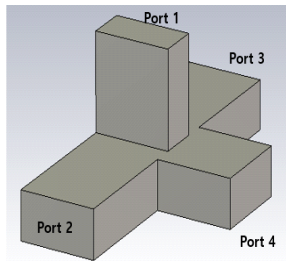
Fig. 8. Curve of external quality factor versus height.



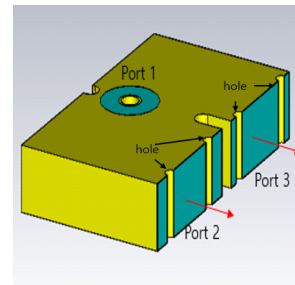
(a) E-plane 정선  
(a) E-plane junction



(b) H-plane 정선  
(b) H-plane junction



(c) Magic-T 정선  
(c) Magic-T junction



(d) 제안한 정선  
(d) Proposed junction

그림 9. 정선 구조

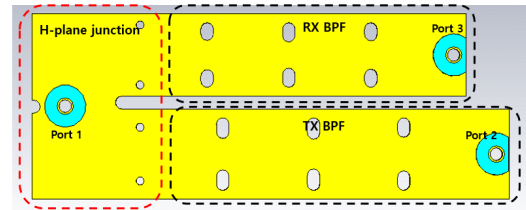
Fig. 9. Junction structure.

요인은 두 대역 통과 필터 간 간섭을 제거하며 결합하는 것이다. 본 논문에서는 정선과 송·수신단의 첫 단 공진기 사이에 두 개의 홀(hole)을 만들고, 그 간격을 조절함으로써 간섭을 제거하였다. 홀 사이즈는 직경 1 mm을 사용하였으며, EM 시뮬레이션 툴에 최적화 기능<sup>[7]</sup>을 사용하여 홀 간격을 조절하고, 정선과 두 대역통과필터 간 결합을 조절하였다.

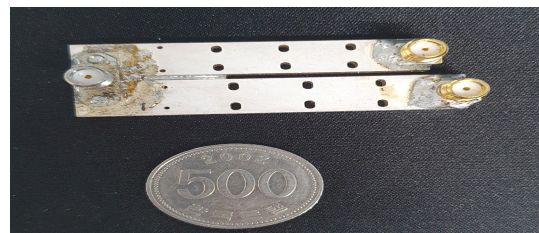
### III. 듀플렉서 제작 및 측정결과

그림 10은 최종적으로 설계한 세라믹 도파관 듀플렉서 구조와 제작 사진을 보여준다. 설계한 세라믹 도파관 듀플렉서의 최종크기는  $57.44 \times 21.88 \times 4.1$  (mm<sup>3</sup>)이다. 제작에 사용한 세라믹은 상대유전율은 20, 손실탄젠트 0.0002의 특성을 갖는다.

그림 11에 제안한 세라믹 도파관 듀플렉서 시뮬레이션 결과와 측정결과를 비교하여 보여주고 있다. 모의시험 결



(a) 설계한 구조  
(a) Designed structure



(b) 제작 사진  
(b) Its photograph.

그림 10. 세라믹 도파관 듀플렉서 필터  
Fig. 10. Ceramic waveguide duplexer.

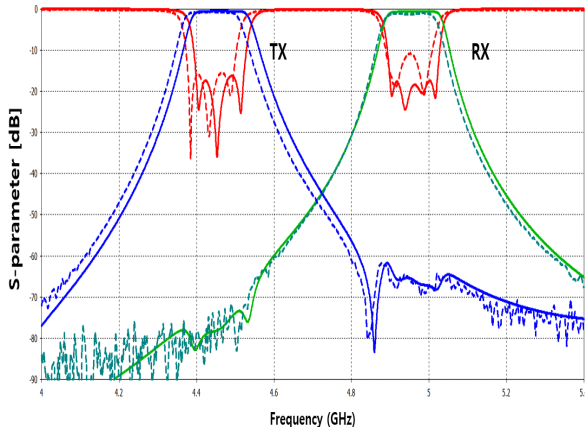


그림 11. 제작된 세라믹 도파관 듀플렉서 특성 (실선 : 모의시험 결과, 점선 : 측정결과)

Fig. 11. The characteristic of the fabricated ceramic waveguide duplexer (solid line: simulation, dot line: measurement).

표 7. 측정결과 요약

Table 7. Compliance table.

	Specification (TX/RX)	Measurement (TX/RX)
Pass-band	TX: 4.4~4.52 GHz RX: 4.9~5.02 GHz	TX: 4.36~4.50 GHz RX: 4.9~5.0 GHz
Insertion loss	TX: 1.5 dB RX: 1.5 dB	TX: 0.7 dB RX: 1.3 dB
Return loss	TX: > 20.0 dB RX: > 20.0 dB	TX: > 15.5 dB RX: > 11.1 dB
Isolation	> 60 dB	TX to RX: > 66 dB RX to TX: > 73 dB

과, 송신단과 수신단의 반사손실은 각각 16.4 dB, 17.4 dB이며, 삽입손실은 0.5 dB, 0.6 dB 특성을 보여주고 있다. 제작한 듀플렉서는 반사손실은 15.5 dB, 11.1 dB이며, 삽입손실은 0.7 dB, 1.3 dB이다. 송수신간 격리 특성은 60 dB 이상의 특성을 보여주어 설계사양을 만족하였다. 측정결과는 모의시험과 잘 부합되었지만, 주파수 하향과 대역폭의 변화는 가공 오차와 세라믹 유전체의 소결에 따른 유전율과 치수편차 특성으로 추정된다. 표 7은 설계사양과 측정결과를 정리하여 보여준다.

## IV. 결 론

본 논문에서는 H-plane 정선을 이용하여 송신단과 수신단 대역통과필터를 결합한 소형 세라믹 도파관 듀플렉서를 설계 및 제작하였다. EM 시뮬레이션 툴의 최적화 기능을 통해 정선 결합 홀 간격을 조절하여 대역통과필터 간섭을 제거하였으며, 제안한 듀플렉서는 기존 일렬로 배치한 도파관 듀플렉서<sup>[8],[9]</sup>와 다르게 Y-모양으로 접어 공간 배치를 효율적으로 이용하고 있다. 또한 제안한 듀플렉서의 송신단과 수신단의 통과대역은 4.36~4.50 GHz, 4.9~5.0 GHz이며, 삽입손실은 각각 0.7 dB, 1.3 dB, 반사손실은 각각 15.5 dB, 11.1 dB 특성을 보였다.

본 논문에서 제안한 세라믹 도파관 듀플렉서는 하나의 소체를 가지고 제작하기 때문에 대량 생산이 가능하며, 크기도 작아 위성 및 중계기 등에 용이하게 적용될 것으로 기대한다.

## References

- [1] R. Pitaval, O. Tirkkonen, R. Wichman, K. Pajukoski, E. Lahetkangas, and E. Tirola, "Full-duplex self-backhauling for small-cell 5G networks," *IEEE Wireless Communications*, vol. 22, no. 5, pp. 83-89, Oct. 2015.
- [2] I. C. Hunter, M. Y. Sandhu, "Monolithic integrated ceramic waveguide filters," in *2014 IEEE MTT-S International Microwave Symposium(IMS2014)*, Tampa, FL, 2014, pp. 1-3.
- [3] L. Chen, *Microwave Electronics: Measurement and Materials Characterization*, NewYork, NY, John Wiley & Sons, 2004.
- [4] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, NewYork, NY, McGraw-Hill, 1980.
- [5] I. Hunter, *Theory and Design of Microwave Filters*, London, Institution of Electrical Engineers, 2001.
- [6] J. F. Liang, K. A. Zaki, "Coaxial probe modeling in waveguides and cavities," in *1992 IEEE MTT-S Microwave Symposium Digest*, Albuquerque, NM, 1992, vol. 1,



pp. 115-118.

- [7] S. Shin, S. Kanamaluru, "Diplexer design using EM and circuit simulation techniques," *IEEE Microwave Magazine*, vol. 8, no. 2, pp. 77-82, Apr. 2007.
- [8] Y. S. Jang, J. C. Kim, S. W. Kim, and K. J. Lee, "Dielectric waveguide duplexer using ceramic," *The Journal*

*of Korean Institute of Electromagnetic and Science*, vol. 24, no. 10, pp. 958-963, Oct. 2013.

- [9] M. Y. Sandhu, I. C. Hunter, "Miniaturized dielectric waveguide filters," *International Journal of Electronics*, vol. 103, no. 10, pp. 1776-1787, Feb. 2016.

권 찬 중 [서울시립대학교/석사과정]

<https://orcid.org/0000-0002-1857-9052>



2019년 2월: 인천대학교 신소재공학과 (공학사)  
 2019년 2월~현재: 서울시립대학교 전자전기컴퓨터공학과 석사과정  
 [주 관심분야] RF 회로 및 시스템, 필터

이 문 규 [서울시립대학교/교수]

<https://orcid.org/0000-0002-2231-8509>



1992년: 한국과학기술원 전기및전자학과 (공학사)  
 1994년: 서울대학교 전자공학과 (공학석사)  
 1999년: 서울대학교 전자공학과 (공학박사)  
 1999년~2002년: 한국전자통신연구원 위성탐재부품팀 선임연구원  
 2015년 11월~2018년 2월: 과학기술정보통신부 전파위성PM/CP  
 2002년~현재: 서울시립대학교 전자전기컴퓨터공학부 교수  
 [주 관심분야] RF 회로 및 시스템, RF 레이더/센싱, 무선통신시스템 등