

## 디레이팅을 고려한 한국형발사체 S-밴드 송신기 전원부 설계

## Power Design of an S-Band Transmitter for KSLV-II with Derating

김석권 · 김성완 · 홍승현\* · 김효종\*

Seokkwon Kim · Sung-Wan Kim · Seung Hyun Hong\* · Hyo Jong Kim\*

### 요 약

본 논문에서는 한국형발사체 탑재용 S-밴드 송신기의 전원부 설계에서 소자의 신뢰성 향상을 위하여 정격 대비 부하를 경감하는 디레이팅을 고려하였다. 송신기의 전원부는 정전압 공급을 위한 선형 전압 레귤레이터, 스위칭 타입의 DC/DC 컨버터와 역전압 보호를 위한 다이오드 등으로 구성된다. 설계에 따른 각 소자의 부하 전류를 분석하여 디레이팅 요구조건을 살펴보았으며, 부하 전류에 따른 발열량과 집합 온도 상승을 고려하였다. 송신기 엔지니어링 모델 제작결과와 분석결과를 비교하였으며, 고온 수락시험 +60℃ 환경에서 전원부 주요 소자의 온도는 정격 대비 40℃ 이상 여유가 있으며, 디레이팅 요구조건이 충족됨을 확인하였다.

### Abstract

The power circuit design of an on-board S-band transmitter for KSLV-II with derating(operation of a component at less than its maximum rated specification to enhance reliability) is investigated. The power circuit of the transmitter consists of linear voltage regulators, DC/DC converters for regulating the DC supply, and diodes for reverse voltage protection. After analyzing the load current of the components, derating requirements are explored. Furthermore, power dissipation and junction temperature rise are considered with respect to the load current. The analysis is compared to the results from an engineering model of the transmitter. The temperature of the components is derated by >40℃ in an environment where the ambient temperature is +60℃, which is the acceptance test specification of high temperature.

Key words: Transmitter, Derating, Power Dissipation, Junction Temperature

### I. S-밴드 송신기와 디레이팅

한국형발사체(누리호, KSLV-II, Korea Space Launch Vehicle-II) 개발사업은 1.5 톤급 실용위성을 지구 상공 600~800 km의 저궤도에 투입할 수 있는 우주발사체를 개발하는 것이 목표이다<sup>[1]</sup>. 한국형발사체는 3단형으로 구성되

며, S-밴드 송신기와 S-밴드 안테나는 예비오닉스 원격측정계의 구성품으로 각 단계에 탑재된다. 1단, 2단 및 3단에는 원격측정(telemetry) 데이터 전송을 위한 S-밴드 텔레메트리 송신기와 S-밴드 안테나가 각각 탑재되며, 3단에는 탑재 카메라 영상을 전송을 위한 S-밴드 비디오 송신기와 S-밴드 안테나가 탑재된다. 텔레메트리 송신기와 비

「이 연구는 과학기술정보통신부에서 시행한 한국형발사체개발사업의 연구비 지원으로 연구되었음.」

한국항공우주연구원(Korea Aerospace Research Institute)

\*단암시스템즈(Danam Systems)

· Manuscript received January 24, 2019 ; Revised April 2, 2019 ; Accepted April 16, 2019. (ID No. 20190124-012)

· Corresponding Author: Seokkwon Kim (e-mail: seokkwon@kari.re.kr)

디오 송신기의 하드웨어 설계 및 구성은 동일하다. 2018년 11월 28일에 발사된 누리호 시험발사체에는 S-밴드 텔레메트리 송신기 1기, S-밴드 비디오 송신기 1기 및 S-밴드 안테나 4기가 탑재되었다.

송신기는 IRIG(Inter-Range Instrumentation Group)-106 표준의 PCM/FM(Pulse Code Modulation/Frequency Modulation) 방식으로 입력 데이터를 변조하며<sup>[2]</sup>, 대역폭 제한을 위하여 입력 신호는 차단주파수가 데이터율의 0.7배인 필터(premodulation filter)를 거친다. PCM/FM은 연속위상변조(continuous phase modulation: CPM) 방식으로, 입력 신호의 필터링이 없는 경우에는 이진(binary) 연속위상주파수편이변조(continuous phase frequency-shift keying: CPFSK)와 동일한 방식이다<sup>[3]</sup>. PCM/FM 방식은 증폭기를 비선형(non-linear) 영역에서 동작하여 효율을 높일 수 있으며, 소모 전력을 줄여 전원부 설계를 단순화하고 중량을 경감할 수 있다. 송신기의 단일 포트 RF(Radio Frequency) 정격 출력은 43 dBm이며, 송신기 기구(chassis) 외부에 장착한 전력분배기의 출력 규격은 이중 포트 각각 39.2 dBm 이상이다. 송신기의 전력 규격은 98 W 이하로서, +28 V 기준 3.5 A 이하이다.

환경시험은 송신기의 제작 단계부터 이송, 조립 및 발사체 비행 종료까지 전 수명동안 예측되는 환경 조건에서 장치의 건전성을 검증하고 설계여유를 확인한다. 환경시험 항목으로는 고온, 저온, 정현진동, 랜덤진동, 반정현파충격, 진공, 파이로 충격, EMC(Electromagnetic Compatibility), ESD(Electrostatic Discharge) 등이 있다. 일반적으로 환경시험 조건은 예측된 환경 조건에 준하거나 마진을 둔 것으로서, 장치의 설계 여유와 건전성을 확인한다.

디레이팅은 위성, 발사체, 유도무기 등과 같이 높은 신뢰성이 필요한 시스템에 탑재되는 전기전자 부품에 대하여 소자의 최대 규격(maximum rating) 대비 사용량을 줄여 소자의 스트레스를 경감하는 것이다<sup>[4]-[6]</sup>. 송신기는 고출력 RF 신호 증폭으로 인한 발열이 큰 장치로서, 전압 및 전류 규격과 더불어 온도 디레이팅을 신중하게 고려해야 한다. 본 논문에서는 소자 유형에 따른 디레이팅 요구 조건을 살펴보고, 설계에 따른 디레이팅 결과를 제시하였다. 설계 결과와 송신기 제작 결과를 비교하였으며, 온도 규격에 대한 설계여유를 확인하기 위하여 고온 수

락시험(acceptance test) 환경에서 전원부 주요 소자의 온도를 측정하였다.

## II. S-밴드 송신기 전원부 설계

송신기는 배터리에서 전력분배장치(power distribution unit: PDU)를 통하여  $28 \pm 6$  V 비정전압(unregulated DC voltage)을 공급받으며, 송신기의 전원부는 각 소자에 필요한 DC 정전압을 생성하고 공급한다. 전원 입력(hot)과 리턴(return)은 20 또는 22 AWG(American Wire Gauge) 전선으로 각각 이중화 또는 삼중화된다. 진공환경에서 20 AWG 단일 전선의 허용 전류 요구조건은 최대 6.5 A이고, 22 AWG 단일 전선의 그것은 최대 4.5 A이다<sup>[4]</sup>. 이것은 단일 전선으로 송신기의 전류 규격을 만족하며 이중화의 의미에 부합된다. 송신기의 전원 리턴 라인과 신호 접지는 분리되어 있으며, 신호 접지는 기구와 공통(common)이다. 송신기 기구와 발사체 동체는 전기적으로 분당되며 등전위이다.

그림 1은 송신기 전원부의 블록다이어그램이며, 전원부 주요 소자로는 EMI(Electromagnetic Interference) 필터 모듈, 역전압 보호용 다이오드, DC/DC 컨버터 및 LDO(Low Drop-Out) 유형의 선형 전압 레귤레이터(linear voltage regulators) 등이 있다. EMI 필터 모듈은 DC/DC 컨버터의 공통 모드(common mode)와 차동 모드(differential mode) 스위칭 잡음을 억제하며, 전원선의 전도성 방출 잡음은 MIL-

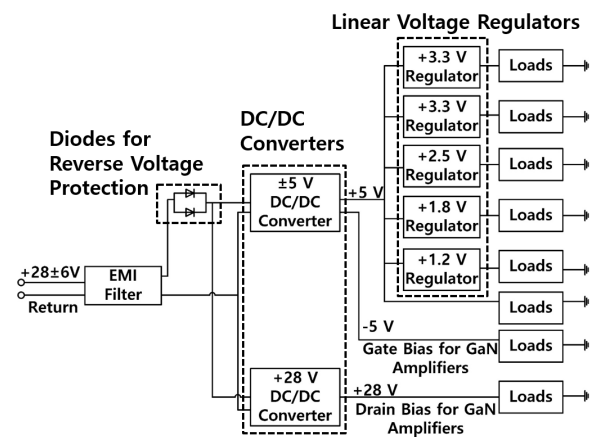


그림 1. 전원부 블록다이어그램

Fig. 1. Block diagram of power supply circuit.

STD-461F의 CE102(Conducted Emission) 규격을 만족한다<sup>[7]</sup>. 다이오드는 전원 공급선의 입력과 리턴 라인이 바뀌는 역전압 상황에서 전원 공급을 억제하여 DC/DC 컨버터를 보호한다. DC/DC 컨버터는 절연형(isolation)으로서 입력 전원(1차측)과 출력 전원(2차측)이 분리되어 있으며,  $\pm 5$  V DC/DC 컨버터 및 +28 V DC/DC 컨버터로 구성한다. +5 V 출력 부하는 선형 전압 레귤레이터와 구동증폭기(drive amplifiers) 등이다.

-5 V 출력 부하는 GaN(Gallium Nitride) 전력증폭기(power amplifier)의 게이트(gate)이며, +28 V 출력 부하는 전력증폭기의 드레인(drain)이다.

$\pm 5$  V DC/DC 컨버터의 입출력단 회로도도 그림 2와 같으며, 입력단에는 DC/DC 컨버터의 스위칭 잡음을 억제하기 위한 커패시터가 있다. +28 V DC/DC 컨버터의 회로도도 음전압 단자가 없는 것을 제외하고, 그림 2와 동일하다. 레귤레이터의 회로도도 그림 3과 같으며, LDO 레귤레이터 출력단의 커패시터는 출력전압 안정성(stability)을 위해 제조사에서 권고하는 용량과 ESR(Equivalent Series Resistance)에 따라 선정하였다.

소자에 따른 전압, 전류, 온도 등의 디레이팅 요구 조건은 참고문헌 [4]~[6]에 제시되었으며, 부하율(load ratio)은 소자의 최대 규격 대비 사용량을 백분율로 나타낸 것

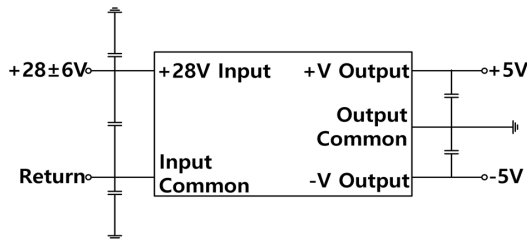


그림 2.  $\pm 5$  V DC/DC 컨버터 회로도

Fig. 2. Circuit diagram of  $\pm 5$  V DC/DC converter.

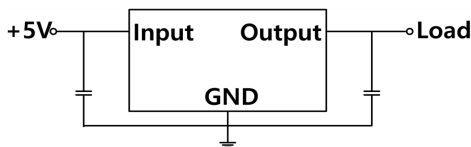


그림 3. 레귤레이터 회로도

Fig. 3. Circuit diagram of regulators.

이다<sup>[4]</sup>. 전원부 소자의 전류는 개별 부하의 전류를 상향식(bottom-up)으로 분석한 후에 도출하였으며, 이를 바탕으로 부하율을 산출하였다. 전원부 소자의 발열( $P_D$ )은 입력 전력과 출력 전력의 차이로 표현되며, 발열에 따른 온도 상승을 고려하였다. 소자의 온도 예측 환경은 고온 수락시험 조건인  $+60^\circ\text{C}$ 를 기준으로 하였다.

## 2-1 전압 레귤레이터의 디레이팅

레귤레이터는 DC/DC 컨버터에서 +5 V 정전압을 공급받아 +3.3 V, +2.5 V, +1.8 V 및 +1.2 V 전원을 생성한다. +3.3 V 출력 레귤레이터는 디지털 소자와 아날로그 소자의 전원 공급을 분리하기 위하여 두 개로 구성하였으며, +2.5 V, +1.8 V 및 +1.2 V 출력 레귤레이터는 각각 한 개이다. 레귤레이터의 주요 부하로는 디지털 변조 및 제어를 위한 FPGA(Field Programmable Gate Array), DAC(Digital-to-Analog Converter) 등이 있다. 부하 전류는 표 1과 같이 예측되며, 소수점 둘째 자리에서 올림한 수치이다.

각 레귤레이터의 발열량( $P_{D_k}$ )은 다음과 같이 입력 전압( $V_I$ ), 출력 전압( $V_{O_k}$ ) 및 부하 전류( $I_{L_k}$ )로 나타낼 수 있다.

$$P_{D_k} = P_{I_k} - P_{O_k} \approx (V_I - V_{O_k}) \times I_{L_k}, \text{ for } k = 1, \dots, 5 \quad (1)$$

위 식에서 각 레귤레이터의 입력 전력은  $P_{I_k}$ , 출력 전력은  $P_{O_k}$ 로 표현하였으며,  $V_I$ 는 +5 V이다. 레귤레이터의 발열은 입력 전압과 출력 전압의 차이에 의한 것이며, 대기 전류(quiescent current)에 의한 발열은 전압차에 의한 발열에 비해 미비하여 고려하지 않았다. 식 (1)에서 두 개의 +3.3 V 출력 레귤레이터의 발열량은 출력 전력에 비해

표 1. 레귤레이터의 부하 전류

Table 1. Load current of regulators.

No.	Regulator	Load current [A]
1	+3.3 V	0.1
2	+3.3 V	0.3
3	+2.5 V	0.1
4	+1.8 V	0.7
5	+1.2 V	0.4
Sum		1.6

작지만, +1.8 V 및 +1.2 V 출력 레귤레이터의 발열량은 출력 전력에 비해 큰 것을 알 수 있다. +2.5 V의 발열량은 출력 전력과 비슷한 수준이다. 표 1과 식 (1)에 따른 레귤레이터의 입력 전력, 출력 전력 및 발열량을 표 2에 나타내었다.

송신기의 첫 번째 프로토타입(prototype)인 DM(Development Model)1 시제에서 +1.8 V와 +1.2 V 레귤레이터의 소자 패키지는 인쇄회로기판(printed circuit board: PCB)에 표면실장(surface-mount)하는 TO-263(transistor outline: TO)으로 선정하였다. 두 번째 프로토타입인 DM2 시제 이후부터는 +1.8 V와 +1.2 V 레귤레이터의 소자 패키지는 발열로 인한 국부적인 온도상승을 억제하기 위하여 케이스를 히트싱크(heat sink)에 부착할 수 있는 TO-220으로 변경하였으며, 이 소자는 나사(screw)를 이용하여 기구에 마운팅하였다. +3.3 V와 +2.5 V 레귤레이터의 패키지는 인쇄회로기판에 표면실장하는 SOT-223(small outline transistor: SOT)이며, 이것은 +1.8 V와 +1.2 V 레귤레이터의 패키지보다 작다.

레귤레이터의 디레이팅 항목은 입력 전압, 출력 전류, 발열 및 접합 온도(junction temperature:  $T_J$ ) 등이다. 레귤레이터의 입력 전압 디레이팅 요구조건은 부하율 80 % 이하이다. 입력 전압에서 과도 전압을 고려해야 하며, DC/DC 변환기의 전압 리플은  $\pm 100$  mV 이내를 기준으로 하였다. 선정된 레귤레이터의 최대 입력 전압규격은 +6.5 V이며, 전압 리플이 최대인 조건에서 부하율은 78 % (+5.1 V/+6.5 V $\times 100$ )로서 요구조건을 만족한다. 출력 전류의 디레이팅은 부하율 80 % 이하이며, 표 1의 부하 전류에 따

표 2. 레귤레이터의 입출력 전력 및 발열량  
Table 2. Input power, output power, and dissipation of regulators.

No.	Regulator	Input power [W]	Output power [W]	Dissipation [W]
1	+3.3 V	0.5	0.33	0.17
2	+3.3 V	1.5	0.99	0.51
3	+2.5 V	0.5	0.25	0.25
4	+1.8 V	3.5	1.26	2.24
5	+1.2 V	2.0	0.48	1.52
	Sum	11.0	6.31	4.69

른 디레이팅 결과는 표 3과 같다.

전력 소모 디레이팅 요구조건은 부하율 75 %이며, 접합 온도 디레이팅 요구조건은 +110°C를 초과하지 않거나, 최대 규격 대비 40°C 이하 중 낮은 값이다. +3.3 V와 +2.5 V 레귤레이터의 최대 접합 온도는 +125°C이며, 디레이팅된 온도는 +85°C 이하로서 부하율은 68 % 이하이다. +1.8 V와 +1.2 V 레귤레이터의 최대 접합 온도는 +150°C이며, 디레이팅된 온도는 +110°C 이하로서 부하율은 73 % 이하이다. 소자의 접합 온도는 전력 소모와 밀접한 관련이 있으며, 접합 온도 상승( $\Delta T_J$ )은 열저항(thermal resistance:  $R_\theta$ )과 전력 소모로 나타낼 수 있다<sup>[8]</sup>.

$$\Delta T_J = R_\theta \times P_D \quad (2)$$

접합 온도의 부하율 조건이 전력 소모의 그것에 비해 낮으므로, 접합 온도의 디레이팅 조건이 만족되면 전력 소모에 대한 조건은 충족됨을 알 수 있다.

일반적으로 표면 실장하는 패키지의 접합 온도는 기판 온도( $T_B$ )와 접합-기판간 열저항(junction-to-board  $R_{\theta_{JB}}$ :  $R_{\theta_{JB}}$ )을 이용하여 다음과 같이 예측할 수 있다<sup>[8]</sup>.

$$T_J = T_B + R_{\theta_{JB}} \times P_D \quad (3)$$

접합-기판간 열특성 파라미터(thermal characterization parameter for junction to board:  $\Psi_{JB}$ )가 제공되는 경우  $R_{\theta_{JB}}$ 를 대신하여 이것을 사용할 수 있다. 표면 실장하는 +3.3 V와 +2.5 V 레귤레이터 패키지의  $R_{\theta_{JB}}$ 는 16.9°C/W이며, 3-2 고온시험에서 기판의 온도센서 측정결과를 바탕으로 이것의 접합 온도를 산출할 것이다.

+1.8 V와 +1.2 V 레귤레이터의 발열은 대부분 패키지에 부착된 히트싱크를 통하여 전달될 것으로 예상되므로,

표 3. 레귤레이터의 출력 전류 디레이팅  
Table 3. Output current derating for regulators.

No.	Regulator	Maximum rating [A]	Load ratio [ %]
1	+3.3 V	0.8	13
2	+3.3 V		38
3	+2.5 V		13
4	+1.8 V	1.5	47
5	+1.2 V		27

표 4. 레귤레이터의 접합 온도 상승

Table 4. Junction temperature rising of regulators.

No.	Regulator	$\Delta T_J$ [°C]	비고
1	+3.3 V	2.9	$\Delta T_J = R_{\theta_{JB}} \times P_D$
2	+3.3 V	8.6	
3	+2.5 V	4.2	
4	+1.8 V	9.0	$\Delta T_J = R_{\theta_{JC}} \times P_D$
5	+1.2 V	6.1	

케이스 온도( $T_C$ )와 접합-케이스간 열저항(junction-to-case  $R_{\theta}$ :  $R_{\theta_{JC}}$ )을 이용하여 다음과 같이 접합 온도를 나타낼 수 있다<sup>[8]</sup>.

$$T_J = T_C + R_{\theta_{JC}} \times P_D \quad (4)$$

+1.8 V와 +1.2 V 레귤레이터 패키지의  $R_{\theta_{JC}}$ 는 4°C/W이며, 케이스 금속 패드에 부착한 온도센서 결과를 바탕으로 이것의 접합 온도를 예측하고 온도 디레이팅을 살펴볼 것이다. 표 2의 발열량과 식 (2)에 따라 각 레귤레이터의 접합 온도 상승은 표 4와 같이 나타낼 수 있다.

## 2-2 ±5 V 출력 DC/DC 컨버터의 부하

±5 V DC/DC 컨버터의 +5 V 출력단에는 그림 1과 같이 레귤레이터와 +5 V 전원을 공급받는 구동 증폭기(drive amplifier) 등이 있으며, 레귤레이터를 제외한 +5 V 전원을 공급받는 소자의 전류는 0.6 A로 예측된다. ±5 V DC/DC 컨버터의 +5 V 출력 전류는 표 1의 레귤레이터 부하전류 1.6 A와 이것을 합하여 2.2 A로 산출되며, 전력으로 환산하면 11 W이다. 설계 마진을 위해 소자 선정 시 부하율은 60 % 이하를 목표로 하였으며, 선정 결과 정격 21 W 대비 부하율은 52 %이다. -5 V 부하는 GaN 전력증폭기의 게이트 바이어스 전류이며, +5 V 부하전류에 비해 무시할만한 수준이다. 표 5는 효율 70 %를 기준으로 한 ±5 V DC/DC 컨버터의 입출력 전력 및 발열량이다.

DC/DC 컨버터와 같은 하이브리드 소자는 이에 대한 구체적인 MIL-PRF-38534를 만족할 경우, 별도의 디레이팅 분석을 하지 않고 정격 범위에서 사용하며, 온도의 경우 케이스 온도를 확인한다<sup>[6],[9]</sup>. ±5V DC/DC 컨버터의 최대 케이스 온도 정격은 +125°C이며, 3-2 고온시험에서 케이스

표 5. ±5 V DC/DC 컨버터의 입출력 전력 및 발열

Table 5. Input power, output power, and dissipation of ±5 V DC/DC converter.

Input power [W]	15.7
Output power [W]	11.0
Dissipation [W]	4.7

온도를 측정하였다.

## 2-3 +28 V 출력 DC/DC 컨버터의 부하

+28 V DC/DC 컨버터의 부하는 GaN 전력증폭기의 드레인 전원이며, 종단 증폭부는 그림 4와 같이 두 단으로 구성된다. 종단 아이솔레이터 뒤에는 RF 출력 전력 모니터를 위한 커플러(coupler), 반사 전력 모니터를 위한 서큘레이터(circulator) 및 하모닉(harmonics) 억제를 위한 저역 통과필터(low pass filter: LPF) 등이 있다. 정격 출력은 단일 포트 기준 43 dBm이며, 송신기 외부의 전력분배기를 통하여 두 포트에 분배된다.

전력증폭기의 전력부가효율(power-added efficiency: PAE)은 RF 입출력 전력 차이와 DC 입력 전력의 비로 표현된다<sup>[10]</sup>.

$$PAE[\%] = \frac{RF \text{ output power} - RF \text{ input power}}{DC \text{ input power}} \times 100 \quad (5)$$

표 6은 그림 4의 RF 버짓을 바탕으로 PA1의 PAE 35 %와 PA2의 PAE 60 %를 기준으로 한 전력증폭기의 DC 전력과 발열량이다. 출력이 큰 PA2는 송신기 전력 소모의 많은 부분을 차지하며, 효율에 따라 전력 소모가 크게 변한다. 전력증폭기는 나사를 이용하여 기구에 장착되며, 기구는 히트싱크 역할을 하여 전력증폭기의 국부적인 온도 상승을 억제한다.

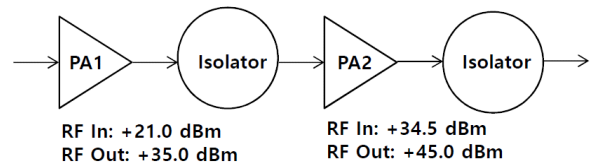


그림 4. 전력증폭기 구성과 RF 버짓

Fig. 4. Configuration of power amplifiers and RF budget.

표 6. 전력증폭기의 DC 입력 전력 및 발열

Table 6. DC input power and dissipation of amplifiers.

	PA1	PA2
DC input power [W]	8.7	48.0
Dissipation [W]	5.6	19.2

표 7. +28 V DC/DC 컨버터의 입출력 전력 및 발열

Table 7. Input power, output power, and dissipation of +28 V DC/DC converter.

Input power [W]	66.7
Output power [W]	56.7
Dissipation [W]	10.0

+28 V DC/DC 컨버터의 출력 전력은 표 6 전력증폭기 DC 입력 전력을 합하여 56.7 W이며, 전류로 환산하면 2.0 A이다.  $\pm 5$  V DC/DC 컨버터와 동일하게 부하율 60 % 이하를 목표로 소자를 선정하였으며, 선정 결과 정격 115 W 대비 부하율은 49 %이다. 표 7은 효율 85 %를 기준으로 한 +28 V DC/DC 컨버터의 입출력 전력과 발열량이다. +28V DC/DC 컨버터의 최대 케이스 온도 정격은 +125℃이며, 나사를 이용해 기구에 장착하여 발열로 인한 국부적인 온도상승을 억제하였다. 3-2 고온시험에서 케이스 온도를 측정하여 정격 대비 마진을 확인하였다.

## 2.4 역전압 보호용 다이오드의 디레이팅

역전압 보호용 다이오드는 DC/DC 컨버터 전단에 위치하며, 역전압 상황에서 전원 공급을 차단하여 DC/DC 컨버터를 보호한다. 다이오드의 디레이팅 항목으로는 피크 역전압(peak inverse voltage:  $V_R$ ), 서지 전류(surge current:  $I_{FSM}$ ), 순방향 전류(forward current:  $I_F$ ) 및 접합 온도 등이 있다. 다이오드는 이중화로 구성되었으며, 다이오드의 전류 부하율은 단일 다이오드에 전류가 흐르는 상황을 고려하였다. 역전압 부하 기준은 34 V이며, 서지 전류는 송신기의 돌입 전류(inrush current) 규격 8 A를 기준으로 하였다. 송신기의 전력 규격은 98 W 이내이고, 입력 전원 +22 V에서 최대 4.5 A이므로, 순방향 전류의 부하율은 4.5 A를 기준으로 하였다. 선정된 다이오드의 패키지는 표면 실장형이며, 부하율은 표 8과 같다.

표 8. 역전압 보호용 다이오드의 디레이팅

Table 8. Derating of the diode for reverse voltage protection.

	Maximum rating	Load ratio	Derating requirement
$V_R$	60 V	57 %	$\leq 70$ %
$I_{FSM}$	400 A	2 %	$\leq 50$ %
$I_F$	80 A	6 %	$\leq 50$ %

다이오드의 순방향 전압 강하(forward voltage drop:  $V_F$ )는 접합 온도와 순방향 전류에 따라 변동되며, 온도가 감소하거나 전류가 증가하면 전압 강하는 증가한다. 선정된 소자의 전압 강하는 0.5 V 이내이며, 다이오드에서 정류된 파형은 DC이므로 다이오드의 전력소모는 다음과 같이 나타낼 수 있다.

$$P_D = V_F \times I_F \quad (6)$$

다이오드의 전력소모는 최대 2 W 이내로 산출되며, 상온 입력 전압 +28 V 환경에서는 약 1 W로 예측된다. 표면 실장형인 해당 패키지의  $R_{\theta_{JA}}$ 는 4℃/W이며, 식 (2) 및 식 (3)과 같이 보드 대비 접합 온도 상승은 최대 8℃로 예측된다. 다이오드의 접합 온도 디레이팅은 +125℃를 초과하지 않거나 소자의 정격보다 40℃ 이하이며, 정격 +150℃인 본소자의 요구조건은 +110℃ 이하이다.

## 2.5 전류 부하 종합

송신기의 소모 전력은 표 5의  $\pm 5$  V DC/DC 컨버터 입력 전력 15.7 W, 표 7의 +28 V DC/DC 컨버터 입력 전력 66.7 W 및 다이오드의 전력 소모 2 W 등을 합하여 84.4 W(+28 V 기준 3.01 A)로 산출되며, 이것은 송신기의 전력 규격 98 W(+28 V 기준 3.5 A) 이하를 만족한다.

## III. S-밴드 송신기 시험 결과

그림 5는 S-밴드 송신기의 EM(Engineering Model) 시제품이며, 발사체 EM에 탑재되어 시스템 시험에 활용된다. 송신기의 크기는 241.3×216.3×74 mm<sup>3</sup>이며, 중량은 3.1 kg이다. 전력분배기의 RF 출력은 이중포트 각각 39.8 dBm 이상이다.

### 3-1 기능 시험

역전압 보호 시험은  $28 \pm 6$  V 범위의 역전압을 3분 이상 인가한 후 정상 환경에서 송신기의 RF 출력 및 중심주파수 등을 관찰하는 것으로서, 송신기의 정상 동작을 확인하였다. 저전압 회복 시험은 입력 전압의 일시적인 변동을 모의하기 위하여 규정된 최소 전압의 50 % (+11 V) 저전압에서 정상 전압으로 회복된 후 송신기가 정상적으로 동작하는지 확인하는 것이며, 송신기는 정상적으로 운용되었다. 송신기의 역전압 보호 시험 및 저전압 회복 시험 등의 시험 방법과 절차는 참고문헌 [11]을 참고하였다.

상온 입력 전압 +28 V에서 -5 V 부하가 연결되지 않은 상태의  $\pm 5$  V DC/DC 컨버터의 입력 전력 측정값은 15.4 W이며, 표 5의 15.7 W와 유사한 수치이다. 송신기의 입력 전압에 따른 전류와 전력은 표 9와 같으며, 입력 전압에 따른 변화는 DC/DC 컨버터의 효율과 다이오드의 발열량 변동 등으로 인한 것이다. +28 V DC/DC 컨버터의 입력 전력은 전체 소모 전력에서  $\pm 5$  V DC/DC 컨버터의 입력 전력 측정값과 다이오드의 전력 소모를 빼면 산출할 수 있으며, 입력 전압 +28 V에서 62.8 W이다. 이것은 표 7의 66.7 W에 비해 다소 낮은 것으로서 제작 결과 전

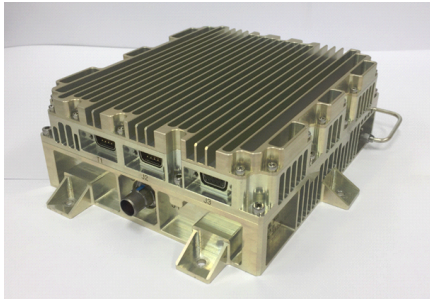


그림 5. S-밴드 송신기 EM  
Fig. 5. S-band transmitter EM.

표 9. 송신기의 소모 전류와 전력  
Table 9. Current and power of the transmitter.

Input voltage [V]	Current [A]	Power [W]
+22	3.59	79.0
+28	2.83	79.2
+34	2.37	80.6

력증폭기의 효율이 기준값에 비해 높은 것으로 판단된다.

### 3-2 고온 시험

송신기 고온 수락시험 규격은 +60°C이며, 이것은 탑재 비행 환경보다 마진이 있는 환경이다. 항온 챔버에 송신기를 넣고 +1.8 V와 +1.2 V 레귤레이터 패키지 케이스의 금속 패드, 두 개의 DC/DC 컨버터의 케이스 및 기구 외벽 등에 열전대(thermocouple) 온도센서를 부착하였으며, 송신기 기판의 온도는 표면 실장된 센서 결과를 관찰하였다. 열전대 온도센서의 정확도는 표기값에서  $\pm 0.1\% + 0.7^\circ\text{C}$  이내이며, 기판의 온도센서 오차 범위는  $\pm 3.1^\circ\text{C}$  이내이다. 센서 연결을 위해 송신기의 상부 커버에 홀을 가공하였으며, 시험 후에는 홀이 없는 상부 커버로 교체하였다. 고온 환경에서 송신기는 총 30분 동안 운용하였으며, 시험 결과는 그림 6과 같다.

$\pm 5$  V DC/DC 컨버터와 +28 V DC/DC 컨버터의 케이스 온도는 정격 +125°C 대비 40°C 이상의 여유가 있음을 확인하였다. +3.3 V와 +2.5 V 레귤레이터의 경우 보드 온도 +63.8°C와 표 4의 접합 온도 상승을 합하여 접합 온도를 얻었다. +1.8 V와 +1.2 V 레귤레이터의 경우 케이스 온도는 각각 +79.1°C, +80.3°C이며, 표 4의 그것을 합하여 접합 온도를 산출하였다. +3.3 V와 +2.5 V 레귤레이터의 디레이팅된 조건은 +85°C 이하이며, 표 10과 같이 만족됨을

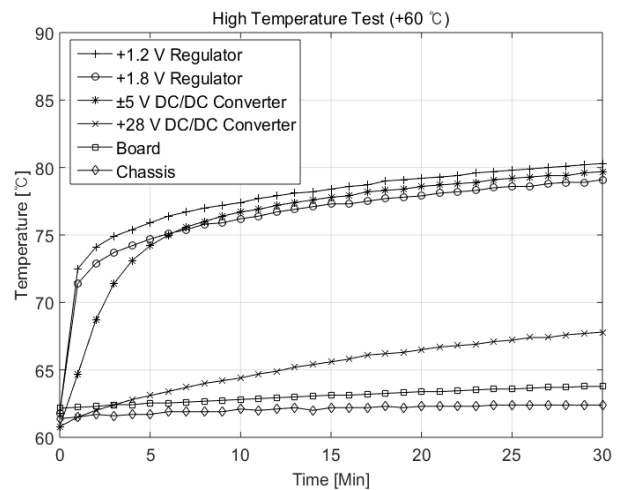


그림 6. 고온 시험에서 온도 측정  
Fig. 6. Temperature for the high temperature test.

표 10. 접합 온도 예측

Table 10. Estimated junction temperature.

	$T_j$ [°C]	Maximum rating [°C]	Load ratio [%]
+3.3 V Reg.	+66.7	+125	53
+3.3 V Reg.	+72.4		58
+2.5 V Reg.	+68.0		54
+1.8 V Reg.	+88.1	+150	59
+1.2 V Reg.	+86.4		58
Diodes	+71.8	+150	48

확인하였다. +1.8 V와 +1.2 V 레귤레이터는 디레이팅된 조건 +110°C 이하를 충족한다. 추가적으로 다이오드는 요구조건 +110°C 이하를 만족한다.

#### IV. 결 론

본 논문에서는 한국형발사체 탑재용 S-밴드 송신기 전원부에서 전압 레귤레이터, DC/DC 컨버터 및 다이오드 등 주요 소자의 구성 및 디레이팅을 살펴보았다. 전원부 설계 결과를 바탕으로 레귤레이터 및 DC/DC 컨버터의 전류 부하 및 발열량을 분석하였으며, 레귤레이터의 발열량에 따른 접합 온도 상승을 도출하였다. 전류 부하 분석결과와 송신기 EM 시제의 전류 측정값을 비교하였다. 고온 시험에서 DC/DC 컨버터의 케이스 온도와 레귤레이터의 접합 온도는 최대 정격 대비 40°C 이상 디레이팅됨을 확인하였다.

#### References

[1] 한국항공우주연구원 블로그, "한국형발사체(KSLV-II)." <https://blog.naver.com/karipr/220789451772> (accessed Apr. 12, 2019)

- [2] *Telemetry Standards*, IRIG Standard 106-11, 2011.
- [3] J. G. Proakis, *Digital Communications*, 4<sup>th</sup> ed. McGraw-Hill, pp. 185-201, 1986.
- [4] ESA Requirements and Standards Division, *ECSS-Q-ST-30011C Rev 1 Derating - EEE Components*, European Cooperation for Space Standardization, 2011.
- [5] *Electrical, Electronic, and Electromechanical(EEE) Parts Management and Control Requirements for MSFC Space Flight Hardware*, MSFC-STD-3012, 2012.
- [6] *Instructions for EEE Parts Selection, Screening, Qualification, and Derating*, National Aeronautics and Space Administration, Goddard Space Flight Center, EEE-INST-002, 2008.
- [7] *Requirements for the Control of Electromagnetic Interface Characteristics of Subsystems and Equipment*, MIL-STD-461F, 2007.
- [8] *Guidelines for Reporting and Using Electronic Package Thermal Information*, JESD51-12.01, 2012.
- [9] *Performance Specification: Hybrid Microcircuits, General Specification for*, MIL-PRF-38534H, 2015.
- [10] S. Lucyszyn, "Power-added efficiency errors with RF power amplifiers," *International Journal of Electronics*, Taylor & Francis, vol. 82, no. 3, pp. 303-312, Mar. 1997.
- [11] *Test Methods for Telemetry Systems and Subsystems*, IRIG Standard 118-12, 2012.



김 석 권 [한국항공우주연구원/선임연구원]

<https://orcid.org/0000-0001-6215-8709>

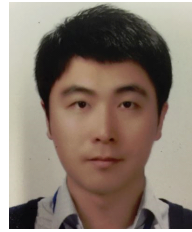


2005년 8월: 한양대학교 전자전기컴퓨터공학부 (공학사)  
2008년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)  
2011년 8월: 한국과학기술원 전기 및 전자공학과 (공학박사)  
2011년 9월~현재: 한국항공우주연구원 선임연구원

[주 관심분야] Launch Vehicle On-Board RF Systems, Signal Processing in Communication Systems 등

홍 승 현 [단암시스템즈/선임연구원]

<https://orcid.org/0000-0003-2088-3034>



2010년 2월: 순천향대학교 전기전자공학과 (공학사)  
2009년 12월~현재: 단암시스템즈 선임연구원  
[주 관심분야] 초고주파 회로 및 시스템, RF Power Amplifier 등

김 성 완 [한국항공우주연구원/책임연구원]

<https://orcid.org/0000-0002-4895-7173>



1998년 2월: 충남대학교 전자공학과 (공학사)  
2000년 2월: 충남대학교 전자공학과 (공학석사)  
2017년 2월: 충남대학교 전자공학과 (공학박사)  
2000년 3월~2001년 3월: 한국전자통신연구원 연구원

2001년 4월~현재: 한국항공우주연구원 책임연구원

[주 관심분야] 안테나, 초고주파 회로 및 시스템, 레이더

김 효 중 [단암시스템즈/수석연구원]

<https://orcid.org/0000-0001-9118-6805>



1997년 2월: 경희대학교 전자공학과 (공학사)  
1999년 2월: 경희대학교 전자공학과 (공학석사)  
2018년 2월: 경희대학교 전자공학과 (공학박사)  
1999년 1월~현재: 단암시스템즈 수석연구원

[주 관심분야] 초고주파 회로 및 시스템, 주파수 합성기, SSPA, 데이터링크 시스템 등