

Ku 대역 고출력 고효율 Radial Combiner에 대한 연구

A Study on a Ku-Band High Power and High Efficiency Radial Combiner

윤성현 · 김시옥 · 이수현* · 임병옥** · 이복형** · 전용규*** · 김현규*** · 유영근***

Song-Hyun Yun · Si-Ok Kim · Su Hyun Lee* · Byeong-Ok Lim** · Bok-Hyung Lee** ·
Yong-Kyu Jeon*** · Hyun-Kyu Kim*** · Young-Geun Yoo***

요 약

고주파 대역에서 삽입 손실을 최소화 하면서 고출력을 견딜 수 있는 결합기에 대해서 연구하였다. 특히, Ku 대역 이상에서는 단위소자 당 낼 수 있는 출력 전력이 저주파 대역에 비해 매우 낮기 때문에, 고출력 SSPA를 만들기 위해서는 많은 반도체 소자를 결합해야만 한다. 마이크로스트립과 같은 평면 결합기는 결합하는 소자의 개수가 증가하면 비례적으로 삽입 손실이 증가하여 전체 시스템 효율이 떨어지고 발열량도 높아지게 된다. 또한 평면 결합기는 낮은 전력 내구성에 따른 문제도 가지고 있다. 이러한 문제점들을 개선하고자 본 논문에서는 cavity radial combiner를 제안하였다. Ku 대역 16-way cavity radial combiner를 제작하여 측정한 결과, 설계 대역에서 반사손실 14 dB 이하, 94.5 % 이상의 출력 결합 효율을 얻었다.

Abstract

We have studied a combiner that can withstand high power while minimizing insertion loss in high frequency band. In particular, because the output power that can be output per unit elements is much lower in the Ku band and above than in the low frequency band, it is necessary to combine many semiconductor elements in order to make a high power SSPA. A planar combiner such as a microstrip, as the number of elements to be combined increases, the insertion loss increases proportionally, resulting in a reduction in the overall system efficiency and an increase heating value also. The planar combiner also have some problems due to the low power handling rate. To improve these problems, we proposed a Cavity Radial Combiner. A Ku band 16-way Cavity Radial Combiner was fabricated and measured. As a result, it was tested 14dB return loss and over 94.5 % output combining efficiency in design band.

Key words: Radial Cavity Combiner, SSPA, High Power Rating, High Combining Efficiency, Probe Matching

I. 서 론

기존 Ku 대역 이상의 고출력증폭기는 대부분 TWTA,

Klystron, Gyrotrons와 같은 tube를 이용하여 제작되었다. 저주파 대역에서는 반도체 소자를 이용한 고출력증폭기가 보편적으로 사용되고 있는 반면에, 고주파 대역에서는

「이 연구는 국방기술품질원 13-2차 핵심부품국산화개발 지원사업으로 연구되었음.」

국방기술품질원(Defense Agency for Technology and Quality)

*알에프피티(RFPT)

**한화시스템 AESA레이더 개발센터(AESA Radar R&D Center, Hanwha Systems Co., Ltd)

***브로드너(Broadern Co., Ltd)

· Manuscript received November 25, 2016 ; Revised February 1, 2017 ; Accepted April 12, 2017. (ID No. 20161125-124)

· Corresponding Author: Young-Geun Yoo (e-mail: ygwoo@broadern.co.kr)

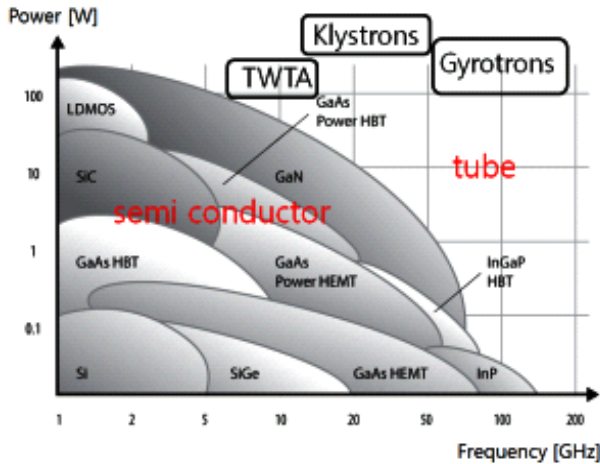


그림 1. 소자별 주파수에 따른 출력 전력 비교

Fig. 1. Comparing the output power in accordance with the device's frequency.

반도체 소자가 갖고 있는 한계인 작은 단위 출력, 저효율, 결합 시스템의 기술 부족과 같은 문제로 인하여 사용이 미미한 실정이다.

그림 1은 주파수에 대한 단위 소자의 출력 전력을 보여 주고 있다^[1]. LDMOS와 GaAs FET 소자는 주파수가 상대적으로 낮은 L 대역, S 대역, C 대역에서는 높은 출력을 유지하는 반면에, X 대역 Ku 대역으로 올라갈수록 단위 출력이 매우 낮아지는 특성을 가지고 있다. 최근에는 GaN을 이용한 소자의 개발로 인해 고주파에서 더 높은 출력을 얻고 있다. 그러나 고주파 대역에서는 tube와 1대1로 비교하기에는 아직까지는 출력이 낮은 한계점이 존재한다.

반면, tube로 구성된 고출력증폭기는 고주파 대역에서 수십 kW의 고출력을 얻을 수 있지만, 여러 단점 또한 존재한다. Tube의 문제점으로는 잡음에 약하고 혼변조 신호 왜곡 그리고 선형성의 문제가 존재한다. 구동을 시키기 위해 kV 이상의 전압을 사용해야 하기 때문에 운용성에 있어서도 위험 요소가 항상 존재한다. 최근에는 반도체 소자에 대한 꾸준한 연구개발의 결과로 성능 향상과 100 V 미만의 공급 전압, 증폭기의 소형화 달성, 개발 비용 절감 등의 요구, 평균 무고장 시간(MTBF)의 증대에 따른 운용비용 및 교체 비용의 감소 요구 등으로 인해 국방 분야를 중심으로 기존의 tube를 반도체 소자를 이용한 SSPA로 대체하려는 연구가 활발히 진행되고 있다.

반도체 소자를 이용하여 높은 출력 전력을 얻기 위해서는 여러 단위소자의 출력 전력을 하나로 모으는 전력 결합 구조가 필요하다. 이러한 전력 결합 구조는 크게 두 가지로 구분할 수 있다.

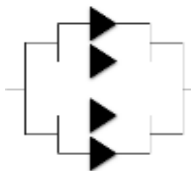
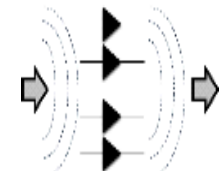
한 가지는 특정한 유전상수를 갖는 재료의 PCB에 마이크로스트립 라인 또는 스트립 라인으로 회로를 구성하여 2차원적으로 설계한 평면 결합 방식인데, 대표적으로 Wilkinson combiner, hybrid coupler, ring coupler, directional coupler, junction combiner, gysel combiner 등이 있다.

다른 한 가지는 원형 도파관 및 구형 도파관, 그리고 임의의 형상을 가지고 있는 캐비티에 3차원으로 구성된 공간 결합 방식인데, 대표적으로 spatial combiner, radial combiner, waveguide combiner, conical combiner, cavity combiner 등이 있다.

표 1에 평면 결합방식과 공간 결합방식에 대해 비교하여 나타내었다. Wilkinson combiner와 같은 평면 결합 방식은 구조가 간단하고, 설계 및 제작이 용이하지만, Ku 대역에서 수 kW의 고출력을 결합하기에는 한계점이 있다. 현재까지 Ku 대역으로 개발된 반도체 소자의 단위출력은 Qorvo사의 TGA-2239-CP 제품이 50 W로 가장 높다. 또한 결합기로는 MCLI사의 16-way 결합기인 PS16-5가 있는데, 이 제품의 삽입 손실은 약 3.9 dB이다. 반도체 단위 출력은

표 1. 평면 결합 방식과 공간 결합 방식의 비교

Table 1. Comparison of the planar combining technique and spatial combining technique.

	
평면 결합 방식	공간 결합 방식
Wilkinson combiner	Radial combiner
구조가 간단	상대적인 구조의 복잡
설계 및 제작이 용이	설계 및 제작 어려움
결합 수에 따른 효율 감소	높은 결합효율 및 결합 수에 따른 효율 감소 없음
낮은 power rating	높은 power rating
결합 수가 적을 때 유리	결합 수가 많을 때 유리

낮고, 결합기의 손실은 높기 때문에, TGA-2239-CP 반도체 소자와 PS16-5 결합기 제품을 이용하여 1 kW의 SSPA를 제작하려면 적어도 64개의 반도체 소자가 필요하게 된다. 이렇듯 많은 반도체 소자를 사용하면 제작단가가 올라가고, 제품 크기가 커지며, 발열량도 증가되는 문제가 발생한다. 또한 평면 결합 방식은 낮은 power rating 특성에 따른 출력의 한계와 내구성이 취약해지는 문제점도 가지고 있다.

이러한 손실과 출력 내구성의 문제를 해결하기 위해서 본 논문에서는 공간 결합 방식을 이용한 결합 구조에 대해 연구하였다. 공간 결합 방식은 결합 개수에 상관없이 일정한 삽입 손실을 가지고 있기 때문에, 결합 개수가 많을수록 더 유리하다. 또한 도파관으로 구성되어 있기 때문에, 전력 내구성이 뛰어나 수 kW 이상의 고출력 증폭 시스템에서도 안정적인 운용이 가능하다^[3].

II. 반도체 소자의 출력과 효율의 관계

Ku 대역과 고주파에서 수 kW 이상의 고출력을 갖는 SSPA를 제작함에 있어서 radial combiner나 spatial combiner와 같은 공간 결합 방식이 더 적합함을 설명하였다. 여러 개의 소자를 결합함에 있어서 소자의 출력과 효율과의 관계 또한 SSPA 제작 시 중요한데, 높은 출력을 갖는 소자를 이용하여 결합 수를 작게 하는 것보다 낮은 출력을 갖는 소자를 다수 결합하는 것이 효율면에서 더 낫다고 보고되어 있다^[4].

그림 2는 Ku 대역에서 여러 제조사들이 생산하고 있는 고출력 MMIC에 대한 출력전력과 효율의 관계를 나타낸 그래프이다. 0.2 W 출력의 소자들은 약 44~63 %의 효율을 갖는 반면, 4 W 출력의 소자들은 약 27~40 %의 효율을 갖고 있음을 알 수 있다.

공간 결합 방식은 소자의 개수에 상관없이 일정한 삽입 손실을 가지고 있기 때문에 고효율을 갖는 SSPA를 제작하려면 적은 수의 고출력 소자의 결합보다는 많은 수의 저출력 소자들을 결합해야 한다.

III. 결합 개수에 따른 특성 비교

공간 결합 방식은 결합하려는 단위 반도체 소자의 개수에 상관없이 일정한 결합 효율을 갖고, 평면 결합 방식은 반도체 소자의 개수에 비례해서 결합 효율이 떨어진

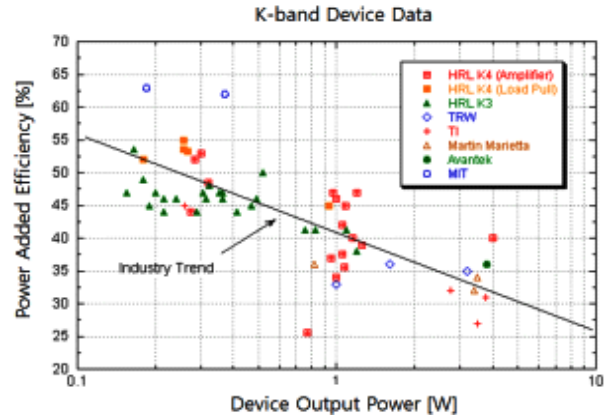


그림 2. 고출력 MMIC의 출력 전력과 효율과의 관계

Fig. 2. Relationship between output power and efficiency of high power MMIC.

다. 결합 효율이 떨어진다는 것은 삽입 손실이 많아서 전송 전력의 손실이 커짐을 의미한다. 적용하려는 전력증폭기에 적합한 결합기 구조를 찾는 방법으로 임계 상수를 이용할 수 있다^[5].

그림 3은 결합 소자 개수에 비례하여 결합 효율을 비교할 수 있는 그래프이다. X축은 결합되는 소자의 개수이고, Y축은 결합 효율을 나타낸다. 점선은 평면 결합 방식의 결합 손실을 나타내고, 실선은 공간 결합 방식의 결합 손실을 나타낸다. 점선의 α 는 평면 결합 방식에서 각 단

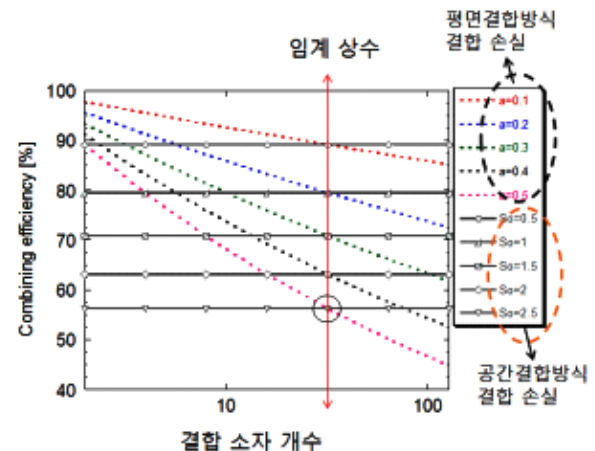


그림 3. 결합 소자 개수와 효율 비교

Fig. 3. Comparison of the number of coupling elements and efficiency.

의 삽입 손실을 의미하고 S_0 는 공간 결합 방식에서 전체 결합손실을 의미한다.

그림 3의 그래프에서 2차 방정식으로 표현된 실선 및 점선은 결합 소자의 개수에 따른 결합 효율을 나타낸다. 이때 점선과 실선이 만나는 곳의 상수를 임계 상수라고 한다.

임계 상수 N_c 는 식 (1)을 이용하여 구할 수 있다.

$$N_c = 2^{S_0 [dB] / a [dB]} \quad (1)$$

평면 결합 방식인 Wilkinson combiner의 각 단 삽입 손실이 0.15 dB이고, 공간 결합 방식인 radial combiner의 전체 삽입 손실이 0.3 dB라고 할 때 식 (1)을 이용하여 임계 상수를 구하면 4가 된다. 따라서 결합하려는 소자의 개수가 4개 이하일 경우는 다단 Wilkinson combiner로 설계하는 것이 적합하고, 4개 이상일 경우는 N-way radial combiner로 설계하는 것이 더 적합하다.

IV. Ku 대역 고출력 Radial Combiner 설계

기존의 Ku 대역용으로 개발된 TWTA를 반도체 소자를 이용한 SSPA로 대체하는데 적합한 결합기에 대해 검토하였다. 결합기를 설계함에 있어서 주요 설계 항목은 사용 주파수, 대역폭, 결합 효율, 크기, power rating 등이다.

표 2에 결합기 설계 시 고려해야 할 항목에 대해 비교된 테이블을 보여준다^[6]. 여기서 결합 방식은 평면 결합과 공간 결합 방식으로 구분하였으며, 결합기 종류는 공간결합 방식에 초점을 맞춰 정리하였다.

대역폭의 경우 Wilkinson combiner와 coaxial type spatial combiner가 가장 넓은데, 이런 특성을 이용하여 다수의 회사에서는 초광대역 결합기 제품을 개발하고 있다. DLI사의 2~18 GHz 2-way Wilkinson combiner, ETL사의 2~18 GHz 8-way Wilkinson combiner, SigaTek사의 0.5~18 GHz 8-way Wilkinson combiner, Qorvo사의 2~20 GHz 16-way coaxial type spatial combiner 제품 등이 이 구조 결합기에 대한 대표적인 사례이다. 결합 효율 측면에서는 대체적으로 도파관 및 캐비티 구조를 적용한 radial combiner 및 conical combiner 등이 우수한 특성을 갖고 있다.

본 논문에서 설계하려는 결합기는 고주파 대역에서 사용 가능해야 하며, 높은 결합 효율을 갖고 있어야 한다.

표 2. 결합 구조에 따른 combiner 비교

Table 2. Comparison of combiner for the combined structure.

결합 방식	결합기 종류	상대 대역폭 [%]	결합 효율 [%]	크기
평면 결합	Wilkinson combiner	100	60	중
공간 결합	Tile spatial combiner	30	55	소
공간 결합	Waveguide spatial combiner	40	75	중
공간 결합	Coaxial type spatial combiner	100	80	대
평면 결합	Radial microstrip combiner	25	90	소
공간 결합	Cavity type radial combiner	15	90	중
공간 결합	Non-resonant conical combiner	60	95	소

이러한 조건에 일차적으로 부합하는 결합기는 cavity type radial combiner와 non-resonant conical combiner 이다. 두 가지 결합기 모두 공간 결합 방식으로서 구조 및 형태가 매우 유사하다.

표 3에 radial combiner와 conical combiner에 대한 특성을 비교하여 나타내었다. Radial combiner는 협대역 특성을 갖는 반면에, conical combiner는 상대적으로 광대역 특성을 갖는다. 결합 효율은 둘 다 높은 특성을 보이며, 크기 및 형태도 비슷하다. 하지만 출력 power rating이 radial combiner는 높은 반면, conical combiner는 낮다. Conical combiner의 power rating이 낮은 이유는 N-way 결합기의 결합

표 3. Radial combiner와 conical combiner 비교

Table 3. Comparison of radial combiner and conical combiner.

번호	특성	Radial combiner	Conical combiner
1	상대 대역폭 [%]	15	60
2	결합 효율 [%]	90	95
3	Power rating	높음	낮음
4	크기	중	소
5	제작 난이도	높음	높음

을 위한 출력 정합패턴을 설계할 때 낮은 임피던스를 출력 커넥터의 50옴 임피던스에 정합하기 위한 stepped 부분에서 모서리 모양에 따른 high electric fields의 발생 가능성이 높다는 것과 출력 부분의 유전체 안에 있는 Inner conductor와 기구사이의 간격이 매우 좁기 때문에, 전기장의 세기가 커져서 아킹이 발생할 수 있기 때문이다⁷⁾.

이런 이유로 conical combiner는 제외하였고, radial combiner를 최종 결합기 구조로 선정하였다. 다만 radial combiner의 경우, 상대 대역폭이 좁다는 것이 걸림돌인데, 사용 대역폭이 6.6 % 정도로 좁기 때문에 적용함에 문제가 되지 않았다. Combiner의 결합 개수는 1 kW를 목표로 하여 16-way로 정하였다. 출력 결합 효율은 전체 손실이 0.5 dB이라고 가정하고, 이에 대응하는 수치인 90 %로 정하였다. 표 4에 설계 목표를 나타내었다.

위에서 설명한 절차를 통해 정한 16-way cavity radial combiner에 대한 측면 및 정면 구성도를 그림 4와 그림 5에 나타내었다.

그림 4와 같이 peripheral probe가 center connector를 중

표 4. 설계 목표

Table 4. Design goals.

	항 목	설계 목표
1	Frequency	16.1 ~ 17.2 GHz
2	결합 수	16-way
3	결합 효율	90 % 이상
4	Type	Cavity radial combiner

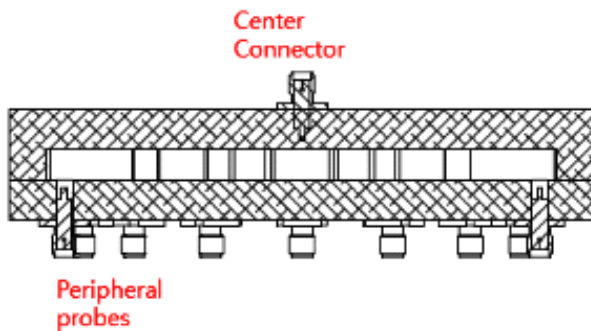


그림 4. 16-way cavity radial combiner 구성(측면도)
Fig. 4. Configuration of the 16-way cavity radial combiner (side view).

심으로 일정한 간격을 두고 균등하게 배열되어 있는 N-way combiner에서 peripheral probe들이 모두 이상적인 load에 종단되어 있다고 가정한다면, 다음과 같은 식 (2)의 admittance matrix로 수식을 정의할 수 있다.

$$\begin{aligned} I_1 &= Y_{1,1} V_1 + (Y_{1,2} + Y_{1,3} + \dots + Y_{1,N+1}) V_2 \\ I_2 &= Y_{2,1} V_1 + (Y_{2,2} + Y_{2,3} + \dots + Y_{2,N+1}) V_2 \end{aligned} \quad (2)$$

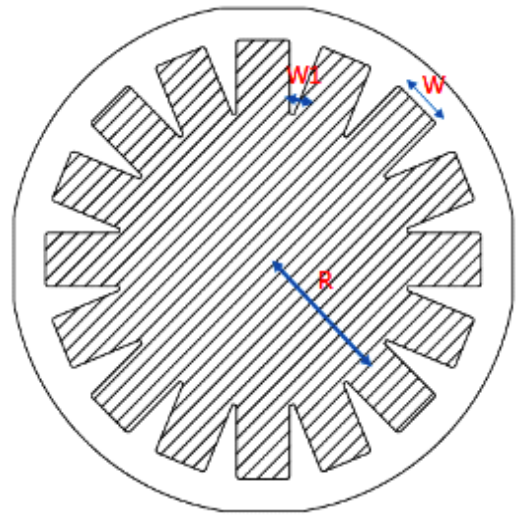


그림 5. 16-way cavity radial combiner 구성(정면도)

Fig. 5. Configuration of the 16-way cavity radial combiner (front view).

식 (2)를 더욱 간략화하면 식 (3), 식 (4)가 된다.

$$\begin{aligned} I_1 &= Y_{1,1} V_1 + N Y_{1,2} V_2 \\ I_2 &= Y_{2,1} V_1 + Y'_{2,2} V_2 \end{aligned} \quad (3)$$

$$Y'_{2,2} = Y_{2,2} + Y_{2,3} + \dots + Y_{2,N+1} \quad (4)$$

위 식들에서 V_1 은 center connector에 입사되는 전압이고 V_2 는 peripheral probe 2번에 입사되는 전압이다. 그리고 I_1 과 I_2 는 center connector와 peripheral Probe 2번에 흐르는 전류이다. 식 (2)와 식 (3)의 admittance matrix가 설명하는 내용은 다음과 같다. Center connector에 V_1 전압이 입사될 때 모든 peripheral probe들은 단락되고, 또한 모든 peripheral probe들이 V_2 전압으로 입사될 때 center connector가 단락됨을 의미한다.

그림 4 및 그림 5에 나타난 것처럼 16-way cavity radial combiner는 16개의 구형도파관과 하나의 원형 캐비티로 구성된다. 16개의 구형도파관은 가운데의 출력 커넥터를 중심으로 균등한 거리와 각도를 갖고 분포되어 있으며 각각의 각도는 360도, 22.5도이다. 각각의 전력이 들어오는 16개의 peripheral probe도 전력 결합과 위상을 맞추기 위해서 중앙을 중심으로 거리 및 각도가 균등하게 분포되어 있으며, 구형도파관의 가운데에서 각각 정합 시켜준다. 1개의 center connector와 16개의 peripheral probe는 각 기구물의 바닥면과 윗면에 위치한다.

구형도파관의 크기는 모드변환의 염려가 없는 TE_{10} 도미넌트 모드를 고려하여 정하였다. TE_{10} 모드 차단주파수는 식 (5)로부터 구할 수 있고 TE_{20} 모드 주파수는 TE_{10} 차단주파수의 배수가 된다^[9].

$$f_c = \frac{1}{\sqrt{\mu_r \epsilon_r}} \times \frac{3 \times 10^8}{2a} \quad (5)$$

WR-62 도파관 크기로 계산을 하면 TE_{10} 모드의 차단 주파수는 9.49 GHz이고, TE_{20} 모드의 차단 주파수는 18.99 GHz이다. 따라서 9.49 GHz에서 18.99 GHz까지가 단일모드가 존재하는 주파수 대역이 된다. 하지만 차단 주파수 근처에서는 리플이 발생할 가능성이 있으므로 사용 대역에서 평탄한 특성을 갖도록 도파관 폭을 정하였다.

다음으로는 전력이 결합되는 부분인 원형 캐비티를 설계하였다. 원형 캐비티의 크기는 결합 되는 수에 따라 달라지며, 식 (6)으로부터 계산된다^[10].

$$\frac{R}{2\sin(180^\circ/N)} + (W_1 \cdot \cot(180^\circ/N)/2) \quad (6)$$

여기서, R 은 원형 캐비티의 반지름을 나타내고, W_1 은 도파관 끝의 이격 거리를 나타낸다. 그리고 N 은 radial combiner의 결합 개수이다. 위에서 설명한 내용과 식 (6)을 이용하여 W , W_1 , R 값에 대한 초기 값을 정한 후 그림 6과 같이 16-way cavity radial combiner를 모델링하였다. 16개의 peripheral probe는 고효율 매칭을 위해서 설계 대역에 맞게 최적화 되어진 원형 디스크를 이용하였으며, center connector는 별도의 원형 디스크는 사용하지 않고, 최적화된 길이를 갖는 inner conductor를 이용해서 매칭하였다.

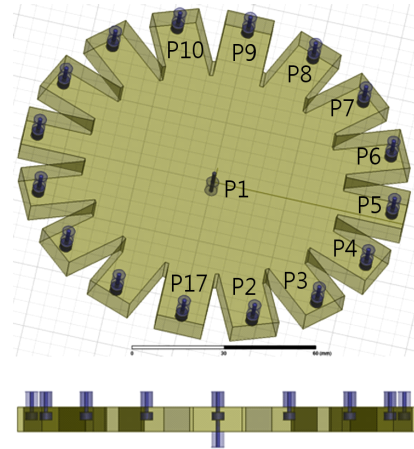


그림 6. 시뮬레이션 모델링
Fig. 6. Simulation modelling.

실제 제작함에 있어서 고출력 증폭기의 크기가 중요한 요소였기 때문에 반지름 R 을 최소화하기 위하여 초기 값에서 EM 설계 툴을 이용하여 상당한 최적화 설계가 진행되었다. 최종적으로 설계된 값은 W 는 15.8 mm, W_1 은 22.5도, R 은 43 mm이다.

그림 7에 그림 6의 single ended 모델링 구조에 대한 삽입 손실 및 반사손실 시뮬레이션 결과를 나타내었다. 설계 대역에서 삽입 손실 0.15 dB 이하, 반사손실 20 dB 이하의 우수한 값을 얻었다. 이 구조의 combiner는 중심인

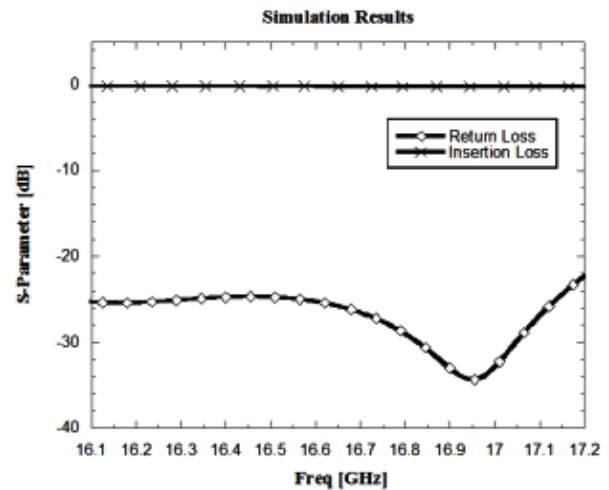


그림 7. 삽입 손실 및 반사손실 시뮬레이션 결과
Fig. 7. Simulation results for insertion loss and return loss.

center connector 포트와 모든 16개 peripheral probe 포트 간의 거리가 같기 때문에 위상과 진폭도 동일한 특성을 갖는다. 이런 이유로 center connector 포트와 16개의 peripheral probe 포트 각각에서 동일한 반사손실과 삽입 손실을 갖는다.

그림 8에 peripheral probe 포트 간의 격리도 시뮬레이션 결과를 나타내었다. 그림 6에 peripheral probe 포트에 대한 정의를 나타내었는데, 대칭 구조인 관계로 P2와 P10을 연결하는 중심선 기준으로 P2와 오른쪽에 위치한 포트들과 왼쪽에 위치한 포트들 간의 격리도가 동일하여 결과는 P2와 오른쪽에 위치한 포트들 간의 결과만 나타내었다.

격리도 시뮬레이션 결과에서 주목할 만한 점은 바로 인접한 포트들(P3, P4)과의 격리도는 대략 15 dB 이하로 매우 양호한 반면, 대칭면에 위치한 포트들(P9, P10)과의 격리도는 상대적으로 나쁘다는 점이다. 이 같은 결과는 이 포트들이 진행하는 파와 동일한 선상에 위치했기 때문인 것으로 추정된다. 시뮬레이션 결과로 얻은 9 dB 이하의 격리도가 이후 제작할 SSPA에 적용하는 데 있어서 문제가 되지 않았기 때문에 본 논문에서는 추가적인 분석을 진행하지 않았다.

V. Ku 대역 고출력 Radial Combiner 측정

앞 장의 과정을 통해 설계된 치수로 16-way combiner를

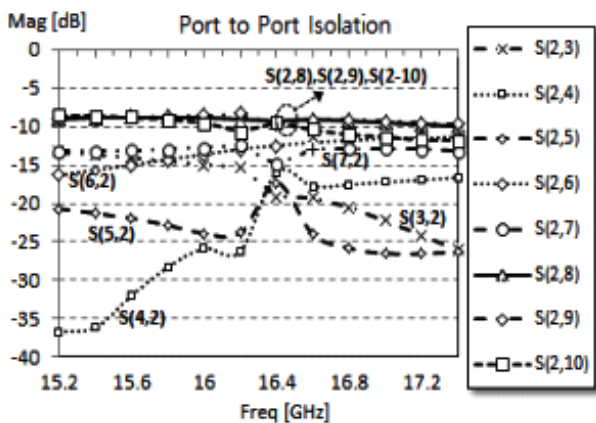


그림 8. 격리도 시뮬레이션 결과
Fig. 8. Isolation simulation result.

일체형 기구로 제작하였으며, 그림 9에 제작 사진을 나타내었다.

여기서 peripheral probe는 특수한 형태라 커넥터 업체에 주문 제작하였다.

제작된 16-way combiner의 삽입 손실과 반사손실에 대한 시뮬레이션 및 측정결과를 그림 10에 나타내었다. 실제 측정 결과 시뮬레이션 결과에 비해 대역폭이 약간 축소되었다. 특히, 17 GHz 이상에서 삽입 손실의 리플이 발생하였는데, 이것은 peripheral probe 포트에 삽입되는 주문 제작한 probe와 SMA 커넥터의 접점이 물리적으로 완벽하지 않아 발생한 것으로 판단된다.

그림 10에서 나타난 측정 결과는 center connector인 P1과 peripheral probe 포트 P2 간의 결과이며, 이때 다른 15개

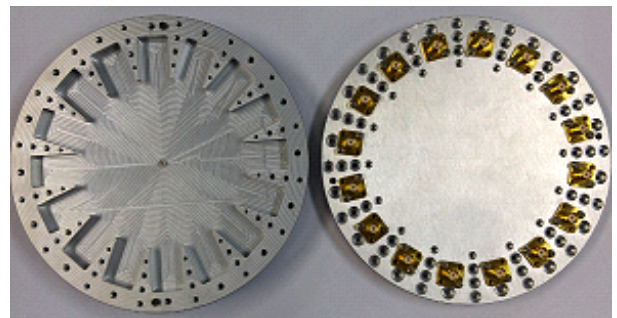


그림 9. 16-way cavity radial combiner 사진
Fig. 9. Picture of the 16-way cavity radial combiner.

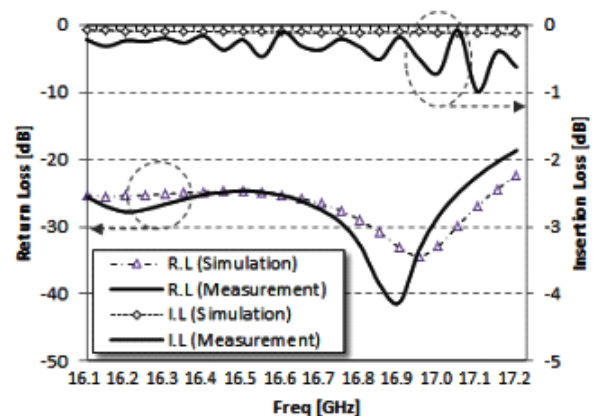


그림 10. 삽입 손실 및 반사 손실 시뮬레이션 및 측정 결과
Fig. 10. Simulation and measurement results of insertion loss and return loss.

peripheral probe 포트는 모두 50옴으로 종단시킨 상태였다. P1과 다른 15개의 peripheral probe 포트 간의 특성도 모두 시험하였는데, 가공 정밀도와 커넥터 조립도에 의해 포트별로 결과가 약간 상이하였지만, 대체로 그림 10의 결과에서 크게 벗어나지 않았다.

16-way combiner를 이용하여 SSPA를 제작하기 위해서는 전력분배 및 전력결합 목적으로 2대의 combiner가 필요하며, 이런 이유로 16-way cavity radial combiner를 2대 제작하였다. 그림 11에 제작된 2대의 combiner에 대한 back to back 측정 사진을, 그림 12에 측정 결과를 각각 나타내었다.

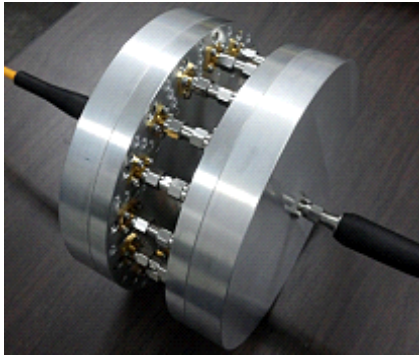


그림 11. Back to back 측정 사진

Fig. 11. Back to back measurement photo.

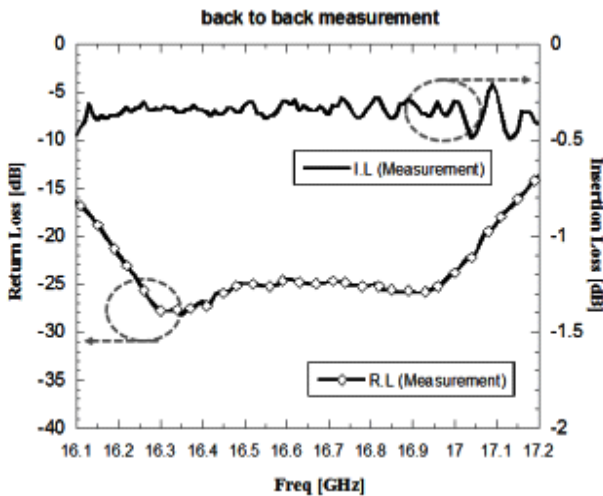


그림 12. Back to back 측정 결과

Fig. 12. Back to back measurement results.

측정 결과, 반사 손실은 전 대역에서 14 dB 이하, 삽입 손실은 0.5 dB 이하의 결과를 얻었다. 그림 10의 single ended에 대한 측정 결과와 비교하여 16.3 GHz 부근의 폴에 대한 결과는 거의 동일하나, 16.9 GHz 부근의 폴에 대한 결과는 다소 나빠진 상태이다. 이것은 16-way combiner 2대의 특성이 완전히 동일하지 않았고, 또한 back to back으로 시험하였기 때문인 것으로 생각된다.

측정 결과에서 결합 효율은 식 (7)로부터 구할 수 있다.

$$\eta_c \cong \sqrt{\frac{|S_{21}|^2}{1 - |S_{11}|^2}} \quad (7)$$

위에서 언급되었듯이, 제안된 16-way cavity radial combiner는 SSPA를 제작하는 것이 주된 목적이라, back to back으로 시험한 2대에 대한 측정 결과가 single ended 측정 결과에 비해 평균적인 특성분석에 더 적합한 것으로 생각되어 출력 결합 효율은 back to back 시험 결과를 토대로 계산하였다.

16-way cavity radial combiner 2대의 특성이 동일하다는 가정 하에 측정된 삽입 손실을 반으로 나눈 다음, 식 (7)에 대입하여 출력 결합 효율을 계산하면 그림 13의 그래프와 같다.

표 5에 back to back 측정 구성에 대한 측정 결과를 정리하였다. 단품 기준 삽입 손실은 0.235 dB 이하, center connector 포트의 반사손실은 14 dB 이하, 출력 결합 효율

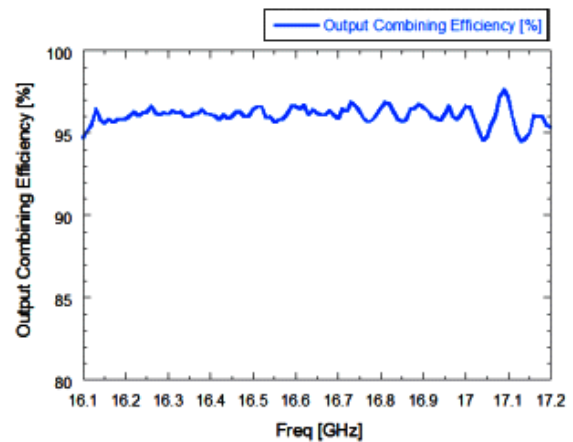


그림 13. 출력 결합 효율

Fig. 13. Output combining efficiency.

표 5. Back to back 측정 결과 정리

Table 5. Summary of back to back measurement results.

Freq [GHz]	R.L [dB]	I.L [dB]	Output I.L [dB]	Output combining efficiency [%]
16.1	-16.42	-0.47	-0.235	94.70
16.2	-21.91	-0.36	-0.180	95.87
16.3	-27.72	-0.34	-0.170	96.12
16.4	-26.81	-0.34	-0.170	96.13
16.5	-24.96	-0.31	-0.155	96.42
16.6	-24.47	-0.29	-0.145	96.62
16.7	-24.74	-0.36	-0.180	95.86
16.8	-25.09	-0.31	-0.155	96.47
16.9	-25.78	-0.30	-0.150	96.57
17.0	-23.81	-0.29	-0.145	96.65
17.1	-18.60	-0.24	-0.120	97.20
17.2	-14.01	-0.41	-0.205	95.33

은 94.7 % 이상을 얻었다.

VI. 결 론

본 논문에서는 Ku 대역 수 kW SSPA에 적용 가능한 16-way cavity radial combiner에 대해서 연구를 하였다.

이 combiner는 single ended 구조로 시뮬레이션 하여 단품에 대한 삽입 손실과 반사손실을 측정한 결과 0.15 dB 이하의 삽입 손실과 18 dB 이하의 반사손실을 얻었다. 특히, SSPA에 적용하기 위해 2대를 제작한 후 back to back으로 연결하여 삽입 손실과 반사손실을 측정하였는데, 0.5 dB 이하의 반사 손실, 14 dB 이하의 반사 손실을 얻었으며, 관련 수식을 통해 94.7 % 이상의 출력 결합 효율을 갖는 것으로 계산되었다. 그리고 고주파 대역에서 N-Way cavity radial combiner는 Wilkinson combiner와 같은 다단 구조의 N-way combiner에 비해 매우 우수한 결합 효율을 갖고 있음도 확인하였다.

결론적으로, 이렇게 설계된 16-way cavity radial combiner는 고효율 고효출력을 요구하는 고주파 SSPA에 매우 적합한 구조로 향후 TWTA를 대체하는 SSPA 제작에 있어서 핵심 기술로 더욱 주목받을 것으로 기대된다.

References

- [1] A. E. Fathy, G. Hegazi, and R. Kazemi, "Overview of radial combiners", *IEEE International Microwave Symposium*, USA, p. 3, 2015.
- [2] K. J. Russell, "Microwave power combining techniques", *IEEE Trans. Microw. Theory Tech.*, vol. MTT-27, no. 5, 1979.
- [3] Y. P. Hong, D. F. Kimball, P. M. Asbeck, Jong-Gwan Yook, and L. E. Larson, "Single-ended and differential radial power combiners implemented with a compact broad band probe", *IEEE Microwave Theory Tech.*, vol. 58, no. 6, pp. 1565-1572, 2010.
- [4] Amir Mortazawi, Bob York, "Quasi-optical and spatial power combining structure", *IEEE International Microwave Symposium*, USA, pp. 3, 2015.
- [5] Robert A. Y., "Some considerations for optimal efficiency and low noise in large power combiners", *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, no. 8, pp. 1477-1482, 2001.
- [6] Mehdi, G. *A New Compact Broadband Radial Power Combiner*. Berlin University, 2012.
- [7] Dirk I. L. de Villiers, Pieter W. van der Walt, and Petrie Meyer, "Design of conical transmission line power combiners using tapered line matching sections", *IEEE Transactions on Microwave Theory and Techniques*, vol. 56, no. 6, 2008.
- [8] Mehdi. G., *A New Compact Broadband Radial Power Combiner*. Berlin University, 2012.
- [9] 최진주, *초고주파 공학 2판*, Infinity Books, p. 132, 2007.
- [10] K. Song, F. Zhang, S. Hu, and Y. Fan, "Ku-band 200-W pulsed power amplifier based on waveguide spatially power-combining technique for industrial applications", *IEEE Transactions on Industrial Electroniss*, vol. 61, issue 8, 2013.
- [11] Pengcheng, J., "Broad-band high-power amplifier using spatial power-combining technique", University of California. Santa Barbara, 2002.

윤 성 현



1999년 2월: 부산대학교 컴퓨터공학과 (공학사)
 2001년 2월: 부산대학교 컴퓨터공학과 (공학석사)
 2003년 4월: 국방기술품질원 항공센터, 유도전자센터 선임연구원
 [주 관심분야] RF Power Amplifier, RF Combiner, 항공용 레이더체계

이 복 형



1999년 2월: 동국대학교 전자공학과 (공학사)
 2006년 2월: 동국대학교 전자공학과 (공학박사)
 2007년 7월~현재: 한화탈레스 AESA 레이다 개발센터 수석연구원
 [주 관심분야] RF Power Amplifier, Radar TRM, GaN Transistor, AESA Radar System

김 시 옥



2006년 8월: 경북대학교 전자전기컴퓨터학부 (공학사)
 2014년 8월: 경북대학교 산업공학과 회로 및 시스템전공 (공학석사)
 2012년 12월~현재: 국방기술품질원 선임연구원
 [주 관심분야] RF Power Amplifier, GaN Transistor, Spatial Combiner, Radar & TRM

전 용 규



2005년 2월: 두원공과대학교 전기과 (전문학사)
 2005년 2월~2007년 8월: 라이콤 개발팀 연구원
 2008년 4월~현재: 브로던 개발팀 과장
 [주 관심분야] RF Power Amplifier, Radar, GaN Transistor

이 수 현



2009년 2월: 대전대학교 통신공학과 (공학사)
 2011년 2월: 광운대학교 전자공학과 (공학석사)
 2014년 8월~현재: 알에프피티 연구소 선임연구원
 [주 관심분야] RF Power Amplifier, Spatial Combiner, Radial Combiner, Waveguide

김 현 규



2009년 2월: 선문대학교 전자공학과 (공학사)
 2012년 8월: 단국대학교 전자공학과 (공학석사)
 2009년 1월~현재: 브로던 개발팀 과장
 [주 관심분야] RF Power Amplifier, Radar, GaN Transistor, Radar & TRM

임 병 옥



2000년 2월: 한경대학교 전자공학과 (공학사)
 2009년 2월: 동국대학교 전자공학과 (공학박사)
 2010년 10월~현재: 한화탈레스 AESA 레이다 개발센터 전문연구원
 [주 관심분야] GaN Transistor, MMIC, Power Amplifier, Radar & TRM

유 영 근



1994년 2월: 울산대학교 전자 및 전산기공학과 (공학사)
 2008년 2월: 울산대학교 전자공학과 (공학박사)
 1996년 7월~1999년 1월: 현대전자 위성사업단 연구원
 1999년 2월~1999년 10월: 밀리트론 주임연구원
 1999년 11월~2007년 10월: 코모텍 책임연구원
 2007년 11월~현재: 브로던 연구이사
 [주 관심분야] RF Power Amplifier, Radar TRM, Millimeterwave TRM