

광대역 공간 결합 고출력 전력증폭기 개발

Development of Wideband Spatial Combined High Power Amplifier

이호선 · 박관영 · 공동욱 · 전종훈

Ho-Seon Lee · Kwan-Young Park · Tong-Ook Kong · Jong-Hoon Chun

요 약

본 논문에서는 10개 단일 증폭기를 공간 결합하여 6~18 GHz의 광대역에서 동작하는 50 W급 공간 결합 고출력 전력 증폭기를 연구하였다. 동축형 공간 결합기는 안티-포달 안테나와 같은 원리로 동작하는 핀라인-마이크로스트립 라인 변환기로 이루어져 있으며, 이 변환기는 6~18 GHz의 광대역 특성을 갖도록 설계되었다. 그러므로 공간 결합기 설계에서 가장 중요한 부분은 PCB로 구현되는 핀라인-마이크로스트립 라인 변환기의 형상이며, 이는 Klopfensein의 최적 임피던스 Taper에 근거하여 설계한다. 또한, 10개로 구성된 단일 증폭기의 공간 결합 효율을 최대화 하기 위해 증폭 기간의 이득과 위상차를 각각 제어할 수 있는 CMOS 기반의 MFC(Multi-Function Core) MMIC와 10 W급 이상의 GaN 기반 종단 PA MMIC를 직접 개발하여 단일 증폭기에 내장하였다. 제작된 공간 결합 고출력 전력증폭기는 6~18 GHz의 거의 전대역에서 50 W 이상의 양호한 출력 특성을 보여준다.

Abstract

This paper is a study of 6~18 GHz wideband high power amplifier which is composed of 10 single amplifier and coaxial type spatial power combiner. The property of this spatial power combiner is on a similar principle to antipodal antenna radiation mechanism. Therefore, the key structure of proposed spatial power combiner is the antipodal finline PCB board and the finline curve shape is numerically synthesized by using Klopfensein's optimum impedance taper. The measured CW output power of spatial combined high power amplifier is nearly 50 W. In conclusion we prove the good combining performance between the spatial power combiner and 10 single amplifier over 6~18 GHz frequency ranges. Also, we developed the key component PA and MFC MMIC which controls the phase and gain of the each amplifier, The main characteristic of MFC MMIC is to maximize combining efficiency of power amplifier.

Key words: Coaxial Type Spatial Power Combiner, High Power Amplifier, MFC, Wideband

I. 서 론

이제까지 고주파 대역에서 고출력의 전력을 위해서 클 라이스트론, 마그네트론, 진행파관과 같은 진공관 형태의

단일 소자에 고전압전원공급기를 통해서 매우 높은 전압 을 인가하는 기술을 이용하였다. 이러한 기술은 수 백 W 에서 수 kW의 고출력을 발생시킬 수 있으나, 긴 예열시 간, 5 % 이내의 짧은 듀티사이클, 짧은 수명, 수 kV 이상

「이 연구는 민군기술협력진흥원의 민군 실용화 사업지원을 받아 연구되었음.」

「광운대학교의 지원을 받아 HFSS 시뮬레이션을 진행하였음.」

알에프코어 주식회사(RFcore Co., Ltd)

· Manuscript received February 3, 2017 ; Revised March 20, 2017 ; Accepted March 24, 2017. (ID No. 20170203-007)

· Corresponding Author: Jong-Hoon Chun (e-mail: jhchun@rfcore.com)

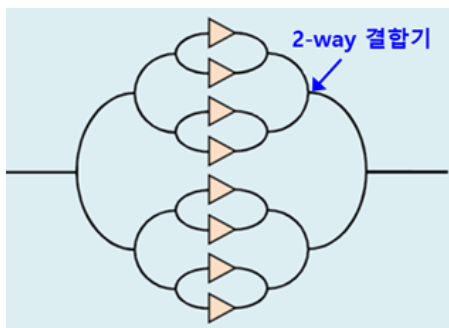
의 고전압전원공급기 및 저 신뢰성으로 송신기의 운영유지에 많은 대기시간과 비용을 차지하는 단점을 갖고 있다. 따라서 최근에는 소형/경량의 고출력 전력증폭기를 위해서 다수개의 단일증폭기를 새로운 방식으로 결합하는 연구가 해외에서 활발하게 이루어지고 있다. 윌킨슨 분배/결합기와 같은 일반적인 2-way 분배/결합기를 사용하는 기존의 Corporate 전력 결합 방식에서는, 결합하고자 하는 단일증폭기 개수 증가에 따라 2-way 분배/결합기의 숫자 및 전체 전력증폭기 크기/무게의 막대한 증가를 수반하며, 이것은 전체 전력증폭기의 막대한 전력손실로 이어진다. 더욱이 Corporate 전력 결합 방식에 사용되는 윌킨슨 분배/결합기는 이론적으로 전송선의 1/4 파장을 기준으로 설계되어지는 소자이므로, 6~18 GHz의 3옥타브에 이르는 광대역에서는 특성 구현에 제한이 많으며, 다단으로 대역폭을 넓혔다고 하더라도 Corporate 방식의 근본적인 문제점은 해결할 수 없다. 그에 반해서 동축선이나

도파관과 같은 제한된 공간 내에서 광학 또는 안테나의 원리를 이용하여 다수개의 단일증폭기를 동시에 결합하는 공간 결합 방식은 위에서 설명한 Corporate 방식의 결합 문제를 극복할 수 있는 대안으로 제시된다. 그림 1은 일반적인 Corporate 방식의 결합과 공간 결합 방식에 대한 개념도이다. 이에 본 논문에서는 6~18 GHz의 광대역에서 10개의 단일증폭기를 동축형 공간결합기로 결합한 50 W급 공간결합 전력증폭기를 개발하고, 그에 따른 공간결합 성능을 검증한다. 또한, 자체 개발한 이득/실시간 지연 제어소자 MFC(Multi-Function Chip) MMIC를 이용하여 각각의 단일 증폭기 사이의 위상 및 이득 차이를 최소화하여 공간 결합 효율을 최대화 하였다.

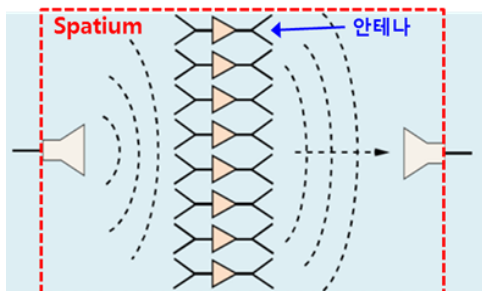
II. 동축형 공간 결합기 설계 및 제작

그림 2의 구조에서 핀라인-마이크로스트립 라인 변환기(이하 핀라인 변환기) 10개는 PCB의 형태이며, 동축선로의 중심부에 반경 방향으로 대칭적으로 존재한다. 동축선로의 중심부에는 이러한 10개의 핀라인 변환기 PCB 10개가 삽입되기 위한 적절한 공간이 필요하며, 그에 따라 50 Ω 특성 저항이 아닌 적당한 내심과 외피 직경의 임의 특성 저항을 갖는다. 동축선의 TEM 모드 입사 전계는 다수개의 핀라인 변환기로 분배되어, TE 모드 형태로 각각의 핀라인 변환기에 입사되어 마이크로스트립 라인의 TEM 모드로 변환되며, 이는 다시 반대 과정을 통해서 동축선로 출력에서 하나로 결합된다. 이 과정은 일반적인 광대역의 비발디 안테나에서 TE 모드가 TEM 모드로 변환되는 원리와 같으며, 더 정확히는 핀라인 변환기는 비발디 안테나가 변형된 안티-포달(Anti-Podal) 안테나 형태이다.

일반적인 관점에서 그림 2의 동축형 공간 결합기의 원리를 설명하면 다음과 같다. 동축선로에 입사된 전계는 10개 PCB의 Ground 면에 의해 동축선로의 내심과 외피는 서로 단락되어 입사전계는 동축선로 중심부에서 전반사가 일어나며, 동축선로 전체에서는 전계 분포가 일정한 정재파가 형성된다. 따라서 이러한 동축선로상의 정재파로부터 전기적인 결합(coupling)을 유도할 수 있는 구조를 PCB상에 구현하면 동축선로에 입사된 전계는 다수개



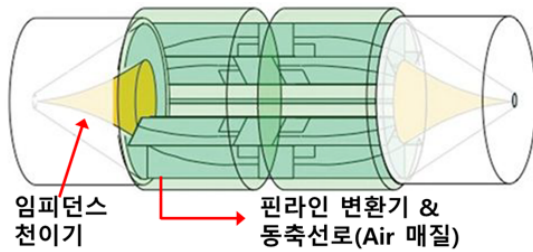
(a) Corporate 전력 결합 구조
(a) Corporate power combining structure



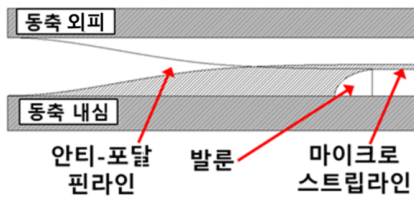
(b) 공간 전력 결합 구조
(b) Spatial power combining structure

그림 1. 전력 결합 방식 비교

Fig. 1. Comparison of power combining method.



(a) 공간 결합기의 구성
(a) Structure of spatial power combiner



(b) 핀라인-마이크로스트립 라인 변환기 구조
(b) Structure of fin to micro-strip transformation

그림 2. 동축형 공간 결합기 구조
Fig. 2. Configuration of coaxial type spatial power combiner.

의 PCB로 모두 분배되면서 우회 진행하게 된다. 이와 같은 현상을 위해서는, 이러한 동축선로의 정재파로부터 광대역의 전기적 결합을 유도하기 위한 특별한 구조가 필요하며, 이러한 특별한 구조가 **Balanced** 타입으로 전기적 결합을 할 수 있는 안티-포달 안테나이다. 즉, 10개의 핀라인 변환기는 동축선로 내에서 내심과 외피를 서로 단락시키는 역할과 동시에 PCB상의 마이크로스트립 라인에 광대역의 결합 구조를 제공하는 역할을 동시에 한다.

설계된 핀라인 변환기와 그에 따른 동축형 공간 결합기의 중심부 동축 선로의 특성 저항은 58.85 Ω (내심/외피 직경: 9.6 mm/25.6 mm)이며, 이때 안티-포달 안테나의 핀라인 커브 모양은 그림 3과 아래 식에 의한 Klopfenstein의 최적 임피던스 Taper에 의해 계산 설계한다. 그림 3에서 Z_L 는 핀라인 변환기 중심부의 마이크로스트립 라인 특성 저항 50 Ω 이며, Z_0 는 58.85 Ω 의 특성 저항 동축선로가 10개로 핀라인 변환기로 병렬 분배되므로, 10개가 병렬 연결되어 58.85 Ω 를 이루는

$$\ln\left(\frac{Z(\theta)}{Z_0}\right) = \frac{1}{2} \ln\left(\frac{Z_L}{Z_0}\right) + \Gamma_m A^2 \int_0^x \frac{I_1(A\sqrt{1-y^2})}{A\sqrt{1-y^2}} dy$$

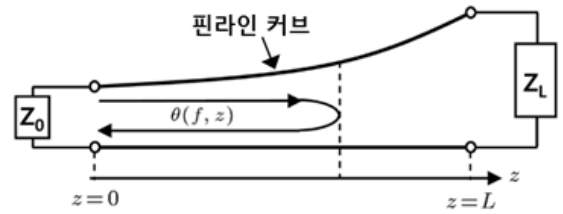


그림 3. Fin line taper의 임피던스 모델
Fig. 3. Impedance model of fin line taper.

여기서

$$A = \cosh^{-1}\left(\frac{\Gamma_0}{\Gamma_m}\right)$$

$$\Gamma_0 = \frac{1}{2} \ln\left(\frac{Z_L}{Z_0}\right)$$

$$\theta = \theta(f, z) = 2 \int_0^z \beta(f, z') dz'$$

$$x = \frac{2\theta}{\theta_t} - 1$$

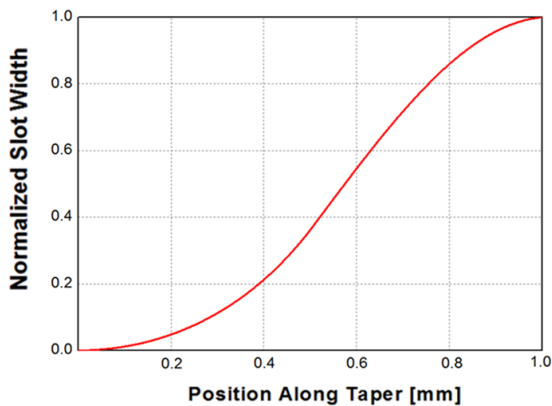
$$\theta_t = \theta|_{z=L}$$

$I_1(x)$: 제1종 변형 베셀 함수

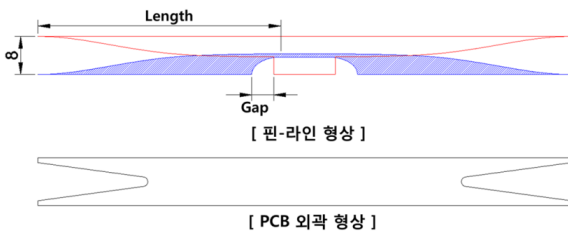
저항값 588.5 Ω 이 되게 된다. $\theta(f, z)$ 는 핀-라인의 Taper 상에서 전달 위상으로 주파수와 거리에 따라 다른 값을 갖는다. 또한, Γ_m 은 목표로 하는 반사계수로써 그 크기가 작아질수록 커브는 일정한 모양으로 수렴한다.

또한, 입출력 포트의 기준 임피던스 50 Ω 과 10개 핀라인 변환기가 존재하는 58.85 Ω 의 동축선을 연결하는 그림 2(a)의 임피던스 천이기는 단순 사선 모양의 Linear Taper로 한다. 통상적으로 임피던스 천이기는 Linear Taper가 아닌 Triangular Function Taper의 모양을 많이 사용하나, 임피던스가 50 Ω 과 큰 차이가 없는 경우에는 Triangular Function Taper는 Linear Taper와 그 모양이 거의 똑같게 되어 두 개의 Taper 형상을 구분하는 것은 기구적으로 의미가 없으며, 따라서 기구 제작의 편의를 위해서 Linear Taper로 선정한다.

위 식에 근거하여 계산된 커브의 형상과 설계된 핀라인 변환기를 그림 4에 나타내었다. 계산된 핀라인 Taper의 커브 형상을 바탕으로 상용 EM 시뮬레이션 Tool인 HFSS로 시뮬레이션하며, 시행착오 과정을 반복한다. 그림 4에서 표시한 핀라인 변환기의 주요 설계 변수에서 폭



(a) 핀라인 taper의 커브 모양
(a) Shape of fin line taper curve



(b) 핀라인 변환기 PCB
(b) Fin to micro-strip transform PCB

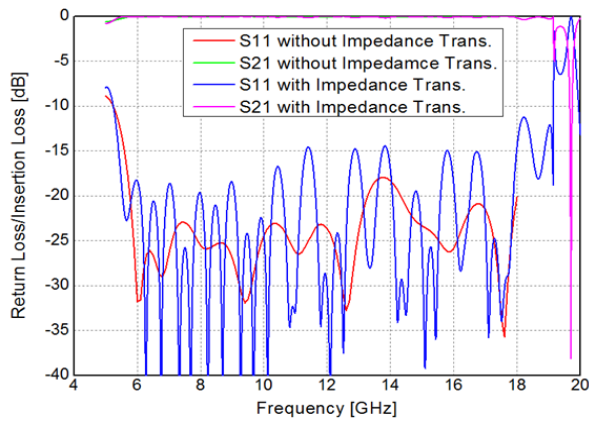
그림 4. 핀라인 변환기의 설계 결과
Fig. 4. Fin to micro-strip transformation design results.

8 mm는 동축선로의 특성 임피던스를 결정짓는 주요 치수이며, 6~18 GHz의 대역폭에서 고차모드가 발생되지 않는 최대한의 길이가 되도록 한다. 통상적으로 넓은 주파수 대역에서 신호를 전기적으로 결합하기 위해서는 그 폭이 크면 클수록 좋겠지만, 폭이 어느 정도 이상 커지게 되면 동축 선로에 고차 모드 왜곡이 발생한다. 고차모드의 발생 여부는 EM 시뮬레이션 과정을 통해서 쉽게 확인할 수 있으며, 고차 모드 발생 시에는 그 폭을 미세하게 연속적으로 줄여 나가는 과정을 반복하여 고차모드 발생 지점을 약 19.0 GHz 내외가 되도록 한다. 만약에 고차 모드가 20 GHz 이상이면, 전기적 결합을 위한 핀라인 변환기의 폭이 지나치게 작다는 반증이므로 적절하지 않다. 그림 4에 표시한 핀라인 Taper의 길이 'Length' 역시 넓은 대역폭에서 필요로 하는 전기적 결합을 위한 적절한 길이가 되도록 한다. 다만, 그 길이가 짧을 경우에는 낮은 주파수에서 전기적인 결합이 부족하여 낮은 주파수에서

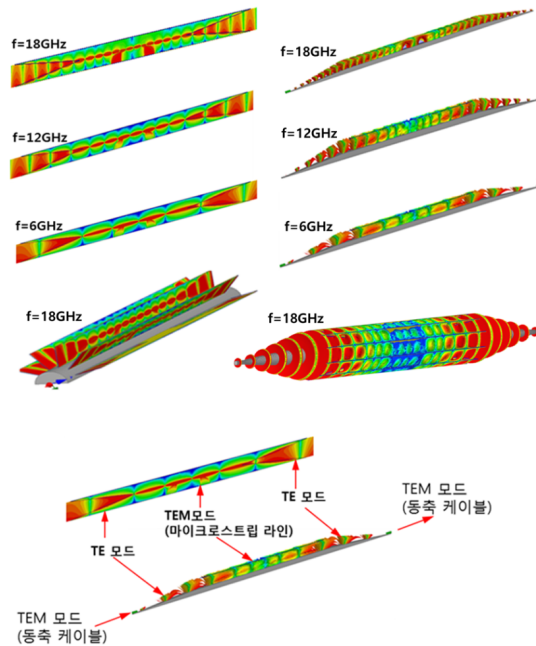
는 전달 특성을 형성하지 못하며, 그 길이를 너무 길면 대역내의 특정 주파수에서 전기적인 결합이 너무 강하여 반사손실 턴어 오름(over-shoot) 등의 이상 왜곡 현상이 발생한다. 또한, 핀라인 Taper의 길이 'Length'와 함께 안티-포달 안테나에서 Balun 역할을 하는 그림 4의 'Gap'의 치수도 동시에 조정하여 최적의 전달 특성을 갖도록 핀라인 변환기를 설계한다.

그림 5는 위의 과정을 반복하여 설계된 최종 동축형 공간 결합기의 시뮬레이션 결과이다. 우선, 그림 5(b)의 전계 분포에서 10개의 핀라인 변환기는 완전 독립적으로 동작하는 것을 확인할 수 있다. 이와 같이 동축형 공간 결합기 내의 핀라인 변환기는 대칭적인 구조 및 독립적인 동작 특성으로 인해서 1개 핀라인 변환기 시뮬레이션만으로 전체 구조의 시뮬레이션을 대체할 수 있으며, 그에 따라 시뮬레이션 시간을 대폭 단축할 수 있다. 그림 5(a)에서 임피던스 천이기가 없을 때의 동축형 공간 결합기의 설계 결과, 일부를 제외한 6~18 GHz 거의 전 주파수 대역에서 -20 dB 이하의 반사손실 특성과 그에 따른 왜곡 없는 전달 특성을 보여주며, Linear Taper의 임피던스 천이기를 포함한 전체 동축형 공간 결합기에서는 -15 dB 이하의 반사손실 특성을 나타낸다. 또한, 그림 5(a)에서 19 GHz 근처에서 고차 모드 발생으로 인하여 전달 특성이 갑자기 왜곡되는 것을 확인할 수 있다. 그림 5(b)의 전계 분포에서는 공간 결합기 내에서 모드 변환 과정을 나타내었으며, 이는 6~18 GHz 전체 대역에서 왜곡 없이 동일하다.

그림 6(a)는 동축형 공간 결합기의 제작 과정을 나타낸다. PCB로 구현되는 10개 핀라인 변환기를 삽입하기 위해서 공간 결합기의 몸통을 10등분하여 제작하였고, 이때 동축 선로의 내심과 외피는 서로 연결되어 하나의 기구가 되도록 하였다. 핀라인 변환기 PCB는 Roger社 RO-4003($\epsilon_r=3.38$, 두께=0.3 mm) 기판을 이용하였다. 공간 결합기 내에 10개의 단일 증폭기가 삽입 될 것을 고려하여, 제작하는 공간 결합기는 Screw 체결 방식으로 완전 조립 및 분해가 가능하도록 기구를 제작하였다. 그림 6(b)는 제작된 동축형 공간 결합기의 측정 결과이다. 8.05 GHz에서 반사손실의 Over-shoot 발생한 것을 제외하고는 전 영역에서 -10 dB 이하의 반사손실 특성을 보여준다. 통상



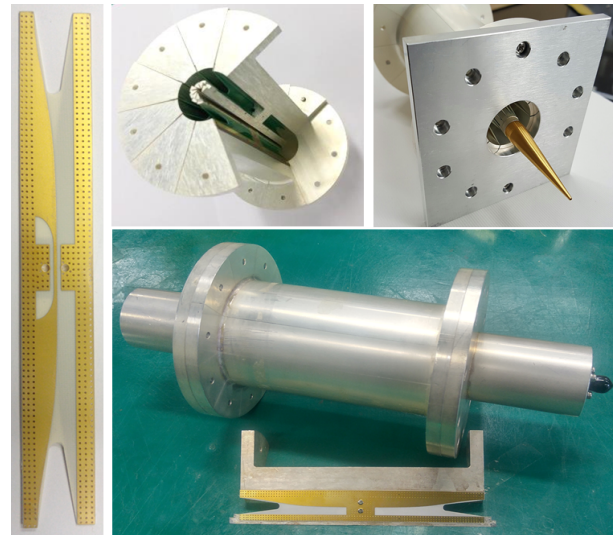
(a) 반사 손실 및 전달 특성
(a) Return loss & transmission property



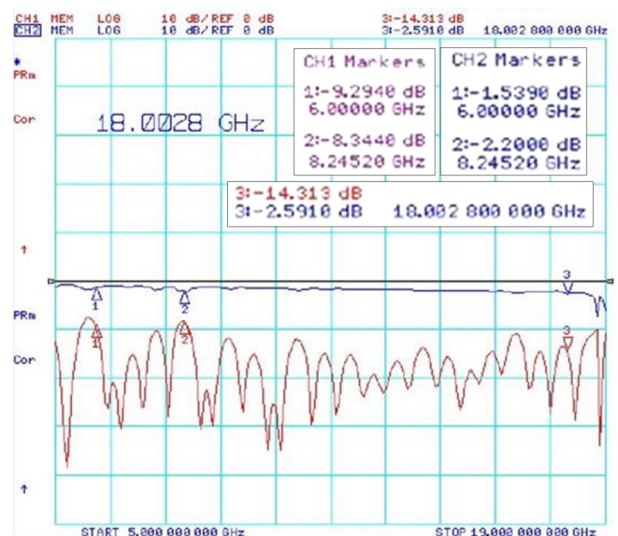
(b) 전계 분포
(b) Field distribution

그림 5. 동축형 공간 결합기 시뮬레이션 결과
Fig. 5. Simulation results of coaxial type spatial power combiner.

적으로 -2.0 dB 내외의 삽입손실이지만, 최대 -2.6 dB의 삽입손실이 확인된다. 이는 10개로 조각난 동축 선로 기구들을 조립함에 있어서 기구 오차가 절대적으로 영향을 미친다. 즉, 공간결합 전력증폭기를 제작함에 있어서, 이와 같이 정밀한 기구 가공은 설계 과정 못지 않게 매우



(a) 제작 사진
(a) Photograph of fabrication



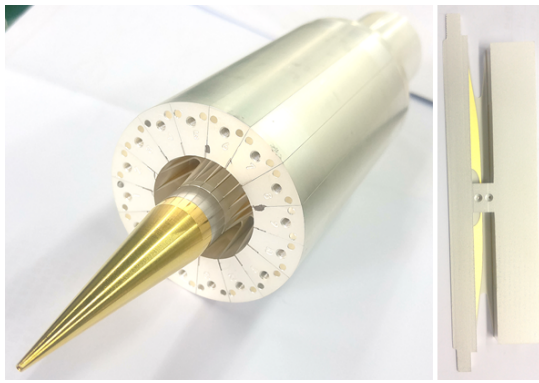
(b) 측정 결과
(b) Measurement result

그림 6. 동축형 공간 결합기의 제작 및 측정
Fig. 6. Fabrication & measurement of spatial power combiner.

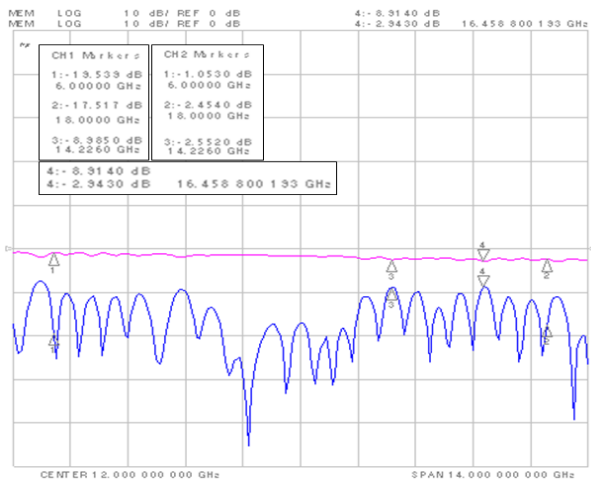
중요하다.

덧붙여서, 그림 3에서 설계된 핀라인 변환기 1개는 588.5Ω 의 특성 임피던스를 핀라인 변환기의 50Ω 마이크로스트립 라인으로 임피던스 천이하는 역할을 한다. 따라서 위의 임피던스 변환 관계를 적절히 이용하면 공

간 결합하고자 하는 개수를 10개가 아닌 임의의 개수로 확장 가능하며, 그에 따른 결합하고자 하는 단일 증폭기의 수를 적절하게 조정할 수 있다. 그림 7은 16개 분배/결합의 동축형 공간 결합기의 제작 형상과 측정 결과이다. 즉, 하나의 핀라인 변환기 입력 임피던스 588.5 Ω 이 16개 병렬 연결되어 있으므로, 중심부 동축선로의 특성 저항은 36.78 Ω 이며, 앞서 10개 공간 결합에서의 58.85 Ω 동축 선로 특성 저항값만 다르게 적용하면 된다. 16개 분배/결합의 동축형 공간 결합기 측정 결과, 양호한 전달 특성이 확인되며, 이로써 동축형 공간 결합기는 공간 결합하는 단일 증폭기 개수에 대한 확장성을 검증하였다.



(a) 제작 사진
(a) Photograph of fabrication



(b) 측정 결과
(b) Measurement result

그림 7. 16-분배/결합 동축형 공간 결합기
Fig. 7. 16-way coaxial type spatial power combiner.

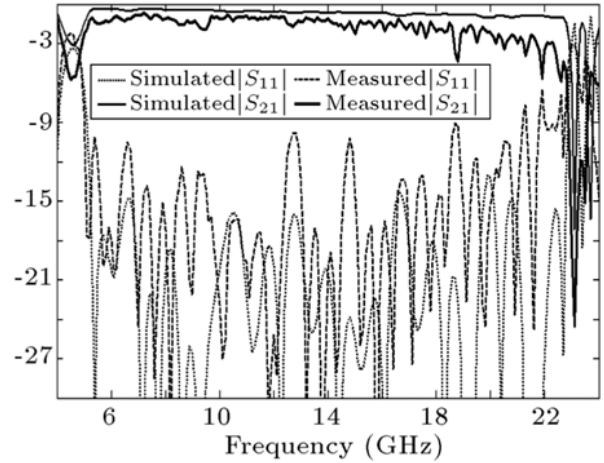
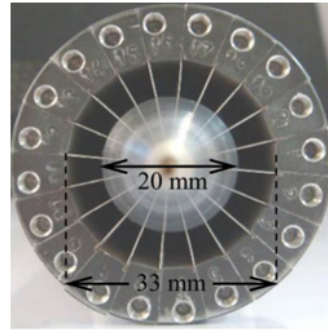


그림 8. 해외 개발 사례
Fig. 8. Example of foreign development.

그림 8은 20개 분배/결합의 동축형 공간 결합기의 해외 개발 사례이다.^[1] 본 논문에서의 설계 및 제작 결과와 비교하여, 시뮬레이션에서의 -15 dB 정도 반사손실과 측정에서의 최대 -9 dB 정도 반사손실 특성이 확인되며, 이는 앞서 소개한 본 논문의 설계 및 제작 결과와 유사하다. 또한, 삽입 손실의 평탄도 및 리플(Ripple)의 정도는 본 논문에서의 제작 결과가 약간 더 우수함을 볼 수 있다.

III. 단일 증폭기의 제작

그림 9의 공간결합 전력증폭기의 버짓(Budget)에 의해서 38.5 dBm(7.1 W) 출력을 가지는 단일증폭기를 제작한다. 단지 실제 제작한 동축형 공간 결합기의 최대 전달 손실은 그림 6에서 -2.6 dB이지만, 그림 9의 버짓에서는 추가적인 여유(Margin)를 고려하여 전달 손실을 -3.0 dB이라 가정하였다. 공간결합 전력증폭기의 전체 출력 전력은 동축형 공간 결합기 출력부에 의해서만 영향을

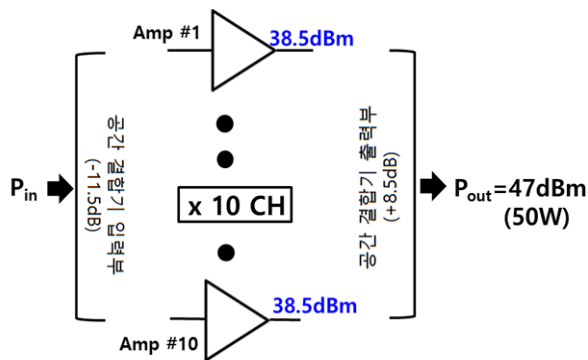


그림 9. 공간 결합 전력 증폭기 버짓
Fig. 9. Budget of spatial combined amplifier.

받으므로, 버짓 계산에서 가정된 전체손실 -3.0 dB의 반에 해당되는 -1.5 dB가 공간결합 전력증폭기의 출력 손실이다. 따라서 그림 9에서는 10개 단일증폭기가 손실 없이 공간 결합되면 $+10$ dB이지만 -1.5 dB의 손실을 고려하여, $+8.5$ dB로 표기된다. 똑같은 이유로 동축형 공간 결합기 입력측에서는 -10 dB가 아닌 -11.5 dB로 입사 전력이 분배된다.

그림 10은 제작된 단일증폭기의 제작 형상과 구성을 나타낸다. 그림에서 표시된 종단의 PA MMIC와 MFC MMIC는 직접 개발한 소자를 사용한다. 종단 PA MMIC

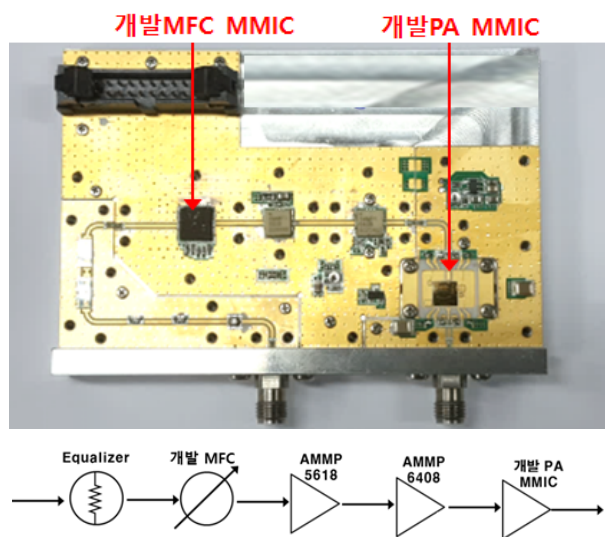


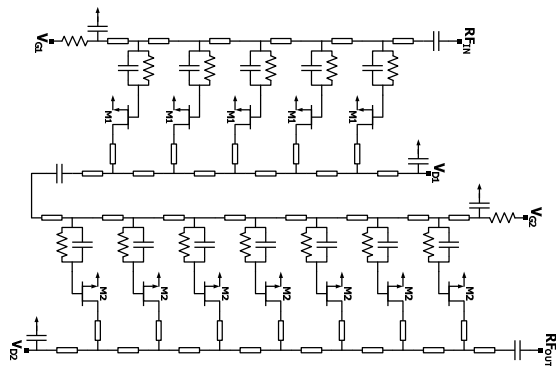
그림 10. 단일증폭기의 형상 및 구성
Fig. 10. Configuration & composition of single amplifier.

는 대만의 Winsemi社의 공정을 이용하여 개발하였으며, 필요로 하는 38.5 dBm(7.1 W)의 단일 증폭기 출력에 여유 (Margin)을 감안하여 최소 40 dBm(10 W) 출력을 갖도록 제작하였다. CMOS 기반의 MFC MMIC는 튜닝 비트를 포함하여 7비트로 동작하며, 실제 단일증폭기 내에서는 6비트로 이득과 실시간 지연(Thru Time Delay)을 제어한다.

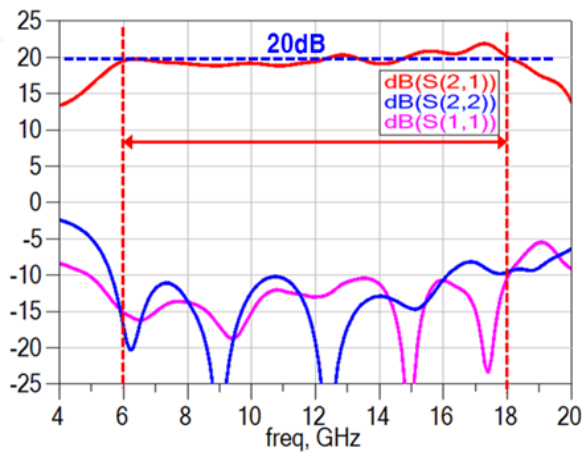
또한 MFC MMIC의 출력으로부터 종단 PA MMIC를 구동하기 위한 2개의 구동단 AMMP5618/6408(Avago社)이 위치하며, 넓은 대역에서 이득 평탄도를 향상시키기 위한 이득 등화기(Equalizer)가 증폭기의 단일 증폭기의 맨앞에 존재한다. 제작된 단일증폭기는 동축형 공간 결합기와의 결합 형상을 고려하여 입출력의 경로가 구부림(bending)을 갖는다.

그림 11은 개발된 PA MMIC의 회로도와 함께 칩 상태에서의 소신호 및 출력 특성을 측정한 결과이다. 개발된 PA MMIC는 이득과 출력을 높이기 위해서 구동단과 출력단으로 구성되며, 광대역 동작을 위해서 Distributed 구조로 설계하였다. 측정 결과, $6\sim 18$ GHz 전대역에서 20 dB 내외의 소신호 이득과 -10 dB 내외의 반사손실이 확인되며, 40 dBm 이상의 출력 특성을 확인할 수 있다.

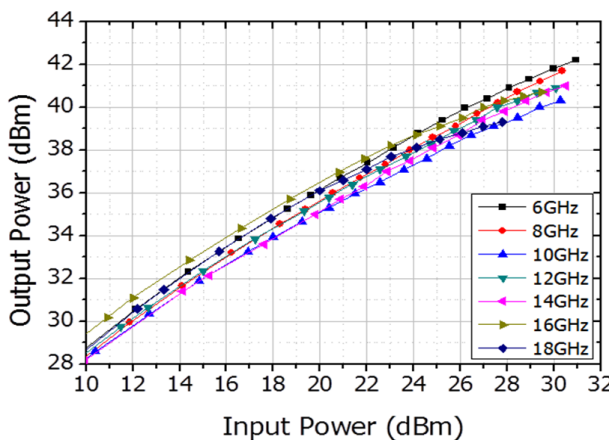
일반적으로, 여러 개의 단일 증폭기를 동축형 공간결합기와 같은 구조를 이용하여 동시에 결합하여 하나의 고출력으로 발생시킬 경우, 각 출력단의 경로차에 따른 위상 차이와 출력 차이에 의해서 출력 결합효과가 낮아지게 된다. 특히 아래 그림 14와 같이 동축형 공간결합기와 단일 증폭기가 결합 시, 단일 증폭기의 입출력은 SMA 커넥터에서 핀라인 커브의 안티-포달 안테나로 바뀌며, 동시에 동축형 공간 결합기 내부라는 매우 복잡한 환경 아래 놓이게 된다. 따라서 단일 증폭기는 전달 특성을 포함하여 정상 동작 여부 자체를 확인할 수 없는 환경이 되며, 그에 대한 단일 증폭기의 튜닝 및 기타 필요 조치가 불가능하다. 또한, 앞서 설명하였듯이, 동축선로에 삽입된 핀라인 변환기 PCB는 금속면과의 조립 상태에 따라서 단일 증폭기의 전달 특성은 민감하게 영향을 받을 것이라 예상된다. 따라서 이러한 문제점을 예상하여 실시간 지연과 이득을 제어할 수 있는 CMOS MFC MMIC 칩을 단일 증폭기에 적용하며, 최종 완성된 공간 결합 전력증폭에서는 외부 컴퓨터를 이용한 MFC 제어를 통해서 단



(a) 회로도
(a) Schematic diagram

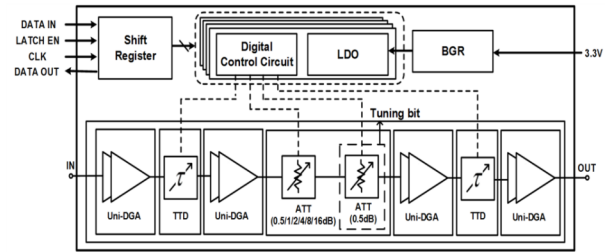


(b) 소신호 특성 측정 결과
(b) Measured small signal property

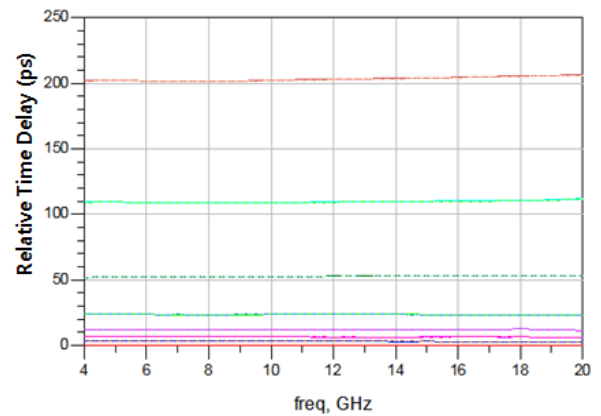


(c) 출력 전력 특성 측정 결과
(c) Measured output power property

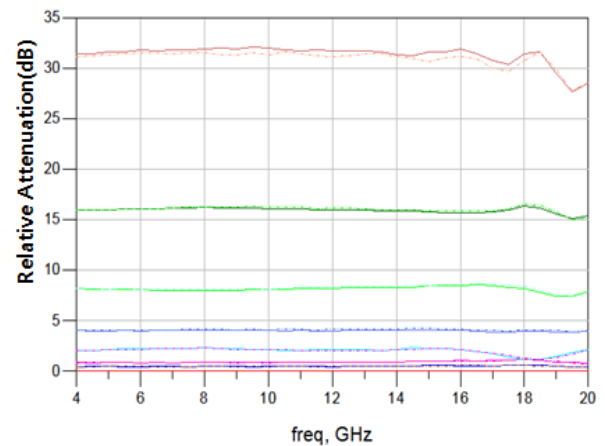
그림 11. PA MMIC 특성
Fig. 11. PA MMIC characteristics.



(a) 블록도
(a) Block diagram



(b) 실시간 지연 제어 특성의 측정
(b) Measured thru time delay control properties



(c) 이득 제어 특성의 측정
(c) Measured gain control properties

그림 12. MFC MMIC 특성
Fig. 12. MFC MMIC characteristics.

일 증폭기의 튜닝 및 이에 따른 결합효율을 극대화 하고자 한다. 그림 12는 개발된 MFC MMIC의 블록도와 함께

주요 제어 비트에 대한 실시간 지연 및 이득 제어 특성이 다. 그림에서 0~208 ps(pico second)의 실시간 지연 변화폭과 함께 0~32 dB의 이득 변화폭을 확인할 수 있다.

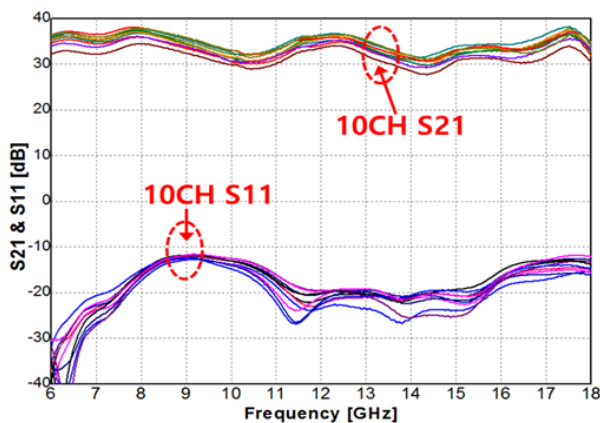
그림 13은 제작된 단일증폭기의 소신호와 출력 전력의 측정 결과이다. 그림 13(a)에서 10개 단일증폭기는 모두 -10 dB 이하의 양호한 반사손실과 함께 30 dB 이상으로 모두 비슷한 소신호 이득 특성이지만, 각각의 단일 증폭기는 약간씩 높고 낮은 정도의 이득 산포를 가진다. 그림 13(b)의 10개 단일증폭기의 출력 특성에서는, 그림 9의 버킷에서 설명한 38.5 dBm 이상의 출력 특성을 일부 주파

수 대역에서는 만족하나, 11 GHz와 15 GHz 이상의 높은 주파수 대역에서는 필요로 하는 38.5 dBm 출력을 만족하지 못한다. 따라서 제작하는 공간결합 전력증폭기의 일부 주파수 대역에서 목표로 하는 50 W의 출력 전력에 미치지 못할 가능성이 있다. 이와 같이 그림 13의 제작된 단일 증폭기 출력 특성이 그림 11의 PA MMIC 출력 특성에 미치지 못하는 것은 PA MMIC의 패키지의 영향과 더불어 마이크로스트립 라인의 구부림(bending) 등의 영향이라 생각된다.

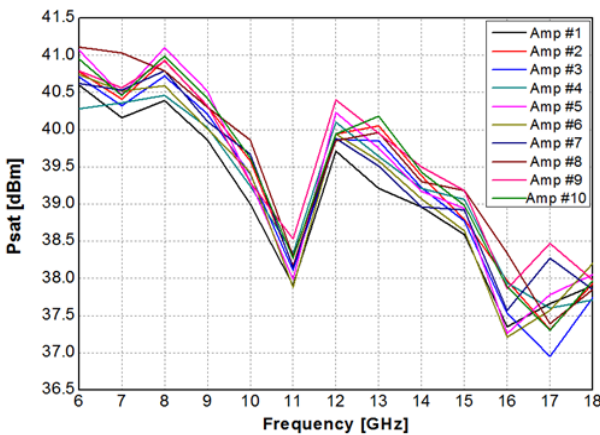
IV. 공간결합 고출력 전력증폭기 제작

그림 14(a)와 같은 개념으로 단일 증폭기를 공간 결합한다. 앞서 제작한 10개의 단일증폭기는 동축형 공간 결합기 핀라인 변환기의 상부에 위치시키며, 단일증폭기의 입/출력 마이크로스트립 라인은 핀라인 변환기의 중심부의 마이크로스트립 라인과 연결된다. 앞서 제작한 동축형 공간 결합기에서는 손실 특성을 확인하기 위해 마이크로스트립 라인의 길이를 짧게 직선 형태로 하였지만, 단일 증폭기와 결합하기 위해서는 단일증폭기의 크기와 입/출력 방향을 고려하여 핀라인 변환기의 마이크로스트립 라인은 적절한 길이와 방향으로 구부리도록 한다. 이와 같이 단일 증폭기는 동축형 공간 결합기 동축선로의 외피 몸체 상에 놓이게 함으로써, 동축형 공간 결합기와 결합되는 단일 증폭기의 크기에 제한이 없어진다. 즉, 앞의 그림 7에서 설명한 공간 결합 개수의 확장성과 더불어, 공간 결합되는 단일 증폭기의 높은 이득 및 크기에 대한 확장성도 확보할 수 있다. 그림 14(b)는 단일 증폭기가 공간 결합된 사진이다. 이는 그림 15에서의 단일 증폭부만 구성된 여러 개의 단일 증폭기를 공간 결합한 해외 사례^[1]와 비교하여 더욱 어렵고 복잡한 형태의 공간결합이라 할 수 있다.

그림 14의 상태에서 방열핀/방열판, 주제어 보드, 전원 보드, 전원/제어 분배 보드, 전원 공급기(AC-DC 변환기), 외곽 하우징을 추가하여 그림 16의 최종 공간 결합 전력 증폭기를 제작하였다. 10개 단일증폭기에 내장된 MFC는 함께 외부의 제어단자와 연결된 컴퓨터를 통해서 제어할 수 있으며, 단일 증폭기 내에 센서를 내장하여 소모 전류



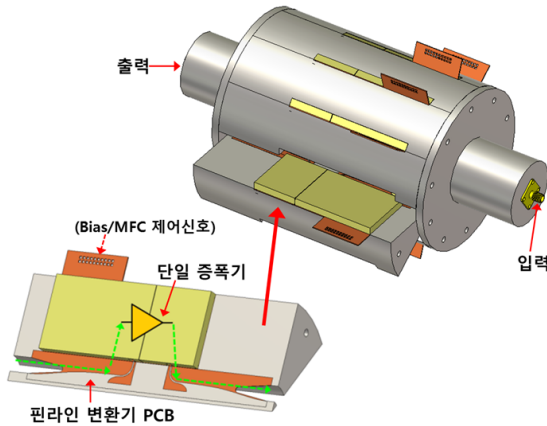
(a) 소신호 특성
(a) Small signal property



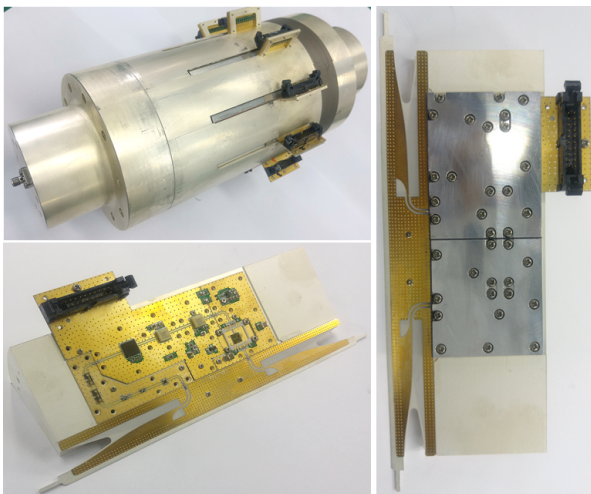
(b) 출력 전력
(b) Output power

그림 13. 단일 증폭기 측정

Fig. 13. Measurement of single amplifier.



(a) 공간결합 개념도
(a) Concept of spatial power combining



(b) 공간결합 사진
(b) Photograph of spatial power combining

그림 14. 단일 증폭기의 공간 결합
Fig. 14. Spatial power combining of single amplifier.

와 발열 온도 또한 GUI를 통해 확인이 가능하다.

앞서 언급하였듯이, 제작된 단일 증폭기는 동축형 공간 결합기의 편라인 변환기와 결합하여 조립되어지는 순간 전달특성이 민감하게 변할 것으로 예상된다. 그러므로 각각 제작된 단일 증폭기의 이득 및 실시간 지연값을 공간 결합하지 않은 상태에서 미리 설정하는 것은 큰 의미가 없다. 따라서 최종 제작된 공간 결합형 전력 증폭기에서는 단일 증폭기를 하나씩 순차적으로 'Enable'해가면서 MFC의 이득 및 실시간 지연 값을 제어한다. 즉, 새로

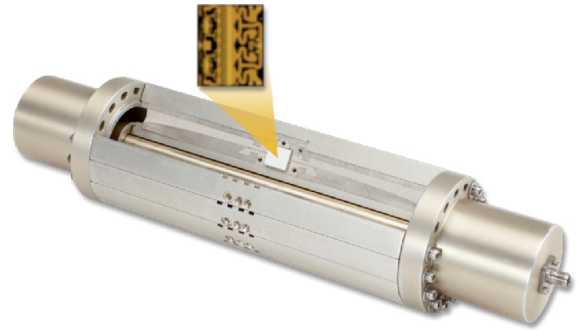
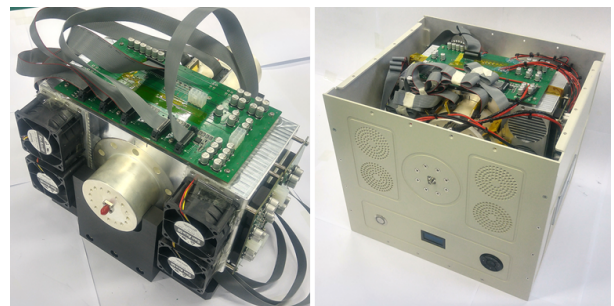
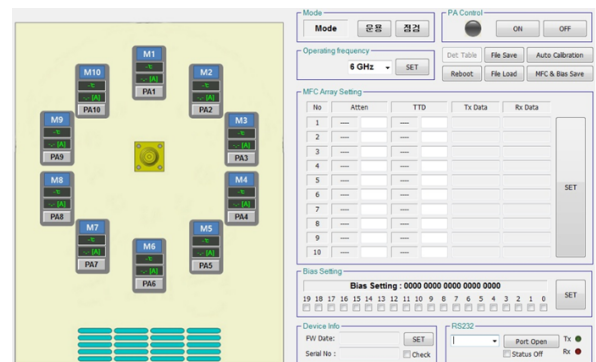


그림 15. 해외 제작 사례(Qorvo社,미국)
Fig. 15. Example of foreign development(Qorvo,Inc. USA).



(a) 제작 사진
(a) Photograph of fabrication



(b) 제어 GUI 화면
(b) Screen of control GUI

그림 16. 공간 결합 전력 증폭기 제작
Fig. 16. Fabrication of spatial combined high power amplifier.

운 단일 증폭기를 'Enable'하였을 때 이전 상태 대비 가장 높은 출력이 되도록 새로운 단일 증폭기의 MFC 이득 및 실시간 지연 값을 설정하며, 이와 같은 방법으로 공간 결

합 전력증폭기는 최대 출력 전력을 유지하도록 한다.

그림 17은 최종 제작된 공간결합 전력증폭기의 측정 결과이다. 그림 13(a)의 단일증폭기 반사손실 특성과 비교하여 리플(Ripple)이 많지만 -10 dB 이하의 양호한 반사손실 특성과, 단일증폭기와 매우 유사한 30 dB 내외의 소신호 이득 특성을 보여준다. 이와 같이 최종 제작된 공간결합 전력증폭기의 소신호 특성은 단일 증폭기의 소신호 특성을 거의 유지하고 있음을 확인할 수 있고, 따라서 10개의 단일증폭기는 왜곡 없이 공간 결합되어 있음을 확신 할 수 있다. 덧붙여서, 그림 6의 시험용 공간 결합기

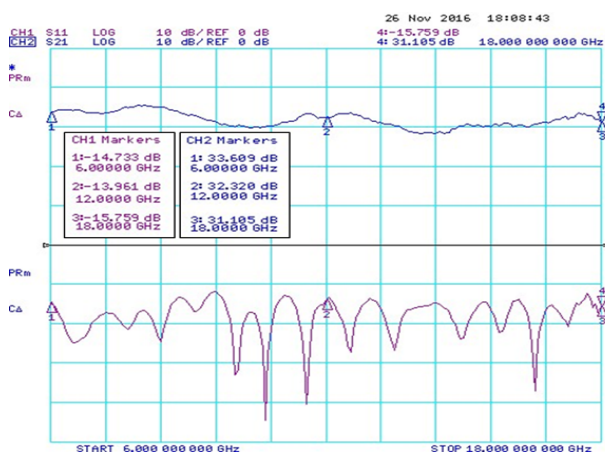
는 통상적인 조립 상태에 대한 공간결합기의 특성을 확인하기 위한 것이므로 그림 6의 측정 결과와 그림 17의 측정 결과에서 최대 반사손실 발생 지점 등을 수평 비교하는 것은 무리가 있다. 일례로, 실제 똑같은 시험용 공간결합기를 여러 번 분해 반복 조립할 경우, 반사손실 overshoot의 레벨은 어느 정도 유지되지만, 그 발생 주파수는 조립 경우마다 매번 다르게 나타난다. 그림 17(b)는 최종 제작된 공간결합 전력증폭기의 출력 특성이다. 16~17 GHz에서의 최소 46.6 dBm(45.7 W)인 것을 제외하고는 전대역에서 목표로 하는 47 dBm(50 W) 이상의 출력 특성을 나타낸다. 이는 앞에 언급한 단일증폭기의 출력 특성으로부터 예상한 것보다 높은 수준이다. 이는 그림 14(b)의 기구물이 정밀하게 가공된 점과 더불어 공간 결합 전력증폭기의 제작시 차폐체 등을 사용하여 동축형 공간결합기의 전체 손실이 개선된 것으로 생각된다. 참고로 그림 17의 공간 결합 전력증폭기 측정 결과는 공인 인증 기관인 KCTL(경기도 용인)에서 공인 인증 절차에 따라 측정된 결과이다.

V. 결 론

광대역에서 다수개의 단일증폭기를 동시에 공간 결합할 수 있는 동축형 공간결합기를 설계, 제작하여 우수한 특성을 확인하였다. 이러한 동축형 공간결합기와 10개의 단일증폭기를 결합하여 6~18 GHz에서 동작하는 광대역 50 W 급 공간 결합 전력증폭기를 개발하여, 동축형 공간결합기의 우수한 결합 특성을 검증하였다. 또한, 자체 개발한 PA와 MFC MMIC를 이용하여 각각 단일 증폭기 간의 효과적인 이득/실시간 지연 제어를 통해서 공간결합 전력증폭기의 출력 특성을 최대화 하였다. 이를 기반으로, 소형/경량의 수십~수백 W급의 광대역 고효율 전력증폭기 개발이 가능하며, 이는 기존의 TWTA를 대체하여 전자전 분야 등에 유용하게 적용 가능하다고 생각된다.

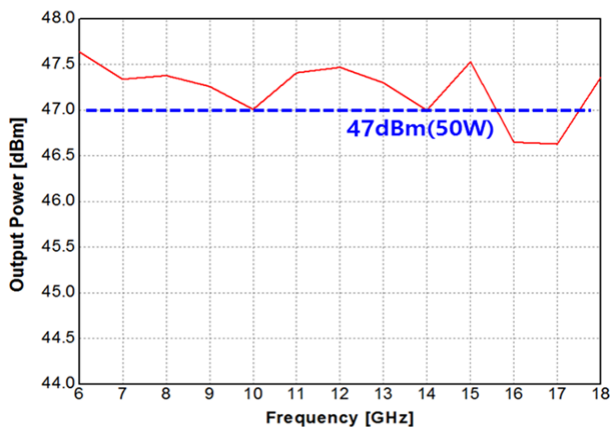
References

- [1] H. Javadi-Bakhsh, et al., "A wideband twenty-element microwave spatial power combiner", *Scientia Iranica D*, pp. 853-860, Mar. 2014.



(a) 소신호 특성

(a) Small signal property



(b) 출력 전력

(b) Output power

그림 17. 공간 결합 전력증폭기 측정

Fig. 17. Measurement of spatial combined high power amplifier.

- [2] Jia, P. "Broadband power combining device using anti-podal nline structure", Capwireless Inc., U.S. Patent.
- [3] D. I. L. de Villiers, P. W. van der Walt, and P. Meyer, "Design of conical transmission line power combiners using tapered line matching sections", *IEEE Trans. Microwave Theory Tech.*, vol. 56, no. 6, pp. 1478-1484, 2008.
- [4] K. Song, Y. Fan, and Z. He, "Broadband radial waveguide spatial combiner", *IEEE Microwave and Wireless Component Letters*, vol. 18, no. 2, pp. 73-75, 2008.
- [5] S. E. Hosseini, A. Banai, "Ultrabroadband power amplifier using 16-way spatial combining line array", *Wiley Microwave and Optical Technology Letters*, vol. 55, no. 2, pp. 454-460, 2013.
- [6] N. S. Cheng, A. Alexanian, M. G. Case, D. B. Rensch,

- and R. A. York. "40-W CW broad-band spatial power combiner using dense finline arrays", *IEEE Transactions on Microwave Theory and Techniques*, vol. 47, no. 7, pp. 1070-1076, Jul. 1999.
- [7] A. Alexanian, R. A. York, "Broadband spatially combined amplifier array using tapered slot transitions in waveguide", *IEEE Microwave and Guided Wave Letters*, vol. 7, no. 2, pp. 42-44, Feb. 1997.
- [8] P. Jia, L. Y. Chen, A. Alexanian, and R. A. York, "Broadband high power amplifier using spatial power combining", *IEEE Microwave Theory and Techniques Society*, vol. 51, no. 12, pp. 2469-2475, Dec. 2003.
- [9] Behzad Razavi, "Design of analog CMOS integrated circuits", 2000.
- [10] Behzad Razavi, "RF microelectronics", 2011.

이 호 선



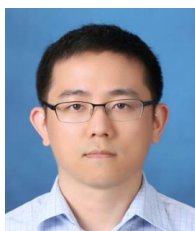
1998년 2월: 충남대학교 전자공학과 (공학사)
 2000년 2월: 충남대학교 전자공학과 (공학석사)
 2000년 3월~2005년 2월: 쌍신전자통신 전문연구원
 2005년 3월~2007년 7월: LG전자 MC사업부 단말연구소 선임연구원
 2007년 8월~2014년 12월: 인텔리안테크놀로지스(주) 책임연구원
 2015년 1월~현재: 알에프코어(주) 수석연구원
 [주 관심분야] 안테나 및 수동소자

공 동 욱



1995년 8월: 경북대학교 전자공학과 (공학사)
 2000년 2월: 경북대학교 전자공학과 (공학석사)
 2000년 4월~2004년 11월: 텔레포스(주) 제품개발부 선임연구원
 2015년 1월~현재: 알에프코어(주) 수석연구원
 [주 관심분야] 고출력 전력 증폭기, 위상배열안테나 시스템, EMC

박 관 영



2010년 2월: 숭실대학교 정보통신전자공학부 (공학사)
 2013년 2월: 숭실대학교 전자공학과 (공학석사)
 2013년 7월~현재: 알에프코어(주) 주임연구원
 [주 관심분야] 고출력 전력증폭기, 능동위상배열안테나 시스템

전 중 훈



1982년 2월: 경북대학교 전자공학과 (공학사)
 1985년 2월: 한양대학교 전자통신공학과 (공학석사)
 2000년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
 2012년 3월~현재: 알에프코어(주) 연구소장
 [주 관심분야] 능동위상배열안테나 시스템