THE JOURNAL OF KOREAN INSTITUTE OF ELECTROMAGNETIC ENGINEERING AND SCIENCE. 2017 Nov.; 28(11), 902～915.

http://dx.doi.org/10.5515/KJKIEES.2017.28.11.902
ISSN 1226-3133 (Print) · ISSN 2288-226X (Online)

PEEC 방법을 이용한 다이폴 안테나와 전송선로 사이의 전자기 결합 분석에 관한 연구

A Study of Electromagnetic Coupling Analysis between Dipole Antenna and Transmission Line Using PEEC Method

오정준*,** · 김광호** · 박명구** · 이호상** · 나완수**

Jeongjoon Oh*,** · Kwangho Kim** · Myeongkoo Park** · Hosang Lee** · Wansoo Nah**

요 약

최근 모바일 기기는 다기능, 고성능화로 정보 처리 속도는 빠르게 증가하고, 제품의 크기는 소형화, 집적화되면서 기기 내부의 회로는 안테나 또는 인접 회로로부터 방사되는 전자기 간섭에 쉽게 노출되게 되었고, 제품의 성능 저하 및 오동작을 유발시킨다. 이를 방지하기 위해 제품의 설계 단계에서 EM 시뮬레이션을 통해 제품의 전자기적 특성을 예측하고, 이를 고려하여 설계해야 하지만, EM 시뮬레이터는 분석 시간이 오래 걸리고, 분석시간을 단축시키기 위해서 고사양의 시스템 자원이 필요하다. 본 논문에서는 PEEC 방법을 이용하여 원형 전선에 대한 전자기적 특성을 빠르게 분석하는 방법을 제시하였다. PEEC 방법은 도체 내부의 전계 적분 방정식으로부터 도체의 등가회로를 모델링하고, 회로 분석법을 통해 전자기적 특성을 분석할 수 있는 방법으로, EM 시뮬레이터 대비 빠른 시간 안에 전자기적 특성을 분석할 수 있다. 본 논문에서 제시한 방법을 통해 다이폴 안테나로부터 전송선로로의 전자기 결합을 주파수 영역에서 분석하였고, 이를 EM 시뮬레이터의 분석 결과와 비교해 PEEC 방법의 유효함을 검증하였다.

Abstract

In recent years, mobile devices have become increasingly multi-functional and high performance, resulting in a dramatical increase in processing speed. On the other hand, the size of device is reduced, circuits inside the device are more easily exposed to electromagnetic interference radiated from antenna or adjacent circuits, degrading the system performance. To prevent this, it is necessary to design the device considering the electromagnetic characteristics with EM simulation at the design stage of product. However, the EM simulation takes a long analysis time and require high-level system resources for fast analysis. In this paper, an equivalent circuit modeling method for a round wire is proposed using a PEEC method and the electromagnetic coupling from a dipole antenna to a transmission line is analyzed in frequency domain. And compared with the result of electromagnetic simulator. As a result, PEEC method shows good agreement with those of electromagnetic simulation, in a much more short time.

Key words: PEEC, Equivalent Circuit, Coupling, Partial Inductance, Potential Coefficient

「이 성과는 2017년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No. 2016R1A2B4015020).」

*삼성전자 메모리사업부(Memory Business, Samsung Electronics)

**성균관대학교 정보통신공학과(School of Information and Communication Engineering, SungKyunKwan University)

· Manuscript received September, 12, 2017 ; Revised October, 12, 2017 ; Accepted October, 31, 2017. (ID No. 20170912-095)

· Corresponding Author: Wansoo Nah (e-mail: wsnah@skku.edu)

ⓒ Copyright The Korean Institute of Electromagnetic Engineering and Science. All Rights Reserved.

Ⅰ. 서 론

최근 모바일 기기의 외형은 소형화 되는 반면 성능은 다기능, 고성능화 되어 동작 주파수는 상승하고, 기기 내부의 공간은 협소해짐에 따라 회로 간 거리가 가까워져 전자기 간섭에 취약해지고 있다[1]. 안테나 또는 인접 선로에 의해 발생한 전자기 간섭은 디지털 시스템의 신호 및 전력 왜곡을 초래해 시스템의 성능을 저하시킨다[2],[3]. 이를 해결하기 위해 전자 제품의 설계 단계에서부터 회로 사이의 전자기 특성을 예측하는 것이 매우 중요하기 때문에, 많은 연구기관에서 이를 해결하기 위한 연구가 진행되고 있다[4],[5]. 전자기 특성을 분석하기 위해 EM 시뮬레이터를 사용하는 것이 일반적이다. 그러나 EM 시뮬레이터의 경우, 해석 시간이 길고 모바일 제품은 상품의 수명(life cycle)과 개발 기간이 짧기 때문에, EM 해석 시간을 줄이기 위하여 많은 시스템 리소스 투자가 필요하다는 단점이 있다.

본 논문에서는 PEEC(Partial Element Equivalent Circuit) 방법[6]~[8]을 이용해 원형 전선을 등가 회로로 모델링하고, 회로 분석을 통해서 안테나와 인접 선로와의 커플링을 분석하는 방법을 제안한다. PEEC 방법은 모멘트법(method of moment)과 유사하게 도체를 부분 요소로 나누고, 각 부분 요소에서 전계 적분 방정식(EFIE)을 해석해 전자기 특성을 분석하는 방법이다. PEEC 방법과 모멘트법의 차이점은 전계 적분 방정식을 키르히호프의 전압 법칙을 이용해 해석함으로써 부분 요소에 대한 등가 회로 모델을 제공한다는 점이다. PEEC 등가 회로는 회로이론을 적용해 분석이 가능하고, 모든 부분 요소에서 전압과 전류를 한 번에 계산할 수 있다. 또한 모든 유형의 회로 성분을 회로에 포함시킬 수 있기 때문에 목적에 따라 회로를 변경할 수 있다. 기존의 PEEC 방법은 도체를 부분 요소로 나눌 때 표면은 사각형 단위의 표면적 셀로 나누고, 체적은 육면체 단위의 부피 셀로 나눈다. 또한 체적을 나눌 때 3차원 공간에서 전류를 x, y, z축 방향 성분들로 나눠서 계산하기 위해 부피 셀을 각 축의 방향마다 생성함으로써 3차원 구조의 임의의 구조에 대한 전자기 해석이 용이하다. 본 논문에서는 전선과 같이 가늘고 긴 형태의 원형 전선에 대해 전류의 대부분이 도체의 길이 방향으로만 흐른다고 가정하고, 원기둥 모양의 셀을 이용해 원형 전선의 길이 방향으로만 체적을 나눠, 미지수의 개수를 최소화시켜 해석 시간을 최소화 시켰고, 이를 이용해 원형 전선으로 이뤄진 다이폴 안테나의 입력 임피던스와 인접한 전송선로 사이의 전자기 결합 특성을 분석하였다.

본 논문은 다음과 같은 구조로 기술된다. 2장에서는 적분 전계 방정식을 이용해 이산화된 도체의 부분 요소를 등가회로로 모델링하는 방법과 등가회로의 해석 방법을 기술하였다. 3장에서는 원형 전선으로 구성된 다이폴 안테나와 전송선로를 PEEC 방법으로 모델링하고, 다이폴 안테나의 입력 임피던스와 다이폴 안테나와 전송선로의 종단간의 S 파라미터를 분석 및 EM 시뮬레이터의 해석 결과와 비교하여 PEEC 방법의 유효함을 검증하였다. 부록에는 원형 전선을 PEEC 모델링하기 위한 전위 계수와 부분 인덕턴스의 수식을 정리하였다.

Ⅱ. PEEC 모델링 이론

2-1 전계 적분 방정식

PEEC 방법은 그림 1과 같이 다수의 도체가 존재할 때 도체 내부의 전계 적분 방정식(electric field integral equation)을 해석하여 등가회로로 모델링하는 방법이다. 그림 1의 V는 도체의 부피이고, S는 도체의 표면적이다. $\boldsymbol{J}$는 전류 밀도, ρ는 전하 밀도, $\boldsymbol{r}$는 위치 벡터, ϵ_r은 매질의 상

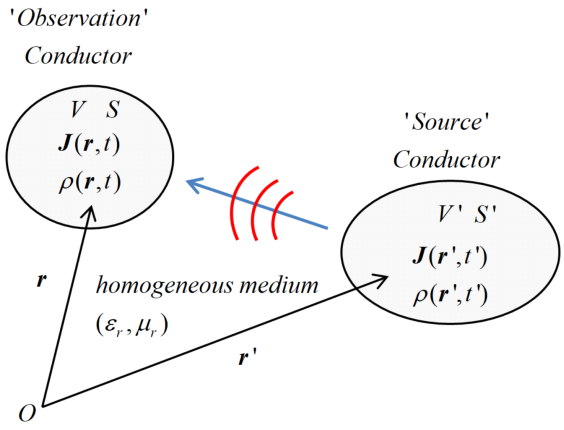


그림 1. 단일매질내의 다수 도체 시스템
Fig. 1. Multi-conductor system in homogeneous media.

대 유전율, μ_r은 매질의 상대 투자율이다. 도체 내에서 전기장은 식 (1)과 같고[9] 옴의 법칙에 의해 $\boldsymbol{J}/\sigma$와 같으므로 식 (2)와 같이 쓸 수 있고 외부에서 인가되는 전기장 $\boldsymbol{E^i}$가 있다면 식 (3)과 같이 정리할 수 있다. 식 (3)을 전계 적분 방정식이라고 하며, 도체 내에서 전기장의 모든 근원의 합을 의미한다. $\boldsymbol{A}$는 자기 벡터 포텐셜, ϕ는 전기 스칼라 포텐셜, ω는 각 주파수이다.

$$\boldsymbol{E}(\boldsymbol{r},\omega) = -j\omega\boldsymbol{A}(\boldsymbol{r},\omega) - \nabla\phi(\boldsymbol{r},\omega) \tag{1}$$

$$0 = \frac{\boldsymbol{J}(\boldsymbol{r},\omega)}{\sigma} + j\omega\boldsymbol{A}(\boldsymbol{r},\omega) + \nabla\phi(\boldsymbol{r},\omega) \tag{2}$$

$$\boldsymbol{E^i}(\boldsymbol{r},\omega) = \frac{\boldsymbol{J}(\boldsymbol{r},\omega)}{\sigma} + j\omega\boldsymbol{A}(\boldsymbol{r},\omega) + \nabla\phi(\boldsymbol{r},\omega) \tag{3}$$

맥스웰 방정식으로부터 자기 벡터 포텐셜은 전류 밀도를 근원으로 하는 헬름홀츠 방정식의 형태로 정의된다. 마찬가지로 전기 스칼라 포텐셜은 전하 밀도를 근원으로 하는 헬름홀츠 방정식으로 정의되며, 수식으로 표현하면 식 (4), 식 (5)와 같다[9]. 이때 $\omega\sqrt{\epsilon\mu}$은 파수(wave number)이며 k로 치환하여 표기한다. 식 (6a)의 미분 방정식의 해는 식 (6b)와 같고 이를 그린 함수라고 한다. 그린함수를 이용하여 자기 벡터 포텐셜과 전기 스칼라 포텐셜의 해를 식 (7) 및 식 (8)과 같이 각각 정리할 수 있다. 식 (7)과 식 (8)을 식 (3)에 대입하면 식 (9)와 같이 전계 적분 방정식을 정리할 수 있다.

$$\nabla^2\boldsymbol{A}(\boldsymbol{r},\omega) + \omega^2\epsilon\mu\boldsymbol{A}(\boldsymbol{r},\omega) = -\mu\boldsymbol{J}(\boldsymbol{r},\omega) \tag{4}$$

$$\nabla^2\phi(\boldsymbol{r},\omega) + \omega^2\epsilon\mu\phi(\boldsymbol{r},\omega) = -\frac{\rho(\boldsymbol{r},\omega)}{\epsilon} \tag{5}$$

$$(\nabla^2 + k^2)G(\boldsymbol{r},\boldsymbol{r}') = -4\pi\delta(\boldsymbol{r}-\boldsymbol{r}') \tag{6a}$$

$$G(\boldsymbol{r},\boldsymbol{r}') = \frac{e^{-jk|\boldsymbol{r}-\boldsymbol{r}'|}}{|\boldsymbol{r}-\boldsymbol{r}'|} \tag{6b}$$

$$\boldsymbol{A}(\boldsymbol{r},\omega) = \frac{\mu}{4\pi}\int_{V'}\boldsymbol{J}(\boldsymbol{r}',\omega)G(\boldsymbol{r},\boldsymbol{r}')dv' \tag{7}$$

$$\phi(\boldsymbol{r},\omega) = \frac{1}{4\pi\epsilon}\int_{S'}\rho_s(\boldsymbol{r}',\omega)G(\boldsymbol{r},\boldsymbol{r}')ds' \tag{8}$$

$$\begin{aligned}\boldsymbol{E^i}(\boldsymbol{r},\omega) = {} & \frac{\boldsymbol{J}(\boldsymbol{r},\omega)}{\sigma} \\ & + j\omega\frac{\mu}{4\pi}\int_{V'}\boldsymbol{J}(\boldsymbol{r}',\omega)G(\boldsymbol{r},\boldsymbol{r}')dv' \\ & + \nabla\frac{1}{4\pi\epsilon}\int_{S'}\rho_s(\boldsymbol{r}',\omega)G(\boldsymbol{r},\boldsymbol{r}')ds'\end{aligned} \tag{9}$$

2-2 도체의 이산화

전계 적분 방정식의 미지수는 전류 밀도와 전하 밀도이며, 전류와 전하에 대한 정보를 알면 도체 시스템의 전자기적 특성을 알 수 있게 된다. PEEC 방법은 도체를 나눠서 각 부분 요소의 전류와 전압 값을 계산하는데, 이는 부분 요소의 크기가 충분히 작다면 부분 요소 내에서 전류와 전하 값을 상수로 취급할 수 있기 때문이다. 3장에서 원형 전선에 대한 PEEC 분석 결과, 셀의 최대 길이가 파장의 1/25 이하인 경우, PEEC 분석 결과가 시뮬레이션 결과에 수렴하는 것을 확인하였다.

PEEC 방법에서 도체를 이산화할 때 전하에 대해서는 도체의 표면적을 기준으로 이산화하고, 전류에 대해서는 도체의 체적에 대해 이산화한다. 이때 표면적을 기준으로 나눠진 부분 요소를 용량성 셀이라고 하고, 체적을 기준으로 이산화된 부분 요소를 유도성 셀이라고 하겠다. 기존의 PEEC 방법에서 전류의 x, y, z축 방향 성분에 대해 각 방향 별로 별도로 이산화하는 반면, 본 논문에서는 분석 대상을 원형 전선으로 한정하여 전류가 전선의 길이 방향으로만 흐른다고 가정하고, 도체를 길이 방향으로만 이산화한다. 따라서 원형 전선의 이산화된 유도성 셀과 용량성 셀은 모두 원기둥 형태이며, 이산화할 때 다음과 같은 규칙을 따라야 한다. 첫째, 유도성 셀은 도체의 길이 방향으로 동일한 길이로 나눈다. 둘째, 각 유도성 셀의 양 끝에는 각각 용량성 셀의 중심이 위치하도록 용량성 셀을 나눈다. 셋째, 용량성 셀의 크기는 유도성 셀의 크기와 같고, 도체의 양 끝에 위치한 용량성 셀은 유도성 셀의 절반의 크기만을 갖는다. 이와 같은 방법으로 원형 전선의 체적과 표면적을 각각 *M*개와 *N*개로 나눴을 때 그림 2와 같은 형태의 유도성 셀과 용량성 셀로 나눠지고, 용량성 셀의

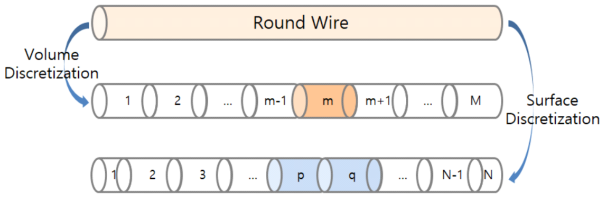


그림 2. 도체 이산화
Fig. 2. Dicretization of the conductor.

개수는 유도성 셀의 개수보다 1만큼 크게 된다.

도체의 체적을 M개의 유도성 셀로 나눴을 때 m번째 유도성 셀의 전류밀도를 $\boldsymbol{J_m}$이라고 한다면 전류밀도 $\boldsymbol{J}(\boldsymbol{r}')$은 펄스함수 P_m과 함께 식 (10)과 같이 표현할 수 있다. 펄스함수 P_m은 식 (12)와 같이 정의한다. 전하 밀도에 대해서도 마찬가지로 전하가 존재하는 도체의 표면적을 N개의 표면적 구간으로 나눴을 때 전하밀도 $\rho_s(\boldsymbol{r}')$는 n번째 용량성 셀의 전하밀도 ρ_{sn}과 펄스함수로 식(11)과 같이 표현할 수 있다.

$$\boldsymbol{J}(\boldsymbol{r}') = \sum_{m=1}^{M} \boldsymbol{J_m} P_m \tag{10}$$

$$\rho_s(\boldsymbol{r}') = \sum_{n=1}^{N} \rho_{sn} P_n \tag{11}$$

$$P_m = \begin{cases} 1, \text{for } m^{th}\ element \\ 0,\ elsewhere \end{cases} \tag{12}$$

$$\begin{aligned} \boldsymbol{E}^i(\boldsymbol{r},\omega) = & \frac{\boldsymbol{J}(\boldsymbol{r},\omega)}{\sigma} \\ & + \sum_{m=1}^{M} j\omega \boldsymbol{J}_m \frac{\mu}{4\pi} \int_{V_m} G(\boldsymbol{r},\boldsymbol{r}')dv_m \\ & + \sum_{n=1}^{N} \frac{\rho_{sn}}{4\pi\epsilon} \nabla \int_{S_n} G(\boldsymbol{r},\boldsymbol{r}')ds_n \end{aligned} \tag{13}$$

식 (10)과 식 (11)을 전계 적분 방정식 식 (9)에 대입하면 식 (13)과 같이 전계 적분 방정식을 정리할 수 있다. 이때 V_m은 m번째 유도성 셀의 체적이고, S_n은 n번째 용량성 셀의 표면적이다. 전계 적분 방정식 전위 값을 기준으로 정리하기 위해 식 (13)의 양변을 i번째 유도성 셀의 부피 V_i에 대해서 적분을 하고, 길이방향에 수직한 단면적 a_i로 나누게 되면, 식 (14)와 같이 정리할 수 있다. 식 (14)의 좌변은 외부 전기장 $\boldsymbol{E^i}$에 의해서 i번째 유도성 셀에 공급되는 전위차이며, 독립 전압 원을 의미한다. 우변의 첫 번째 항은 유도성 셀의 저항에 의한 전압강하를 의미한다.

$$\begin{aligned} & \frac{1}{a_i}\int_{V_i} \boldsymbol{E}^i(\boldsymbol{r_i},\omega)dv_i = \frac{1}{a_i}\int_{V_i} \frac{\boldsymbol{J}(\boldsymbol{r_i},\omega)}{\sigma}dv_i + \\ & \sum_{m=1}^{M} j\omega I_m \left[\frac{\mu}{4\pi a_m a_i} \int_{V_i}\int_{V_m} G(\boldsymbol{r_i},\boldsymbol{r_m})dv_m dv_i \right] \\ & + \sum_{n=1}^{N} \frac{1}{4\pi\epsilon} \frac{\rho_{sn}}{a_i} \int_{V_i} \nabla \left[\int_{S_n'} G(\boldsymbol{r_i},\boldsymbol{r_n})ds_n \right] dv_i \end{aligned} \tag{14}$$

2-3 인덕턴스 항

식 (14)의 우변 두 번째 항의 괄호 안쪽 부분은 i번째 유도성 셀과 m번째 유도성 셀 사이의 부분 인덕턴스 $L_{p,im}$를 의미한다[10]. 부분 인덕턴스 $L_{p,im}$은 i번째 유도성 셀의 자속을 m번째 유도성 셀에 흐르는 전류 I_m으로 나눈 값이며, 자속은 자기장을 i번째 유도성 셀의 자속 영역 S_i에 대해 면적분해서 계산할 수 있다. 자기장은 자기 벡터 포텐셜의 컬이므로 스토크 정리를 이용하면 자기 벡터 포텐셜에 대한 S_i를 둘러싸는 폐루프에 대한 선적분으로 표현할 수 있으므로 부분 인덕턴스 $L_{p,im}$은 식(15)와 같이 정리할 수 있다. 따라서 식(14)의 우변 두 번째 항은 유도성 셀 i의 인덕턴스 성분에 의한 전위차를 의미한다.

$$\begin{aligned} L_{p,im} &= \frac{1}{I_m}\int_{S_i} \boldsymbol{B}\cdot ds = \frac{1}{I_m}\int_{l_i} \boldsymbol{A}\cdot dl_i \\ &= \frac{\mu}{4\pi}\int_{l_i}\int_{l_m} G(\boldsymbol{r_i},\boldsymbol{r_m})d\boldsymbol{l}_m \cdot d\boldsymbol{l}_i \\ &= \frac{\mu}{4\pi a_i a_m}\int_{v_i}\int_{v_m} G(\boldsymbol{r_i},\boldsymbol{r_m})dv_m dv_i \end{aligned} \tag{15}$$

2-4 커패시턴스 항

식 (14)의 우변 세 번째 항은 i번째 유도성 셀 양끝에서의 전위차를 의미한다[11]. 그래디언트는 길이의 변화량에 대한 피연산자의 변화량을 의미하므로 식 (14)의 우변 3

번째 항의 그래디언트와 괄호 부분은 식 (16)과 같이 정리할 수 있다. 전류 방향을 기준으로 $\boldsymbol{r_i^-}$는 i번째 유도성 셀의 시작점이고, $\boldsymbol{r_i^+}$는 끝점이다. 이때 l_i는 i번째 유도성 셀의 길이다. 식 (16)을 식 (14)의 우변 세 번째 항에 대입하면 식 (17)과 같이 정리할 수 있는데, 식 (17)의 각 항은 식 (8)에 식 (11)을 대입한 것으로 각 항은 $\boldsymbol{r_i^+}$와 $\boldsymbol{r_i^-}$ 위치에서의 전위를 의미한다. 이때 Q_n은 n번째 용량성 셀의 전하량이다. 따라서 식 (14)의 우변 세 번째 항은 i번째 유도성 셀의 양 끝점간의 전위차를 의미함을 알 수 있다. 따라서 N개의 용량성 셀로 나눠진 도체에서 p번째 용량성 셀의 전위는 식 (18)과 같고, 식 (18)의 괄호 안의 수식을 p번째 용량성 셀과 n번째 용량성 셀 사이의 전위 계수 p_{pn}이라 하고, 식 (19)와 같이 정의한다[10]. 전위 계수는 $N\times N$ 행렬 $\boldsymbol{P}$로 표기할 수 있고, 전위 계수를 이용해 식 (18)을 식 (20)의 행렬 방정식으로 표현할 수 있으며, 전위 계수 행렬 $\boldsymbol{P}$가 커패시턴스 행렬 $\boldsymbol{C}$와 역행렬 관계임을 알 수 있다.

$$\left(\int_{S_n'} G(\boldsymbol{r_i^+},\boldsymbol{r_n})ds_n - \int_{S_n'} G(\boldsymbol{r_i^-},\boldsymbol{r_n})ds_n\right)/l_i \tag{16}$$

$$\sum_{n=1}^{N} Q_n\left[\frac{1}{4\pi\epsilon S_n}\int_{S_n} G(\boldsymbol{r_i^+},\boldsymbol{r_n})ds_n\right] - \sum_{n=1}^{N} Q_n\left[\frac{1}{4\pi\epsilon S_n}\int_{S_n} G(\boldsymbol{r_i^-},\boldsymbol{r_n})ds_n\right] \tag{17}$$

$$\phi(\boldsymbol{r_p}) = \sum_{n=1}^{N} Q_n\left[\frac{1}{4\pi\epsilon S_n}\int_{S_n} G(\boldsymbol{r_p},\boldsymbol{r_n})ds_n\right] \tag{18}$$

$$p_{pn} = \frac{1}{4\pi\epsilon S_n}\int_{S_n} G(\boldsymbol{r_p},\boldsymbol{r_n})ds_n \tag{19}$$

$$\boldsymbol{\phi = PQ} \tag{20}$$

2-5 PEEC 등가회로와 노드회로방정식

그림 3과 같이 i번째 유도성 셀의 시작점에 p번째 용량성 셀이 있고, 끝점에 q번째 용량성 셀이 있을 때, 식 (14)를 부분 인덕턴스 식 (15)와 전위 계수 식 (19)를 이용해 식 (21)과 같이 정리할 수 있다. $V_{C,n}$은 $Q_n p_{nn}$이며, n번째 용량성 셀의 자기 커패시턴스 양단의 전위차를 의미

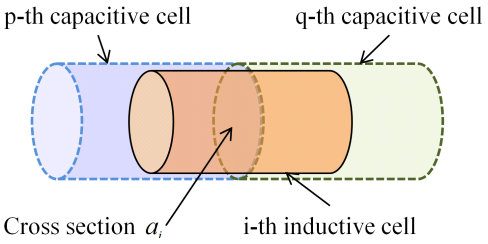


그림 3. i번째 유도성 셀과 p, q번째 용량성 셀로 구성된 PEEC 기본 셀

Fig. 3. Elementary i-th PEEC inductive cell between two capacitive cell p, q.

한다. $V_{S,i}$는 외부 전기장에 의해 i번째 유도성 셀에 공급되는 전압이다.

$$\begin{aligned} -V_{S,i} &= R_i I_i + j\omega I_i L_{p,ii} + \sum_{\substack{m=1\\ m\neq i}}^{M} j\omega I_m L_{p,im} \\ &\quad + V_{C,q} + \sum_{\substack{n=1\\ n\neq q}}^{N} \frac{p_{qn}}{p_{nn}} V_{C,n} \\ &\quad - \left(V_{C,p} + \sum_{\substack{n=1\\ n\neq p}}^{N} \frac{p_{pn}}{p_{nn}} V_{C,n}\right) \end{aligned} \tag{21}$$

식 (21)을 키르히호프의 전압 법칙을 이용해 해석하면 그림 4와 같은 등가회로를 얻을 수 있다. 등가회로에서 용량성 셀 p와 q는 노드로 표현되고, 유도성 셀 i는 노드 p와 q를 연결하는 선으로 표현된다. 식 (21)의 좌변은 p, q 노드 사이의 독립 전압원이다. 우변 첫 번째 항은 저항

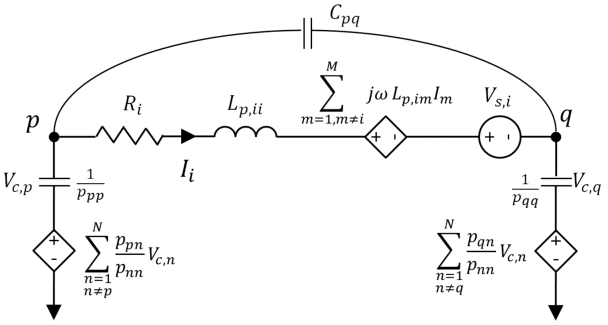


그림 4. PEEC 기본 등가회로

Fig. 4. PEEC elementary equivalent circuit.

R, 두 번째 항은 i번째 유도성 셀의 부분 자기 인덕턴스로 표현된다. 세 번째 항은 i번째 유도성 셀과 다른 유도성 셀 사이의 부분 상호 인덕턴스에 의한 전위차로 종속 전압원으로 표현된다. 네 번째와 여섯 번째 항은 각 노드의 자기 커패시턴스를 의미하며, 다섯 번째 항과 일곱 번째 항은 각 노드의 용량성 셀과 다른 용량성 셀 사이의 상호 커패시턴스에 의한 전위차로 종속 전압원으로 표현된다. PEEC 등가 회로는 일반적인 회로 분석 기법을 사용해서 해석이 가능하다. 노드 p와 q사이에 키르히호프의 전압 법칙을 적용하면 식 (22a)와 행렬 방정식 식 (22b)를 얻을 수 있다. 노드 q에서 키르히호프의 전류 법칙을 사용하면 식 (23a)와 행렬 방정식 식 (23b)를 얻을 수 있다. I_{Sq}는 q 노드에 공급되는 독립 전류원을 의미한다. 마지막으로 노드 q와 접지 사이에서 키르히호프의 전압법칙을 사용하면 식 (24a)와 행렬 방정식 식 (24b)를 얻을 수 있다.

$$V_{S,i} = V_p - V_q - R_i I_i - j\omega I_i L_{p,ii} - \sum_{\substack{m=1 \\ m \neq i}}^{M} j\omega I_m L_{p,im} \tag{22a}$$

$$-\boldsymbol{A}\boldsymbol{V} - \boldsymbol{Z}\boldsymbol{I} = \boldsymbol{V_S} \tag{22b}$$

$$(V_q - V_p) j\omega C_{pq} + j\omega \frac{1}{p_{qq}} V_{C,q} - I_i + I_{i+1} = I_{Sq} \tag{23a}$$

$$\boldsymbol{Y}\boldsymbol{V} + \boldsymbol{F}\boldsymbol{V_C} - \boldsymbol{A}^{\boldsymbol{T}}\boldsymbol{I} = \boldsymbol{I_S} \tag{23b}$$

$$-V_q + V_{Cq} + \sum_{\substack{n=1 \\ n \neq q}}^{N} \frac{p_{qn}}{p_{nn}} V_{Cn} = 0 \tag{24a}$$

$$-\boldsymbol{V} + \boldsymbol{G}\boldsymbol{V_C} = 0 \tag{24b}$$

$\boldsymbol{A}$는 $M \times N$ 크기를 갖는 노드 근접 행렬로 가로 행은 M개의 유도성 셀을 의미하고, 세로 열은 N개의 용량성 셀로 등가회로의 각 노드를 의미한다. $\boldsymbol{A}$행렬은 각 행에 대하여 해당 유도성 셀의 전류 방향을 기준으로 시작 노드의 열 성분은 −1, 끝나는 노드의 열 성분은 1을 갖고 나머지 성분은 모두 0인 행렬이다. 노드 근접 행렬을 이용해 회로의 모양을 표현할 수 있다. $\boldsymbol{V}$는 각 노드 전위 값을 갖는 $N \times 1$행렬이고, $\boldsymbol{I}$는 각 유도성 셀의 전류 값을 갖는 $M \times 1$행렬이다. $\boldsymbol{V_S}$는 각 유도성 셀의 독립 전압원을 성분으로 하는 $M \times 1$ 행렬이고, $\boldsymbol{I_S}$는 노드별 독립 전류 원을 성분으로 하는 $N \times 1$ 행렬이다. $\boldsymbol{Z}$는 $M \times M$ 크기의 임피던스 행렬이며, $\boldsymbol{R} + j\omega\boldsymbol{L}$와 같다. $\boldsymbol{R}$은 대각행렬로 유도성 셀의 저항을 성분으로 갖는다. $\boldsymbol{L}$은 부분 인덕턴스를 성분으로 갖는 $M \times M$ 행렬이다. $\boldsymbol{Y}$는 $N \times N$크기의 어드미턴스 행렬이며, $j\omega\boldsymbol{P}^{-1}$과 같다. $\boldsymbol{F}$는 $N \times N$ 크기의 대각행렬로 대각선 성분 $f_{kk} = j\omega C_{kk}$을 갖는다. $\boldsymbol{V_C}$는 $N \times 1$ 크기의 행렬로 각 노드의 자기 커패시턴스 양단의 전위차이다. $\boldsymbol{G}$는 $N \times N$ 크기의 행렬로 대각 성분은 1이고, 나머지 성분은 $G_{qn} = p_{qn}/p_{nn}$을 갖는다. 식 (22b), (23b), (24b)를 조합하면 식 (25)와 같이 하나의 행렬 방정식으로 표현이 가능하다. 식 (25)의 좌변의 3×3 행렬은 시스템의 전달 함수이며, 좌변의 $\boldsymbol{V}$, $\boldsymbol{V_C}$, $\boldsymbol{I}$는 이산화된 도체의 각 부분 요소에서의 전압과 전류 정보로 분석하고자 하는 미지수이다. $\boldsymbol{V_S}$와 $\boldsymbol{I_S}$는 독립 전원으로서 시스템의 입력 값이다. M개의 유도성 셀과 N개가 있다면 총 $M+2N$개만큼의 미지수가 있고, 식 (22a) M개, 식 (23a) N개, 식 (24a) N개씩 총 $M+2N$개의 방정식을 얻을 수 있다. 따라서 미지수와 방정식의 개수가 같으므로 식 (25)를 이용해 도체의 각 위치별 전압 전류 정보를 계산할 수 있고, 이로부터 주파수 영역에서 전자기적 특성을 계산할 수 있다.

$$\begin{bmatrix} -\boldsymbol{A} & 0 & -\boldsymbol{Z} \\ \boldsymbol{Y} & \boldsymbol{F} & -\boldsymbol{A}^{\boldsymbol{T}} \\ -1 & \boldsymbol{G} & 0 \end{bmatrix} \begin{bmatrix} \boldsymbol{V} \\ \boldsymbol{V_C} \\ \boldsymbol{I} \end{bmatrix} = \begin{bmatrix} \boldsymbol{V_S} \\ \boldsymbol{I_S} \\ 0 \end{bmatrix} \tag{25}$$

2-6 지연시간을 고려한 부분 인덕턴스와 전위 계수

그림 1에서와 같이 전자기장이 근원으로부터 관찰점까지 진행하면서 식 (26)과 같이 지연시간 $\tau_{rr'}$이 발생한다. v_p는 매질에서 전자기파의 진행속도이다. 이는 그린함수 분자에 포함되어 지연시간에 의해 발생하는 위상차를 반영시킨다. 만약 도체의 기하학적 크기가 작거나 주파수가 낮아 $\tau f \ll 1$이라면 시스템을 준정적인 상태로 간주[12]하고, 식 (27)과 같이 그린함수의 분자를 1로 간소화하여 준

정적인 상태의 부분 인덕턴스와 전위 계수를 식 (28) 및 식 (29)와 같이 정의할 수 있고, 이에 대한 계산식은 부록에 별도로 정리하였다.

$$\tau_{rr'} = \frac{|\boldsymbol{r}-\boldsymbol{r}'|}{v_p} = \sqrt{\epsilon\mu}\,|\boldsymbol{r}-\boldsymbol{r}'| \tag{26}$$

$$G(\boldsymbol{r},\boldsymbol{r}') \cong \frac{1}{|\boldsymbol{r}-\boldsymbol{r}'|} \tag{27}$$

$$L_{ps,im} = \frac{\mu}{4\pi a_i a_m}\int_{l_i}\int_{l_m}\frac{1}{|\boldsymbol{r}-\boldsymbol{r}'|}dv_m dv_i \tag{28}$$

$$p_{s,pn} = \frac{1}{4\pi\epsilon S_n}\int_{S_n}\frac{1}{|\boldsymbol{r}-\boldsymbol{r}'|}ds_n \tag{29}$$

만약 $\tau f \ll 1$이 성립하지 않는다면 그린함수의 분자를 1로 간주할 수 없기 때문에 부분 인덕턴스와 전위 계수를 계산할 때 그린함수의 분자에 테일러급수를 적용해 정리하면, 준정적 상태에서 계산한 수식을 이용해 지연시간을 포함한 부분 인덕턴스와 전위 계수를 식 (30)~(33)과 같이 정리할 수 있다[13],[14]. 식 (30)은 자기 전위 계수 식 (31)는 상호 전위 계수이다. 식 (32)는 부분 자기 인덕턴스이고, 식 (33)은 부분 상호 인덕턴스이다.

$$p_{pp} = p_{s,pp} - \frac{jk}{4\pi\epsilon} \tag{30}$$

$$p_{pq} = p_{s,pq} \times e^{-jk|r_p - r_q|} \tag{31}$$

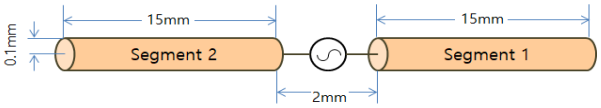
$$L_{p,ii} = L_{ps,ii} - \frac{j\mu k}{4\pi} l_i^2 \tag{32}$$

$$L_{p,im} = L_{ps,im} \times e^{-jk|r_i - r_m|} \tag{33}$$

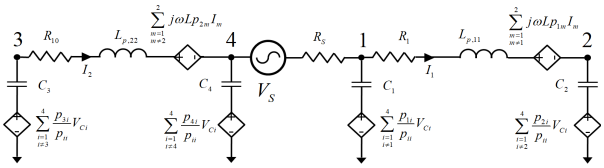
Ⅲ. 다이폴 안테나와 전송선로의 PEEC 모델링

3-1 다이폴 안테나의 입력 임피던스

PEEC 방법을 이용해 그림 5(a)와 같이 원형 전선으로 이뤄진 길이 32 mm의 다이폴 안테나의 입력 임피던스를 분석하였다. 원형 전선 하나의 길이는 15 mm이고, 전선



(a) 안테나 구조
(a) Structure of antenna



(b) PEEC 등가회로
(b) PEEC equivalent circuit

그림 5. 원형 전선을 이용한 다이폴 안테나
Fig. 5. Dipole antenna with round wire.

사이의 간격은 2 mm, 원형 전선의 반지름은 0.1 mm이다. 다이폴 안테나의 공진 주파수가 4.45 GHz이기 때문에, 1 GHz부터 10 GHz까지 주파수 영역에서 분석을 했다. 그림 5(b)는 2개의 유도성 셀과 4개의 용량성 셀로 구성된 다이폴 안테나의 PEEC 등가 회로이다. 노드 간의 상호 커패시턴스는 회로의 복잡성 때문에 생략하였다. 안테나의 각 세그먼트는 1개의 유도성 셀과 2개의 용량성 셀로 구성되고, 전압원은 세그먼트 1과 세그먼트 2를 연결하는 가상의 유도성 셀로 구현되며, 입력 저항 R_s와 독립 전압원 V_S를 갖는다. 그림 6은 다이폴 안테나 하나의 세그먼트에 사용된 셀의 개수에 따른 입력 임피던스에 계산 결과와 MoM 기반의 EM 시뮬레이터인 모아소프트社의 FEKO의 시뮬레이션 결과를 비교한 것이다. 셀 개수가 증가할수록 계산 결과가 시뮬레이션 결과에 수렴하여 12개 이상일 때 PEEC 계산 결과가 FEKO의 시뮬레이션 결과에 일치하였으며, 이때 10 GHz에서 셀의 길이는 파장의 1/25 수준이다.

3-2 다이폴 안테나와 전송선로로의 전자기 결합

PEEC 방법을 이용해 그림 7(a)와 같이 길이 318 mm의 다이폴 안테나로부터 원역장 영인인 2 m만큼 떨어진 위치에 1 m 길이의 전송선로가 평행하게 위치할 때 안테나와 전송선로 사이의 전자기 결합을 분석하였다. 전송선로의 각 도체의 반지름은 0.5 mm이고, 양 도체의 중심은 4

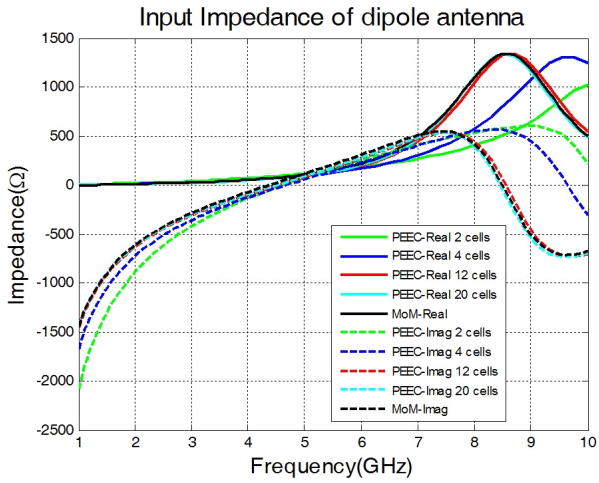
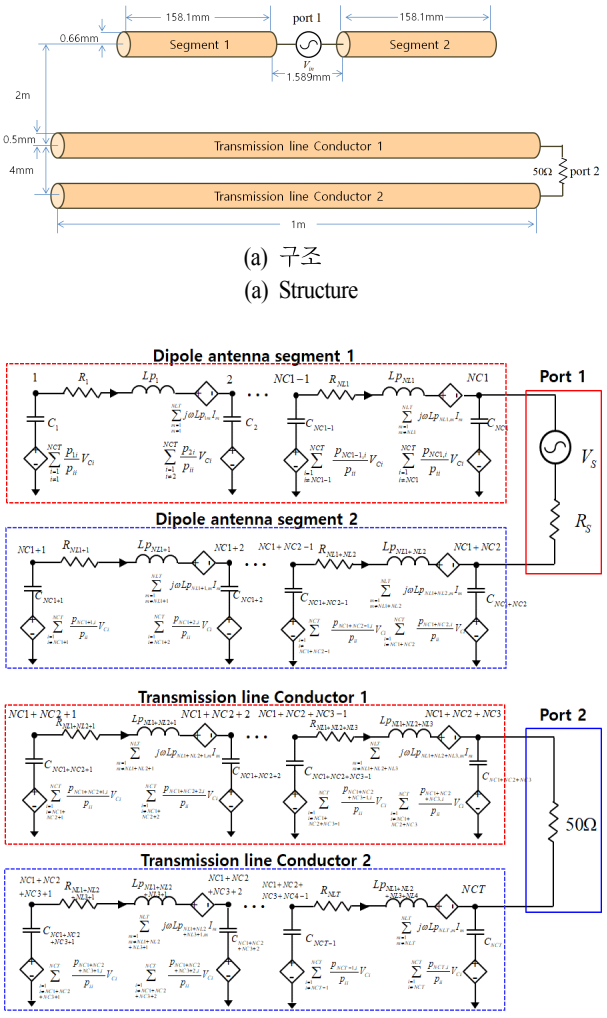


그림 6. 다이폴 안테나의 입력 임피던스
Fig. 6. Input impedance of dipole antenna.

mm만큼 떨어져 있다. 다이폴 안테나의 각 세그먼트의 길이는 158.1 mm이고, 반지름은 0.66 mm이다. 세그먼트 사이의 간격은 1.589 mm이다. 다이폴 안테나의 입력단을 포트 1로 지정하고 전송선로의 한쪽 끝을 50 Ω으로 종단시켰고, 이를 포트 2로 지정하였다. 안테나의 공진 주파수가 445 MHz이기 때문에 1 MHz부터 1 GHz까지 주파수 영역에서 분석을 진행했다.

PEEC 분석 결과를 이용해 포트 1과 포트 2에서의 S 파라미터를 분석하였다. 그림 8(a)에서 안테나 세그먼트 하나에 사용된 셀 개수별 S_{11} 계산 결과와 FEKO, HFSS의 시뮬레이션 결과를 비교하였다. 공진 주파수인 445 MHz를 기준으로 셀의 길이가 공진 주파수에서 파장의 1/25 이하가 되는, 즉 셀의 개수가 6개 이상일 때 PEEC 계산 결과가 시뮬레이션 결과에 수렴함을 확인할 수 있다.

그림 8(b)는 전송선의 도체 하나에 사용된 셀 개수별 S_{21} 계산 결과다. 낮은 주파수에서는 셀의 개수가 작아도 시뮬레이션 결과와 오차가 크지 않지만, 주파수가 증가할수록 오차가 증가함을 확인할 수 있는데, 이는 주파수가 낮을수록 파장이 길기 때문에 저주파에서는 상대적으로 적은 수의 셀로도 정합성 있는 계산이 가능하기 때문이다. 최대 주파수인 1 GHz에서 셀의 개수가 80개 이상일 때 셀의 길이가 파장의 1/25에 근접하게 되고, PEEC 계산 결과가 시뮬레이션 결과에 수렴하게 된다.

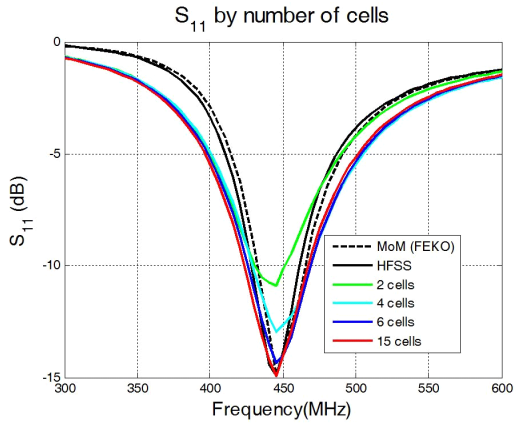


(a) 구조
(a) Structure

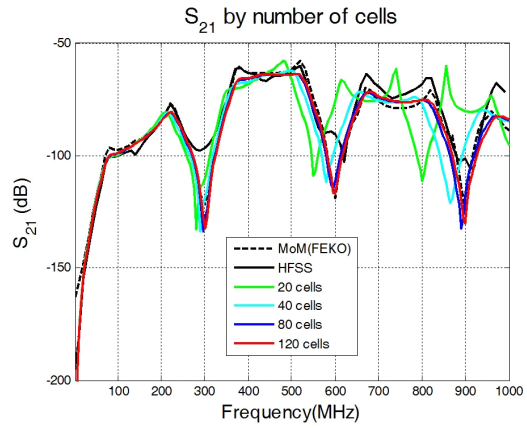
(b) 등가회로
(b) Equivalent circuit

그림 7. 다이폴 안테나와 전송선로
Fig. 7. Dipole antenna and transmission line.

이와 같은 결과로부터 본 PEEC 방법의 적용 사례에서 사용 가능한 최소 셀의 개수는 셀의 길이가 파장의 1/25 이하가 될 만큼 많아야 함을 알 수 있다. 그러나 셀의 개수가 무조건 크다고 해서 정합성 있는 결과를 얻을 수 있는 것은 아니다. 본 논문에서 제시한 PEEC 방법은 등가회로의 복잡성을 줄이기 위해 원형 전선의 장변 방향으로만 전류가 흐른다고 가정하였고, 도체를 길이 방향으로만 원기둥 형태의 셀을 사용해 이산화했고, 원기둥 형태의 셀에 대한 전위 계수 및 부분 인덕턴스를 계산하기 위

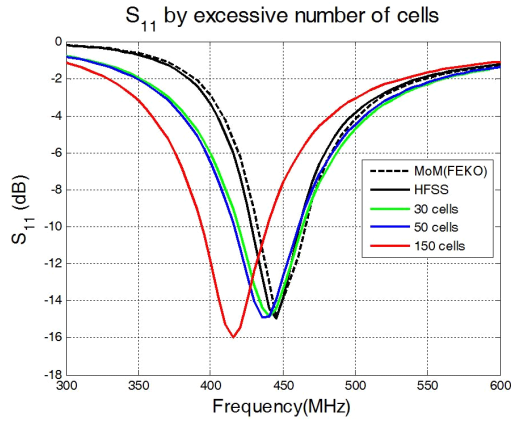


(a) S_{11}

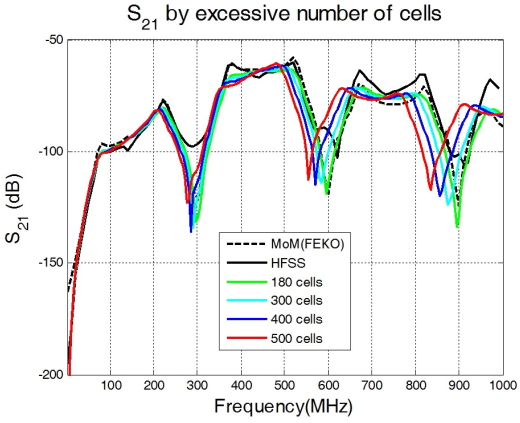


(b) S_{21}

그림 8. 다이폴 안테나와 전송선로 간의 S-파라미터
Fig. 8. S-parameter between dipole antenna and transmission line.



(a) S_{11}



(b) S_{21}

그림 9. 다이폴 안테나와 전송선로 간의 S-파라미터
Fig. 9. S-parameter between dipole antenna and transmission line.

해 부록에 정리한 수식을 이용하는데, 이 수식은 가는 전선 근사법(thin wire approximation)을 가정하고, 유도된 수식으로 원기둥의 반지름이 길이에 비해 매우 작을 것을 전제로 한다. 따라서 셀의 개수가 증가할수록 셀의 길이가 짧아져 전위 계수와 부분 인덕턴스의 오차가 증가하게 되고, PEEC 계산 오차도 증가하게 된다. 그림 8은 셀을 필요 이상으로 많이 사용했을 경우, 분석 결과에서 발생하는 오차를 보여준다. 그림 9(a)는 30개 이상의 셀을 사용할 경우, 오차가 S_{11} 계산 결과의 오차를 보여준다. 445 MHz를 기준으로 30개의 셀을 사용했을 때 셀의 반지름은 길이의 1/8 수준이다. 그림 9(b)는 셀 개수 증가에 따른 S_{21}계산 결과의 오차를 보여준다. 셀의 개수가 300개 이상일 때 오차가 발생하고, 셀의 개수가 증가할수록 오차가 커지는 것을 볼 수 있다. 셀의 개수가 300개일 때 셀의 반지름은 셀 길이의 1/7이다. 이와 같은 결과를 이용하여, 본 적용사례에서는, 사용 가능한 최대 셀의 개수는 이산화된 셀의 길이가 셀의 반지름의 10배 이상일 때까지이다.

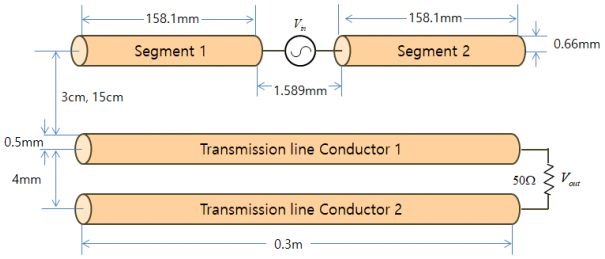
표 1은 그림 7의 구조에 대한 PEEC와 FEKO, HFSS의 해석 시간을 비교한 것이다. 해석을 진행한 PC의 사양은 CPU Intel i7 3.4 GHz, 메모리 32 GB 제품이며, 1 MHz부터 1 GHz까지 총 100개의 주파수에서 해석을 진행했다. 해석시간은 PEEC 방법이 31초, FEKO는 기준으로 5분 16초,

표 1. 해석 시간 비교
Table 1. Simulation time comparison.

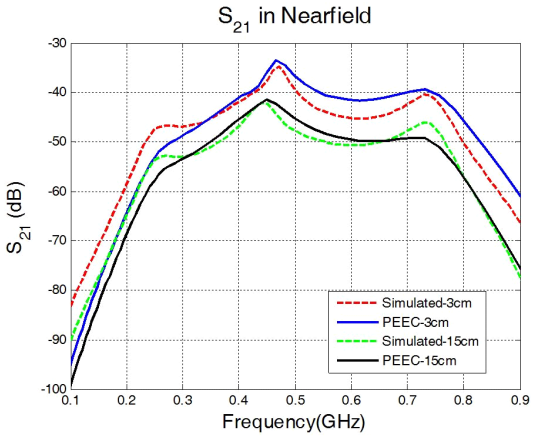
Simulation time	PEEC	FEKO	HFSS
	31 sec	5 min 16 sec	5 hours 26 mins

HFSS가 1코어 기준 5시간 26분이 소요되어 PEEC 방법의 분석시간이 FEKO의 10%, HFSS의 0.15% 밖에 소요되지 않았다. 이는 본 논문에서 제시한 PEEC 방법이 원형 전선의 길이방향으로만 이산화를 해 최소한의 미지수를 가지고 해석을 진행했기 때문이다.

PEEC 방법은 맥스웰 방정식을 근사화없이 회로 방정식으로 변환한 방법이기 때문에 근역장 영역에서도 원역장과 동일하게 분석이 가능하다. 그림 10(a)와 같이 0.3 m

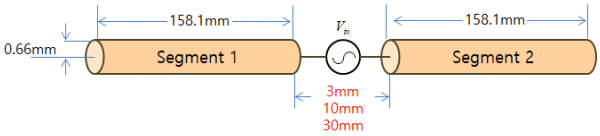


(a) 구조
(a) Structure

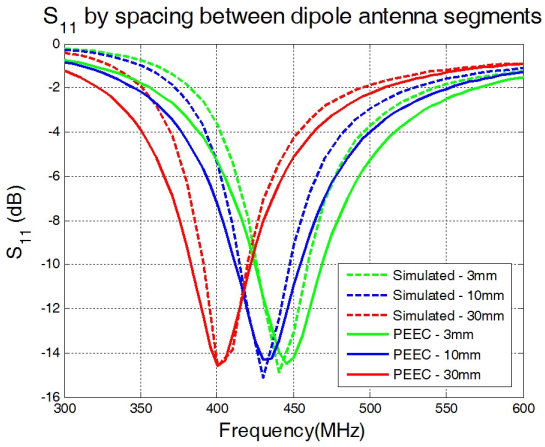


(b) S_{21}

그림 10. 근역장에서 다이폴 안테나와 전송선로간의 *S*-파라미터
Fig. 10. *S*-parameter between dipole antenna and transmission line in nearfield.



(a) 구조
(a) Structure



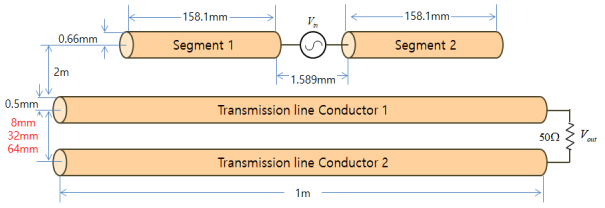
(b) S_{11}

그림 11. 다이폴 안테나의 세그먼트 간 간격에 따른 *S*-파라미터
Fig. 11. *S*-parameter by spacing between dipole antenna segments.

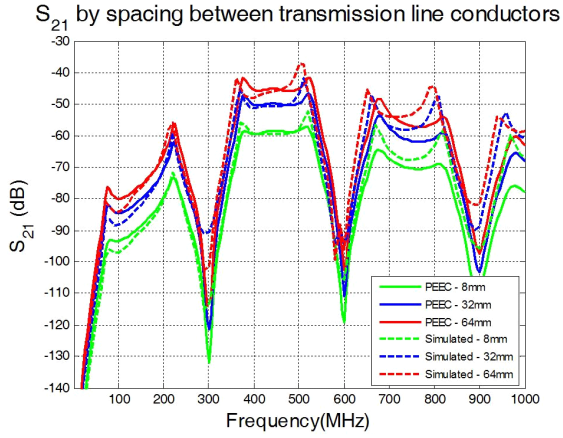
길이의 전송선로가 안테나로부터 3 cm와 15 cm만큼 떨어져 있을 때 *S* 파라미터 계산결과는 그림 10(b)와 같이 시뮬레이션 결과와 일치하는 PEEC 방법이 근역장에서도 사용가능함을 수치적인 결과로 확인하였다. 또한 그림 11과 그림 12에서와 같이 다이폴 안테나의 세그먼트 사이의 간격 변화나, 전송선로의 도체 사이의 간격이 변할 때에도 전자기적 특성 계산이 가능한데, 이는 도체의 위치가 변화가 전위 계수와 부분 상호 인덕턴스의 계산 결과에 반영되기 때문이다.

Ⅳ. 결 론

본 논문에서는 원형 전선으로 이뤄진 안테나와 인접한 전송선로 사이의 전자기 결합을 빠르게 분석하기 위한 PEEC 방법을 제시하였다. 기존 PEEC 방법과 다르게 도체를 이산화할 때 도체의 길이방향으로만 이산화를 진행해 미지



(a) 구조
(a) Structure



(b) S_{21}

그림 12. 전송선로 도체 간 간격에 따른 다이폴 안테나와 전송선로간의 S-파라미터
Fig. 12. S-parameter by spacing between transmission line conductors.

수를 최소화시켜 분석을 간단하고 빠른 시간 안에 진행할 수 있도록 하였다. 이산화된 도체 내에서 전계 적분 방정식을 적용하여 부분 인덕턴스와 전위 계수에 대한 수식을 도출하였고, 키르히호프 전압 법칙을 이용해 PEEC 등가회로를 모델링했다. PEEC 등가회로로부터 회로이론을 이용해 행렬 방정식을 도출했고, 이로부터 각 셀의 전류와 전압을 계산할 수 있음을 보였다. 위에 제시한 방법을 이용해 다이폴 안테나의 입력 임피던스와 다이폴 안테나와 전송선로 사이의 전자기 결합을 분석하여 상용 EM 시뮬레이터의 해석 결과와 비교하여 유효함을 확인하였고, 셀 개수에 따른 해석 결과의 수렴성 및 PEEC 방법의 정합성을 위해 필요한 셀의 개수 범위를 확인하였다. 또한 PEEC 방법과 상용 시뮬레이션 툴의 해석 시간을 비교하여 PEEC 방법이 본 논문의 적용사례에 대해서 시뮬레이션 툴 대비 빠른 시간 안에 분석이 가능함을 확인했다.

Ⅴ. 원형 전선의 전위 계수 및 부분 인덕턴스

원형 전선이 길이에 비해 직경이 매우 가늘 때 도체의 면 전하 밀도를 선 전하 밀도로 간주할 수 있다[15]. 만약 반지름이 a인 원형 전선이 z축 방향으로 놓여있고 용량성 셀의 중심좌표를 (x_i, y_i, z_i), 시작점의 좌표를 (x_i, y_i, z_{ai}) 끝점의 좌표를 (x_i, y_i, z_{bi})라 하면 용량성 셀 i와 용량성 셀 n사이의 준정적 전위계수는 식 (34)와 같다.

$$p_{s,in} = \frac{1}{4\pi\epsilon l_n} ln\left(\frac{z_i - z_{an} + \sqrt{(z_i - z_{an})^2 + a^2}}{z_i - z_{bn} + \sqrt{(z_i - z_{bn})^2 + a^2}}\right) \tag{34}$$

그림 13과 같이 거리 d만큼 떨어져 x축 방향으로 평행하게 배치된 용량성 셀 i와 용량성 셀 n의 준정적 전위 계수는 식 (35)와 같다.

$$p_{s,in} = \frac{1}{4\pi\epsilon l_n} ln\left(\frac{x_i - x_{an} + \sqrt{(x_i - x_{an})^2 + d^2}}{x_i - x_{bn} + \sqrt{(x_i - x_{bn})^2 + d^2}}\right) \tag{35}$$

그림 14와 같이 용량성 셀 i의 중심점과 용량성 셀 n이 최단 거리가 d만큼 떨어져있고 서로 수직하게 배치되었을 때 준정적 전위 계수는 식 (36)과 같다.

$$P_{s,in} = \frac{1}{4\pi\epsilon l_n} \ln\left(\frac{y_i - y_{an} + \sqrt{(y_i - y_{an})^2 + d^2}}{y_i - y_{bn} + \sqrt{(y_i - y_{bn})^2 + d^2}}\right) \tag{36}$$

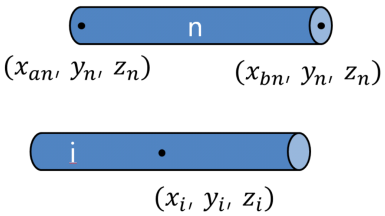


그림 13. 평행하게 배치된 원형 전선
Fig. 13. Parallel round wires.

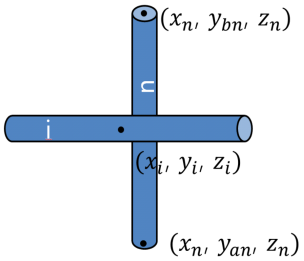


그림 14. 수직하게 배치된 원형 전선
Fig. 14. Orthogonal round wires.

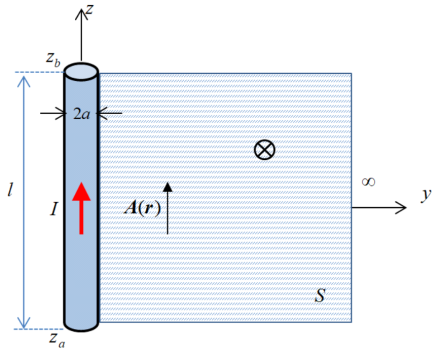


그림 15. 원형 전선과 플럭스 영역
Fig. 15. A single round wire and flux area.

준정적 영역에서 부분 인덕턴스는 다음과 같다[16]. 그림 15와 같이 단일 원형 전선이 z축상에 있고 전선의 길이가 l, 반지름이 a, 시작점이 z_a, 끝점이 z_b일 때 부분 자기 인덕턴스는 식 (37)과 같다.

$$L_{ps,ii} = \frac{\mu(z_b - z_a)}{2\pi}\left[\ln\left(\frac{z_b - z_a}{a} + \sqrt{\left(\frac{z_b - z_a}{a}\right)^2 + 1}\right) - \sqrt{\left(\frac{a}{z_b - z_a}\right)^2 + 1} + \frac{a}{z_b - z_a}\right] \quad (37)$$

그림 16과 같이 하나의 원형 전선이 z축상에 위치해 있고, 나머지 원형 전선은 z축 방향으로 z축에서 d만큼 떨어져있다면 두 원형 전선간의 부분 상호 인덕턴스는 식 (38)과 같다. 만약 두 개의 원형 전선이 직선상에 배치되어있다면 즉, d가 0인 경우에는 식 (38)에서 d를 원형 전선의 반지름인 a로 교체하면 된다. 두 원형 전선이 수직

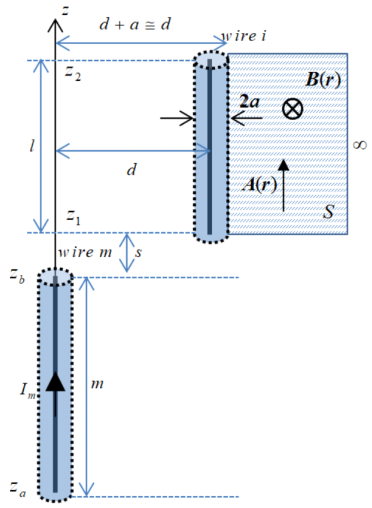


그림 16. 평행 배치된 원형 전선과 플럭스 영역
Fig. 16. Parallel round wires and flux area.

$$L_{ps,im} = \frac{\mu}{4\pi}\times \left[\begin{array}{l}(z_2 - z_a)\sinh^{-1}\left(\frac{z_2 - z_a}{d}\right) - \sqrt{d^2 + (z_2 - z_a)^2} \\ -(z_1 - z_a)\sinh^{-1}\left(\frac{z_1 - z_a}{d}\right) + \sqrt{d^2 + (z_1 - z_a)^2} \\ -(z_2 - z_b)\sinh^{-1}\left(\frac{z_2 - z_b}{d}\right) + \sqrt{d^2 + (z_2 - z_b)^2} \\ +(z_1 - z_b)\sinh^{-1}\left(\frac{z_1 - z_b}{d}\right) - \sqrt{d^2 + (z_1 - z_b)^2}\end{array}\right] \quad (38)$$

하게 배치된 경우 식 (15)에서 보았듯이 적분소끼리의 내적이 0이기 때문에 수직인 원형 전선 간의 상호 인덕턴스는 항상 0이다.

References

[1] Henry W. Ott, *Electromagnetic Compatibility Engineering*, John Wiley & Sons, pp. 44-53, 2009.
[2] 류수정, 전지운, 김광호, 조정민, 이승배, 김소영 외, "안테나로부터 인접 전송선로에 전달되는 노이즈 전력 예측", 한국전자파학회논문지, 25(11), pp. 1172-1182, 2014년 11월.
[3] H. Lee, S. Ryu, S. Lee, S. Y. Kim, and W. Nah, "Elec-

tromagnetic field interference on transmission lines due to on-board antenna", *International Journal of Antennas and Propagation*, vol. 2015, Apr. 2015.

[4] J. Kim, H. Kim, "Decoupling method between digital signals on FPCB and mobile handset antenna", *Electronics and Telecommunications Research Institute*, vol. 33, no. 1, pp. 121-124, Feb. 2011.

[5] M. M. Nikolic, A. R. Djordjevic, and A. Nehorai, "Microstrip antennas with suppressed radiation in horizontal directions and reduced coupling", *IEEE Transactions on Antennas and Propagation,* vol. 53, no. 11, pp. 3469-3476, Nov. 2005.

[6] A. E. Ruehli, "Equivalent circuit models for three-dimensional multiconductor systems", *IEEE Transaction Microwave Theory Techniques*, vol. 22, no. 3, pp. 216-221, Mar. 1974.

[7] K. J. Han, M. Swaminathan, and E. Engin, "Wideband electrical modeling of large three-dimensional interconnects using accelerated generation of partial impedances with cylindrical conduction mode basis functions", *2008 IEEE MTT-S International*, *Microwave Symposium Digest*, Jun. 2008.

[8] K. J. Han, M. Swaminathan, "Inductance and resistance calculations in three-dimensional packaging using cylindrical conduction-mode basis functions", *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems,* vol. 28, no. 6, pp. 846-859, May 2009.

[9] J. Nitsch, F. Gronwald, and G. Wollenberg, *Radiating Nonuniform Transmission-Line Systems and the Partial Element Equivalent Circuit Method*, John Wiley & Sons, pp. 1-55, 2009.

[10] A. E. Ruehli, "Inductance calculation in a complex integrated circuit environment", *IBM Journal of Research and Development*, vol. 16, no. 5, pp. 470-481, Sep. 1972.

[11] A. E. Ruehli, P. A. Brennan, "Efficient capacitance calculations for three-dimensional multiconductor system", *IEEE Transactions on Microwave Theory Techniques,* vol. 21, no. 2, pp. 76-82, Feb. 1973.

[12] A. Ruehli, E. Chiprout, "The importance of retardation in PEEC models for elecrical interconnect and package (EIP) applications", *Proceedings of Electrical Performance of Electronic Packaging*, pp. 232-234, Oct. 1995.

[13] T. A. Jerse, C. R. Paul, "A hybrid method for efficiently estimating common-mode radiation from transmission-line structures", *Proceedings of International Symposium on Electromagnetic Compatibility*, Aug. 1995.

[14] T. L. Simpson, J. C. Logan, and J. W. Rockway, "Equivalent circuits for electrically small antennas using LS-decomposition with the method of moments", *IEEE Transactions on Antennas and Propagation*, vol. 37, no. 12, pp. 1632-1635, Dec. 1989.

[15] W. C. Gibson, *The Method of Moments in Electromagnetics,* CRC Press, pp. 33-38, 2014.

[16] C. R. Paul, *Inductance: Loop and Partial*, John Wiley & Sons, pp. 196-218, 2010.

오 정 준

2005년 2월: 고려대학교 전기전자전파공학부 (공학사)
2005년 2월～현재: 삼성전자 메모리사업부 반도체 Packaging 공정 개발 담당
2016년 3월～현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] IC Level EMI/EMC, Signal Integrity

김 광 호

2013년 2월: 성균관대학교 전자전기컴퓨터공학과 (공학사)
2015년 2월: 성균관대학교 전자전기컴퓨터공학과 (공학석사)
2015년 3월～현재: 성균관대학교 전자전기컴퓨터공학과 박사과정
[주 관심분야] Signal Integrity, Power Integrity, S-parameter

박 명 구

2016년 2월: 충북대학교 전기공학부 (공학사)
2016년 2월～현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] EMI/EMC, SI, PI

이 호 상

2015년 2월: 동양미래대학교 정보통신공학과 (공학사)
2015년 3월～현재: 성균관대학교 전자전기컴퓨터공학과 석박사통합과정
[주 관심분야] 초고주파 회로 해석 및 설계, 안테나 해석 및 설계, Signal Integrity, Power Integrity, EMI/EMC

나 완 수

1984년 2월: 서울대학교 전기공학과 (공학사)
1986년 2월: 서울대학교 전기공학과 (공학석사)
1991년 2월: 서울대학교 전기공학과 (공학박사)
1991년~1993년: SSCL Guest Collaborator
1993년～1995년: 한국전기연구원 선임연구원
1995년～현재: 성균관대학교 전자전기컴퓨터공학과 교수
[주 관심분야] SI, PI, EMI/EMC