

고효율 고전력 Inverse Class-F GaN HEMT 동기 정류기 설계

Design of High-Efficiency and High-Power Inverse Class-F GaN HEMT Synchronous Rectifier

나 유 성 · 응웬 당 안 · 서 철 헌

Yusung Na · Nguyen Dang An · Chulhun Seo

요 약

본 논문에서는 트랜지스터를 기반으로 한 고효율 고전력 동기 정류기를 설계하였다. 다이오드를 기반으로 한 정류기는 비교적 간단한 구조로 많이 사용되어왔지만, UAV, 전기차 충전 등과 같은 고전력을 요하는 어플리케이션에는 적합하지 않다. 트랜지스터를 기반으로 한 정류기는 30 dBm 이상의 높은 전력에서도 고효율로 정류가 가능한 장점이 있다. 트랜지스터 기반의 정류기는 시간 역전 이중성 이론을 바탕으로 스위치 모드 전력증폭기의 전력 흐름을 부하에서 DC 공급 전원으로 역전시킴으로써 정류기로써 동작한다. 동기 정류기와 자가 동기 정류기가 있으며, 본 논문에서는 동기 정류기를 설계하였다. Inverse Class-F 모드로 동작하도록 고조파를 제어하여 높은 정류 효율을 갖도록 설계하였으며, 제안된 정류기의 성능으로는 측정 결과 37 dBm의 입력 전력에서 73.2%의 정류 효율을 달성하였다.

Abstract

In this study, a high-efficiency, high-power synchronous rectifier based on transistors was designed. The widely used diode-based rectifiers have a relatively simple structure but are unsuitable for high-power applications, such as unmanned aerial vehicle and electric vehicle charging. In contrast, transistor-based rectifiers operate by reversing the power flow of a switch-mode power amplifier from the load to the DC supply based on time-reversal duality and can rectify efficiently, even at a high power of 30 dBm or more. The proposed transistor-based synchronous rectifier was designed to have a high rectification efficiency by controlling the harmonics to operate in the inverse Class-F mode and achieved a peak efficiency of 73.2% at an input power of 37 dBm.

Key words: WPT, Inverse Class-F, Rectifier, GaN HEMT, Synchronous

I. 서 론

정류기는 RF 신호를 DC 신호로 변환하는 역할을 하는 장치이며, 에너지 하베스팅, 무선 전력 전송과 같은 무선 충전 어플리케이션에서 많이 사용된다^[1]. 또한, 전력 변환

효율(PCE, power conversion efficiency)은 시스템의 성능에 큰 영향을 미치기 때문에 정류기에서 가장 중요하게 고려되어야 할 성능 지표이다. 정류기를 설계하기 위해서 다이오드를 기반으로 한 정류기가 많이 연구되어 왔다^[2]. 다이오드는 RF 신호를 DC 신호로 정류하기에 적절한 소

「이 논문은 2017년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초 연구사업임(No. NRF-2017R1A5A1015596).」
 숭실대학교 정보통신공학과(School of Electronic Engineering, Soongsil University)

· Manuscript received November 20, 2023 ; Revised December 4, 2023 ; Accepted March 15, 2024. (ID No. 20231120-099)

· Corresponding Author: Chulhun Seo (e-mail: chulhun@ssu.ac.kr)

자이고, 비교적 간단한 구조로 설계할 수 있다. 하지만 낮은 항복 전압으로 인해 비교적 낮은 전력에서만 사용이 되고, 높은 입력 전력에서는 적합하지 않다^[3]. 따라서 UAV, 전기차 충전 장치 등 높은 전력이 필요한 장치에서 높은 정류 효율을 가지는 정류기의 필요성이 부각되고 있다^[4].

높은 전력에서 정류 효율을 높이기 위한 방법으로 시간 역전 이중성 원리를 바탕으로 한 트랜지스터 기반의 정류기가 제안되었다. 시간 역전 이중성 이론이란 시간의 흐름이 역전되어도 시스템은 동일하게 동작한다는 원리이다^[5]. DC 전원을 RF 신호로 변환하는 전력증폭기를 역으로 동작시킴으로써 RF 신호를 DC 전원으로 변환하는 정류기로 동작한다. 즉, 스위치 모드 전력증폭기의 전력 흐름을 부하에서 DC 공급 전원으로 역전시켜서 높은 정류 효율을 가지는 정류기를 설계할 수 있다. 트랜지스터 기반 정류기는 자기 동기 정류기와 동기 정류기가 있다^[6]. 자기 동기 정류기는 신호 커플링을 위해 트랜지스터 내부 기생 캐패시턴스 C_{gd} 에 의존하며 비교적 구조가 간단하지만 낮은 PCE를 가지는 단점이 있고, 동기 정류기는 신호 커플링을 위해 커플러와 위상 천이기를 사용하며 비교적 복잡한 구조를 가지지만 높은 PCE를 얻을 수 있다.

본 논문에서는 고효율 고전력 동기 정류기를 제안한다. 제안된 구조는 I-generation 평면에서 정확한 inverse class-F 모드 동작을 위해 트랜지스터의 기생 성분을 고려한 고조파 제어 네트워크를 배치하였다. I-generation 평면이란 패키징된 트랜지스터 구조 내에서 다른 패키징 요소들에 영향을 받지 않는 실제 드레인 단자가 위치한 평면을 의미한다. 또한, 보다 소형화된 회로 구현을 위해 전송선로만으로 신호를 커플링할 수 있도록 on-board 커플러와 위상 천이기를 설계하고 통합하였다. 제안된 방법으로 정류기를 제작하여 2.45 GHz에서 검증을 위해 측정된 결과 37 dBm의 입력 전력에서 약 최대 73.2%의 PCE가 측정되었다.

II. 제안된 회로 구조 및 설계

2-1 Inverse Class-F 전력증폭기 설계

동기 정류기를 설계하기 위해서는 먼저 전력증폭기를

설계해야 한다. 동기 정류기의 성능은 전력증폭기의 성능에 의존하므로 고효율 전력증폭기를 설계하는 것이 필수적이다. 본 논문에서는 고조파를 제어하여 높은 효율을 달성할 수 있는 inverse class-F 전력증폭기를 설계하였다. 그림 1은 설계된 inverse class-F 전력증폭기의 회로도이며, 50 Ω 매칭 네트워크 단과 고조파 제어 네트워크 단을 포함한다. inverse class-F 전력증폭기는 짝수 고조파에서 개방되고 홀수 고조파에서 단락되어 동작하며, 본 논문에서는 충분한 효율을 달성할 수 있는 2차와 3차 고조파만을 제어하여 설계를 진행하였다. 설계에 사용된 프로그램은 Keysight사의 ADS이며, 사용한 트랜지스터는 Cree사의 CGH40006P이다.

고조파 제어 네트워크는 I-generation 평면에서의 고조파 부하 임피던스를 제어하며, 동작 주파수 f 는 2.45 GHz이다. TL1, TL2 및 TL3은 f 에서 각각 $\lambda/8$, $\lambda/4$ 및 $\lambda/8$ 의 전기적 길이를 가지며 $2f$ 에서의 부하 임피던스가 ∞ 가 되도록 하고, TL5와 TL6은 f 에서 $\lambda/12$ 의 전기적 길이를 가지며 $3f$ 에서의 부하 임피던스가 0이 되도록 한다. 또한, TL0과 TL4는 트랜지스터의 기생 성분을 고려하여 튜닝 라인으로써 동작한다. 최종적으로 설계된 전력증폭기의 각 TLIN 파라미터 값은 표 1에 나타내었다.

그림 2은 설계된 inverse class-F 전력증폭기의 드레인 전압 및 전류 파형을 나타낸 시뮬레이션 결과이다. 짝수 차수 고조파가 개방되고 홀수 차수 고조파가 단락되는 inverse class-F의 경우 전압은 정현파, 전류는 구형파의 형태로 나타난다. 파형을 보면 전압과 전류가 각각 정현파, 구형파의 형태로 생성되는 것을 볼 수 있다. 그림 3은 2.45 GHz에서 입력 전력에 대한 전력증폭기의 시뮬레이

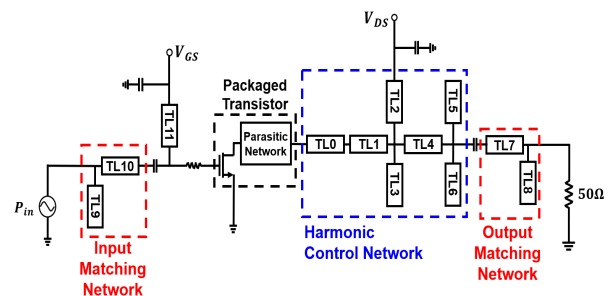


그림 1. 설계된 Inverse class-F 전력증폭기 회로도
Fig. 1. Schematic of inverse class-F power amplifier.

표 1. 전력증폭기 각 TLIN의 파라미터 값
Table 1. TLIN parameters of power amplifier.

TLIN	TL0	TL1	TL2	TL3	TL4	TL5
Z (Ω)	73	73	73	73	73	73
θ (°)	48.5	45	90	45	63.5	30
TLIN	TL6	TL7	TL8	TL9	TL10	TL11
Z (Ω)	73	50	50	50	50	50
θ (°)	30	35.5	43	73.9	17	90

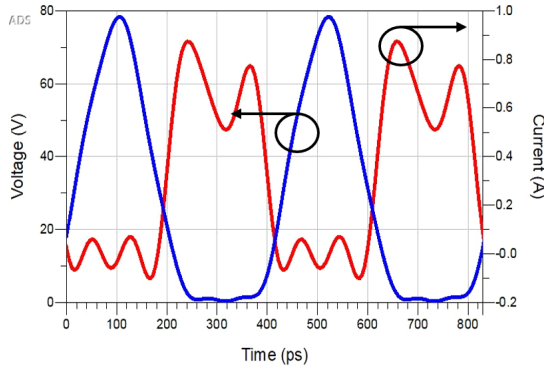


그림 2. Inverse class-F 전력증폭기 드레인 전압 및 전류 파형

Fig. 2. Simulated drain voltage and current waveforms of inverse class-f power amplifier.

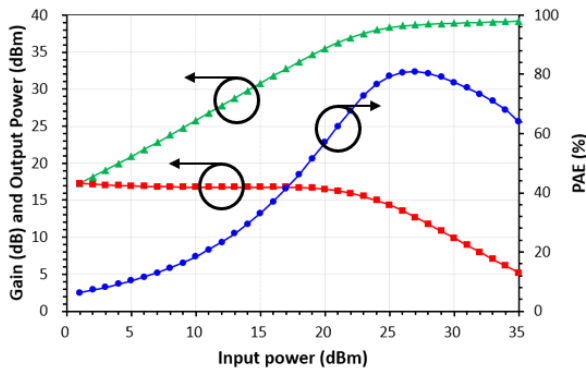


그림 3. 설계된 전력증폭기 시뮬레이션 결과

Fig. 3. Simulation result of inverse class-F power amplifier.

선 결과이다. 입력 전력이 26 dBm일 때 최대 전력 부가 효율(PAE, power added efficiency) 80.9%가 출력되었고, 이때의 출력 전력 및 이득은 각각 38.7 dBm 및 13.5 dB로 출력되었다.

2-2 제안된 Inverse Class-F GaN HEMT 동기 정류기 설계

그림 4는 설계된 inverse class-F 동기 정류기의 회로도이다. 전력증폭기의 출력 포트를 정류기의 입력 포트로 전환해주고, 전력증폭기의 DC 바이어스 포트를 출력 저항 RL로 바꿔준다. 그 후 게이트 구동 신호를 생성하기 위해 RF 입력에 커플러와 위상 천이기를 이용하여 피드백 경로를 추가하면 동기 정류기로 동작이 가능하다.

커플러와 위상 천이기는 전송선로를 이용하여 on-board로 설계하여서 회로 구현을 소형화하였다. 커플러 설계를 위한 짝수 임피던스 Z_{0e} 및 홀수 임피던스 Z_{0o} 는 아래 식과 같이 나타낼 수 있으며, 결합계수 C는 전력증폭기의 이득과 근접한 -14 dB로 설정하여 설계를 진행하였다.

$$C = 10^{-C(dB)/20} \quad (1)$$

$$Z_{0e} = Z_0 \sqrt{\frac{1+C}{1-C}} \quad (2)$$

$$Z_{0o} = Z_0 \sqrt{\frac{1-C}{1+C}} \quad (3)$$

고조파 제어 네트워크 및 매칭 네트워크의 TLIN 파라미터 값은 전력증폭기와 동일하며, 식 (1)~식 (3)을 통해 계산된 커플러 및 위상 천이기의 파라미터 값은 표 2를 통해 나타내었다.

게이트 바이어스 전압 V_{gs} 는 GaN HEMT 소자의 동작

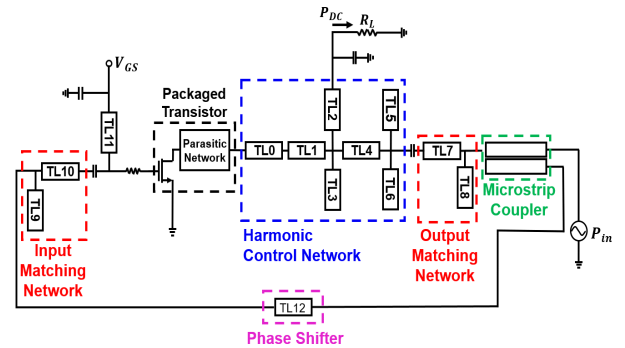


그림 4. 설계된 Inverse class-F 동기 정류기의 회로도

Fig. 4. Schematic of inverse class-F synchronous rectifier.

표 2. 설계된 정류기의 커플러 및 위상 천이기 파라미터 값

Table 2. Coupler and phase shifter parameters of synchronous rectifier.

TLIN	Coupler	Phase shifter
Z (Ω)	$Z_{0c}=61.21$ $Z_{0o}=40.84$	50
θ ($^\circ$)	90	55

에 중요한 영향을 끼치므로, 바이어스 포인트를 선택하는 것은 중요하다. V_{gs} 의 값에 따른 PCE의 변화를 그림 5를 통해 나타내었다. 시뮬레이션 결과 $V_{gs}=-2.9$ V일 때 최적의 PCE가 출력됨을 볼 수 있다.

그림 6은 0 dBm~40 dBm의 입력 전력에서 설계된 정류기의 2차, 3차 고조파 임피던스를 스미스 차트로 나타

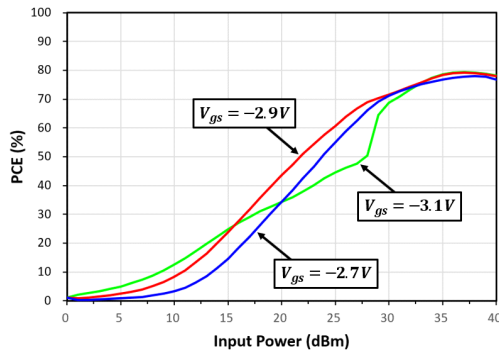


그림 5. 게이트 바이어스 전압에 따른 PCE값
Fig. 5. Simulated PCE versus gate bias voltage.

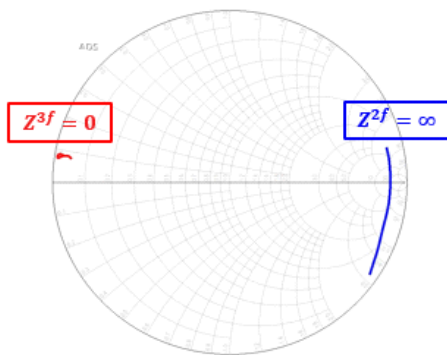


그림 6. 설계된 동기 정류기의 2차, 3차 고조파 임피던스
Fig. 6. Simulated impedance of second and third harmonics of synchronous rectifier on the Smith chart.

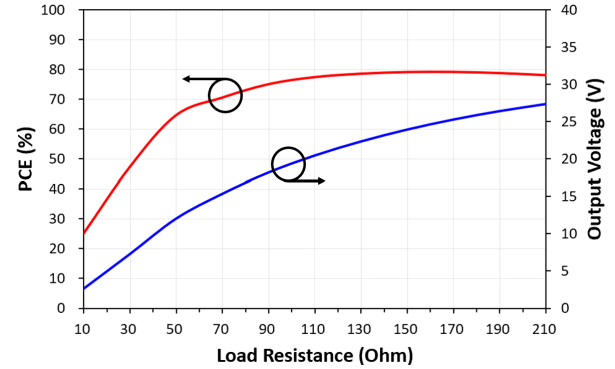


그림 7. 부하 저항에 따른 PCE 및 출력 전압값

Fig. 7. Simulated PCE and output voltage versus load resistance.

낸 것이다. 2차 고조파는 높은 임피던스를 가지고 개방 회로 지점 주변에 분포하며, 3차 고조파는 낮은 임피던스를 가지고 단락 지점 주변에 위치하는 것을 볼 수 있다. 이는 제안된 설계에서 효율적인 inverse class-F 동작을 나타낸다.

그림 7은 37 dBm의 입력 전력에서 부하 저항 R_L 에 따른 PCE의 변화를 나타낸 그래프이다. $R_L=150$ Ω 일 때 최대 PCE 79.2%가 출력됨을 확인하였다.

III. 회로 구현 및 실험 결과

그림 8은 제작된 동기 정류기와 측정 과정을 보여준 사진이다. 기판은 Taconic사의 두께 0.8 mm TLY-5를 사용하였으며, 제작된 회로의 크기는 58×56 mm²이다. 구동 증폭기를 이용하여 높은 입력 전력에서 측정하였고, 게이트 바이어스 전압 $V_{gs}=-2.9$ V, 부하 저항 $R_L=150$ Ω 로 설정하여 측정을 진행하였다. 그림 9은 2.45 GHz에서 입력 전력에 대한 정류기의 시뮬레이션 및 측정 결과이며, 기존 발표된 연구들과의 성능 비교를 표 3에 나타내었다. 시뮬레이션 결과 최대 PCE는 입력 전력이 37 dBm일때 79.2%로 출력되었으며, 제작상의 오차로 인해 측정 결과는 2.3 GHz에서 73.2%의 PCE가 측정되었다.

IV. 결 론

본 논문에서는 고효율 고전력 동기 정류기를 설계하였

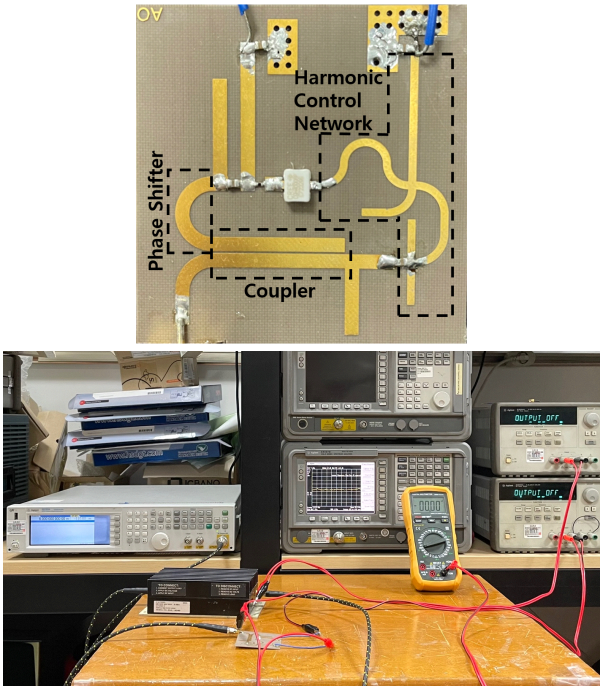


그림 8. 제작된 동기 정류기 회로 사진과 측정 셋업
Fig. 8. Fabricated circuit of synchronous rectifier and measurement setup.

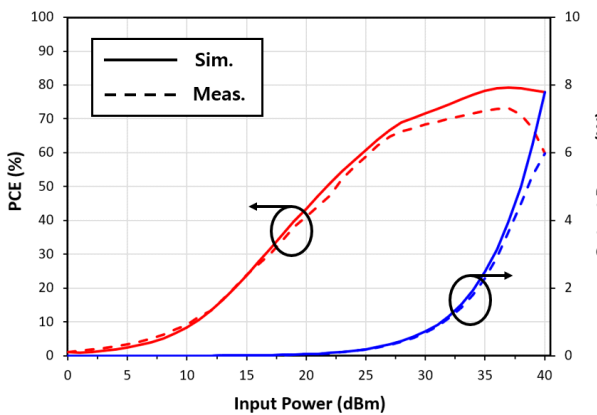


그림 9. 제작된 동기 정류기의 시뮬레이션 및 측정값
Fig. 9. Simulation and measurement result of synchronous rectifier.

다. Inverse class-F 모드를 이용하여 효율을 증가시켰으며, GaN HEMT를 사용하여 30 dBm 이상의 높은 전력에서도 정류가 가능하도록 설계하였다. 또한, on-board 커플러 및 위상 천이기를 배치하여 전송선로만으로 RF신호를 커플

표 3. 이전 발표된 연구들과의 성능 비교 표
Table 3. Comparison with previous works.

Ref.	Freq. (GHz)	Class	Device	Eff. (%)	Coupler	Phase shifter
[6]	0.91	Class-F-1	GaN HEMT	85	External	External
[7]	1.8	Class-F-1	GaN HEMT	77	External	External
[8]	2.4	Class-F	GaN HEMT	69.6	On board	On board
This work	2.45	Class-F-1	GaN HEMT	73.2	On board	On board

링하여 회로 구현을 소형화하였으며, 게이트 구동 신호의 위상을 조절하여 동기 정류기로써 동작하도록 설계하였다. 설계된 동기 정류기의 시뮬레이션 결과 2.45 GHz에서 입력 전력이 37 dBm일 때 최대 79.2%의 PCE가 출력되었으며, 제작된 회로의 측정 결과는 2.3 GHz에서 73.2%의 PCE가 측정되었다.

References

- [1] W. C. Brown, "The history of power transmission by radio waves," *IEEE Transactions on Microwave Theory and Techniques*, vol. 32, no. 9, pp. 1230-1242, Sep. 1984.
- [2] M. Roberg, E. Falkenstein, and Z. Popovic, "High-efficiency harmonically-terminated rectifier for wireless powering applications," *IEEE/MTT-S International Microwave Symposium Digest*, pp. 1-3, Jun. 2012.
- [3] C. R. Valenta, G. D. Durgin, "Harvesting wireless power: Survey of energy-harvester conversion efficiency in far-field, wireless power transfer systems," *IEEE Microwave Magazine*, vol. 15, no. 4, pp. 108-120, Jun. 2014.
- [4] X. Lu, P. Wang, D. Niyato, D. I. Kim, and Z. Han, "Wireless charging technologies: Fundamentals, standards, and network applications," *IEEE Communications Surveys & Tutorials*, vol. 18, no. 2, pp. 1413-1452, Nov. 2017.
- [5] D. C. Hamill, "Time reversal duality and the synthesis of a double classE DC-DC converter," in *21st Annual IEEE*

Conference on Power Electronics Specialists, San Antonio, TX, Jun. 1990, pp. 512-521.

- [6] S. Abbasian, T. Johnson, "High efficiency and high power GaN HEMT inverse class-F synchronous rectifier for wireless power applications," in *2015 European Microwave Conference(EuMC)*, Paris, Sep. 2015, pp. 299-302.
- [7] S. N. Ali, T. Johnson, and D. Heo, "DC polarity control in radio frequency synchronous rectifier circuits," *IEEE*

Microwave and Wireless Components Letter, vol. 27, no. 12, pp. 1107-1109, Dec. 2017.

- [8] J. Na, S. H. Yi, J. Shin, H. Koo, J. Bae, and K. C. Hwang, et al., "2.4 GHz GaN HEMT class-F synchronous rectifier using an independent second harmonic tuning circuit," *Sensors*, vol. 21, no. 5, p. 1608, Feb. 2021.

나 유 성 [숭실대학교/석사과정]

<https://orcid.org/0009-0004-9716-1245>



2014년 3월 ~ 2021년 8월: 숭실대학교 전자정보공학부 (공학사)

2022년 3월 ~ 현재: 숭실대학교 정보통신공학과 석사과정

[주 관심분야] RF, RF Power Amplifier, Rectifier 등

서 철 현 [숭실대학교/교수]

<https://orcid.org/0000-0002-6765-8734>

한국전자과학회논문지, 32(3) 참조

응웬 당 안 [숭실대학교/공학박사]

<https://orcid.org/0000-0003-3389-8892>



2016년 8월: 하노이 과학 기술 대학교 전자통신공학과 (공학사)

2023년 8월: 숭실대학교 정보통신융합학과 공학박사

[주 관심분야] Microwave Signal Processing, Radar Systems, Power Amplifiers, Rectifiers, Non-Foster Circuits 등