THE JOURNAL OF KOREAN INSTITUTE OF ELECTROMAGNETIC ENGINEERING AND SCIENCE. 2023 December.; 34(12), 873～878.

http://dx.doi.org/10.5515/KJKIEES.2023.34.12.873
ISSN 1226-3133 (Print) · ISSN 2288-226X (Online)

5G NR 통신을 위한 GaAs HBT 3.5 GHz 대역 도허티 전력 증폭기

Designing a 3.5 GHz Doherty Power Amplifier Using GaAs HBT for 5G NR Communications

손정택 · 임정택 · 이재은 · 송재혁 · 김준형 · 백민석 · 이은규* · 김철영

Jeong-Taek Son · Jeong-Taek Lim · Jae-Eun Lee · Jae-Hyeok Song · Joon-Hyung Kim · Min-Seok Baek · Eun-Gyu Lee* · Choul-Young Kim

요 약

본 논문은 0.5-μm GaAs 공정을 이용한 3.5 GHz 대역 도허티 전력 증폭기 설계에 관한 내용이다. 설계는 로드-풀 시뮬레이션을 통해 최적화되어 높은 선형성을 유지하기 위해 피킹 증폭기의 출력에 2차 고조파 차단 필터를 이용하였다. 제작된 전력 증폭기 측정 결과, 3.5 GHz 대역에서 27.8 dBm의 최대 포화 전력, 34.3 %의 power-added afficiency(PAE)를 가진다. 또한 5G NR 64-QAM 100 MHz 변조신호 인가 시, 22 dBm의 EVM 5.6 % 선형 출력 전력과 23.1 %의 선형 출력 전력 부가 효율을 달성한다.

Abstract

This paper discusses the design of a 3.5-GHz band Doherty power amplifier using a 0.5-μm GaAs process. The design was optimized through load-pull simulations, employing the second harmonic trap filter at the output of the peaking amplifier to maintain high linearity. Measurement results of the fabricated power amplifier showed a maximum saturated power of 27.8 dBm and power-added afficiency (PAE) of 34.3 % in the 3.5 GHz band. Additionally, with a 5G NR 64-QAM 100-MHz modulated signal, it achieved a linear output power of 22 dBm with an EVM of 5.6 % and a linear output power added efficiency of 19.8 %.

Key words: GaAs HBT, Doherty Power Amplifier, 5G NR

Ⅰ. 서 론

5G NR(new radio)는 현대 무선 통신에 있어 중추적인 기술로서, 기존 4G LTE보다 더 높은 데이터 전송률, 낮은 지연 시간, 그리고 향상된 연결 능력을 제공한다. 5G NR은 다양한 주파수 대역에서 작동 가능하며, 이 중 sub-6 GHz 대역은 주요 통신 연결을 위해 사용된다. Sub-6 GHz n78 대역은 3.3～3.8 GHz 주파수 범위를 포함하며, 특히 아시아와 유럽에서 인기 있는 5G 주파수 대역이다[1]. 통신용 전력 증폭기는 무선 통신 시스템의 핵심 구성 요소

「본 과제(결과물)는 2022년도 교육부의 재원으로 한국연구재단의 지원을 받아 수행된 지자체-대학 협력기반 지역혁신 사업의 결과입니다 (2021RIS-004).」

충남대학교 전자공학과(Department of Electronic Engineering, Chungnam National University)
*알에프피아(rfpia)

· Manuscript received October 24, 2023 ; Revised November 2, 2023 ; Accepted December 6, 2023. (ID No. 20231024-089)

· Corresponding Author: Choul-Young Kim (e-mail: cykim@cnu.ac.kr)

ⓒ Copyright The Korean Institute of Electromagnetic Engineering and Science. This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licenses/by-nc/4.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

로서, 신호의 전력을 증폭시켜 원하는 거리까지 전송할 수 있게 한다. 특히 OFDM(orthogonal frequency division multiplexing)과 같은 다중 반송파 시스템에서는 신호의 피크-평균 전력 비율(peak-to-average power ratio, PAPR)이 높을 수 있다. 이러한 높은 PAPR 값을 처리하기 위해 전력증폭기는 피크 값을 처리할 수 있는 출력 능력이 필요하지만, 평균 전력에서는 백오프된 상태에서 동작한다. 도허티 전력증폭기는 백오프된 전력에서 높은 전력 효율을 갖는 특성으로 그 유용성이 많은 주목을 받고 있다[2]~[5]. 도허티 전력증폭기는 두 개의 증폭기 - 메인 및 보조 증폭기 -로 구성되며, 이는 높은 백오프 전력 효율성을 달성하는데 중요한 역할을 한다. 본 논문에서는 GaAs HBT 공정을 이용하여 sub-6 GHz 5G NR n78 대역을 위한 도허티 전력 증폭기의 설계를 제시한다. Ⅱ장에서 도허티 전력 증폭기 설계 방법에 대해 설명하고, Ⅲ장에서는 전력 증폭기는 5G NR 신호를 사용하여 검증하고 측정 결과를 제시한다.

Ⅱ. 도허티 전력증폭기 설계

그림 1은 도허티 전력 증폭기의 동작을 설명한다. 각 전류원 I_C와 I_P는 캐리어 증폭기와 피킹 증폭기를 나타낸다. 이때 각 증폭기의 출력 부하 임피던스는 다음 식 (1) 및 식 (2)와 같이 나타낼 수 있다[6].

$$Z_C = \frac{Z_T^2}{Z_{load}(1+I_P/I_C)} \tag{1}$$

$$Z_P = Z_{load}(1+I_C/I_P) \tag{2}$$

여기서 Z_{load}는 도허티 증폭기의 부하 임피던스이며, Z_T는 전송선로의 특성 임피던스이다. 각 증폭기의 동작

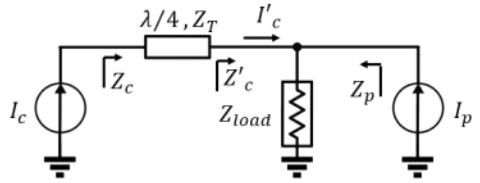


그림 1. 도허티 증폭기의 로드 임피던스 변환
Fig. 1. The transformation of load impedance in a Doherty amplifier.

점은 캐리어 증폭기의 경우 class-AB로 바이어스되고 피킹 증폭기의 경우 class-C로 바이어스된다.

낮은 입력 전력에서는 피킹 증폭기는 turn-off 상태로 Z_C는 Z_T^2/Z_{load} Z_P는 매우 높은 임피던스를 갖게 된다. 결과적으로 캐리어 증폭기의 출력 부하 임피던스는 기존 증폭기에 비해 2배 더 큰 값을 보게 되며 낮은 출력 전력에서도 더 효율적으로 동작할 수 있도록 해준다. 높은 입력 전력에서는 피킹 증폭기가 활성화되어 임피던스가 감소하면서 전체 시스템의 출력 부하 임피던스도 감소하여 더 많은 전력을 처리할 수 있게 된다.

그림 2는 도허티 전력 증폭기의 회로도이다. 첫째 단의 드라이브 증폭기는 전력 분배기를 통해 전력단의 캐리어 증폭기와 피킹 증폭기로 전력을 전달한다. 전력단의 출력 네트워크는 식 (1) 및 식 (2)에 따라 부하 임피던스 변환을 하도록 설계된다. 로드-풀 시뮬레이션을 통해 전력단 R_{opt}는 12 Ω으로 결정되었으며 전체 도허티의 부하 임피던스가 $R_{opt}/2$가 되도록 설계되었다. 캐리어 증폭기의 출력단에 $\lambda/4$ 임피던스 변환기는 $\lambda/4$ 전송선의 경우 크기와 손실이 크기 때문에 칩에 구현하기 어렵워 등가적으로 집중소자 L, C로 구현되었다. $\lambda/4$ 임피던스 변환기는 전력 매칭과 로드 임피던스 변환이 수행되어 임피던스는 24Ω으로 변환된다. 낮은 전력과 높은 전력에서의 부하 임피던스는 그림 3(a) 및 그림 3(b)에 나타내었으며 시뮬레이션 된 부하 임피던스 변환은 그림 3(c)에 나타내었다. 피킹 증폭기의 입력단에는 캐리어 증폭기와 위상차 보상을 위한 집중소자 L, C로 구현된 $\lambda/4$ 라인이 적용된다. 캐리어 증폭기와 피킹 증폭기는 각각 높은 출력 전력과

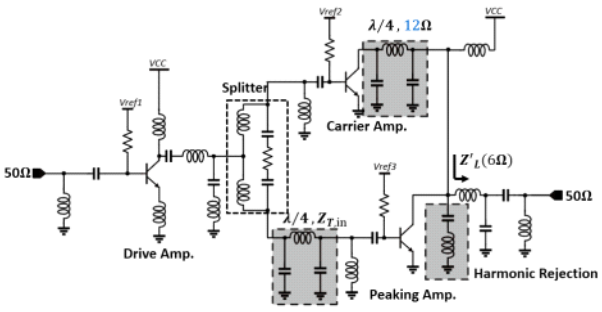
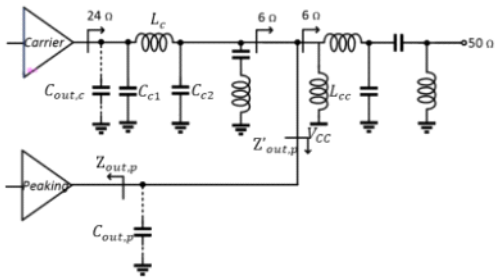
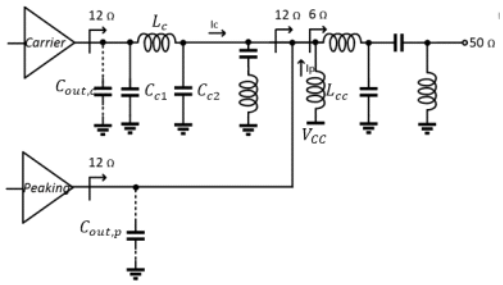


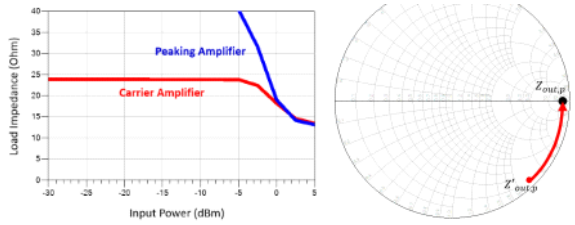
그림 2. 도허티 전력증폭기 회로도
Fig. 2. Schematic of Doherty power amplifier.



(a)



(b)



(c) (d)

그림 3. (a) 낮은 전력 및 (b) 높은 전력에서 도허티 전력증폭기 부하 임피던스, (c) 시뮬레이션된 부하 임피던스 변환, (d) 피킹 증폭기의 출력 임피던스

Fig. 3. (a) Output matching of the Doherty power amplifier at low power, (b) high power, (c) simulated load impedance variation, and (d) output impedance of the peaking amplifier.

효율을 위해 Class-AB와 Class-C로 동작한다. 높은 선형성을 위해 드라이브 증폭기는 Class-A로 동작하며 피킹 증폭기의 출력에 2차 고조파 차단 필터가 사용된다[7]. $\lambda/4$ 변환기는 C-L-C π타입으로 설계되었으며 캐리어 증폭기와 피킹 증폭기가 컬렉터 전압을 공유할 수 있어 L_{CC}를 통해 단일로 컬렉터 바이어스를 공유하여 불필요한 복잡성을 제거하고 크기를 줄인다. 캐리어 증폭기의 출력 캐패시터 $C_{out,c}$는 C_{c1}과 통합되며 피킹 증폭기의 출력 캐패시터 $C_{out,p}$ 및 2차 고조파 차단 필터는 C_{c2}와 통합된다. 이러한 통합은 그림 3(d)에 나타낸 대로 낮은 출력 전력에서 피킹 증폭기의 출력 임피던스를 높은 임피던스로 변환하여 전력 효율을 최적화한다.

Ⅲ. 시뮬레이션 및 측정 결과

그림 4는 500-nm GaAs HBT 공정을 이용하여 제작한 칩 사진을 나타내며, 제작된 회로의 크기는 3×2 mm^{2}이다. 그림 5은 설계된 도허티 전력 증폭기의 S-파라미터 시뮬레이션 결과 및 측정값이다. 3.5 GHz 대역에서 S_{11} 및 S_{22}는 −10 dB 이하로 측정되었으며, S_{21}은 25 dB 이상으로 측정되었다. 그림 6는 3.5 GHz에서의 one-tone 시뮬레이션 및 측정 효율을 나타낸다. 최대 출력 전력은 27.6 dBm로 측정되었으며, 최대 출력 전력에서 측정된 효율은 34.3

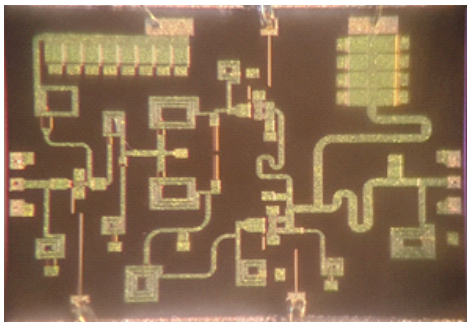


그림 4. 제작된 GaAs 도허티 전력 증폭기의 현미경사진

Fig. 4. Photomicrograph of GaAs Doherty PA.

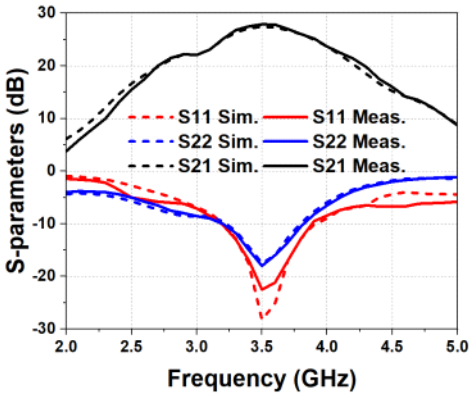


그림 5. 이득 및 매칭 시뮬레이션 & 측정 결과

Fig. 5. Gain simulation & measurement results.

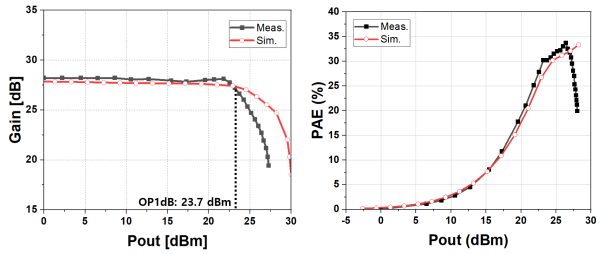


그림 6. One-tone P_{1dB} & 전력 부가 효율 시뮬레이션 & 측정 결과
Fig. 6. P_{1dB} & PAE simulation & measurement results.

%이다. 최대 출력 전력에서 6 dB 백오프된 전력에서 측정된 효율은 25 %이다. 그림 7 및 그림 8은 5G NR 100 MHz 64-QAM 변조신호를 이용하여 측정된 EVM과 ACPR을 보여준다. 3.5 GHz 대역에서는 EVM −25 dB의 선형 평균 출력 전력은 22.1 dBm이며 이때의 ACPR은 −30.1

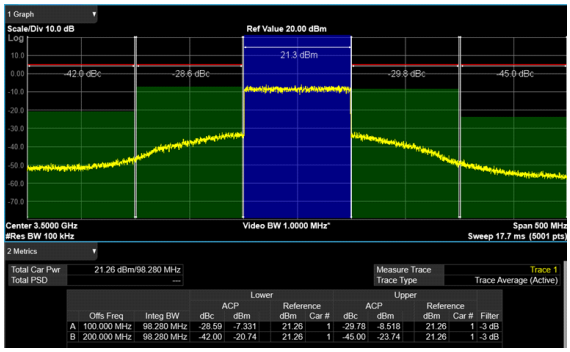


그림 7. 64QAM, 100-MHz 신호에 대한 측정된 ACPR 파형
Fig. 7. Measured ACPR waveforms for a 64QAM, 100-MHz signal at 3.5 GHz.

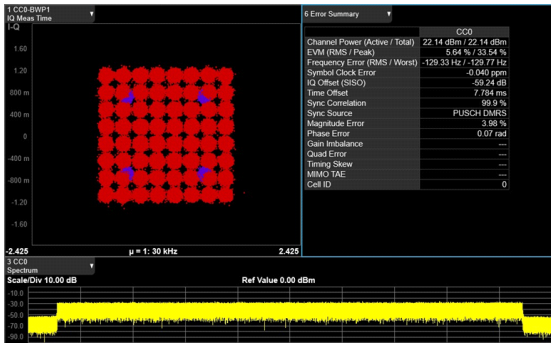


그림 8. 5G NR FR1 1CC(100 MHz BW) EVM 측정 결과
Fig. 8. EVM measurement results.

표 1. 도허티 전력 증폭기 성능 요약
Table 1. The performance summary of the Doherty power amplifier.

	Ref. [8]	Ref. [9]	Ref. [10]	This work
Frequency (GHz)	4.9	2.5~2.7	2.45	3.5
Gain (dB)	15	21	31.7	26.56
P_{sat} (dBm)	30	27	32.8	27.6
S_{11} (dB)	<−10	-	-	<−10
S_{22} (dB)	<−10	-	-	<−10
PAEsat (%)	46	37	37.5	34.3
PAElinear at EVM −25 dB (%)	-	-	-	23.18
PAElinear at 6 dB PBO (%)	26	22	22	20.5
Modulation	-	8.75MHz 16-QAM	20MHz 64-QAM	100MHz 64 QAM
EVM (%)	-	3.15	3.15	5.6
P_{avg} (dBm)	-	24.6	16.4	22.1
Tech.	250nm GaAs pHEMT	InGaP/GaAs HBT	GaAs HBT	500nm GaAs HBT

dBc를 보여준다. 표 1은 도허티 전력 증폭기의 성능을 요약한 결과를 보여준다.

Ⅳ. 결 론

본 논문에서 GaAs 500-nm 공정을 이용하여 sub-6 GHz 대역 도허티 전력 증폭기를 설계 및 제작하였다. 제작한 전력 증폭기의 크기는 3,000 μm×2,000 μm이고, 26.56 dB의 이득을 가지며, 10 dB 이상의 입력 및 출력 반사 손실, 27.6 dBm의 포화 전력, 34.3 %의 피크 전력 부가 효율 및 23.18 %의 선형 전력 부하 효율의 결과를 가진다.

References

[1] M. Ikram, N. Nguyen-Trong, and A. Abbosh, "Hybrid antenna using open-ended slot for integrated 4G/5G mobile application," *IEEE Antennas and Wireless Propagation Letters*, vol. 19, no. 4, pp. 710-714, 2020.

[2] H. Jung, H. Oh, Y. Chen, W. Choi, Y. Choi, and S Woo, et al., "3.3 GHz Doherty power amplifier having a high-efficiency at 9 dB back-off based on outphasing load networks," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 32, no. 11, pp. 971-979, 2021.

[3] J. Kim, W. Choi, Y. Choi, H. Oh, and Y. Yang "3.5 GHz high-efficiency asymmetric Doherty power amplifier design using a complex combining load," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 32, no. 8, pp. 708-716, 2021.

[4] C. You, X. Zhu, J. Wang, and Z. Liao, "Efficiency-enhanced inverted Doherty power amplifier with class-E peaking amplifier," in *2010 International Symposium on Signals, Systems and Electronics*, Nanjing, China, pp. 1-3, 2010.

[5] N. Srirattana, A. Raghavan, D. Heo, P. E. Allen, and J. Laskar, "Analysis and design of a high-efficiency multistage Doherty power amplifier for wireless communications," *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 3, pp. 852-859, 2005.

[6] B. Kim, J. Kim, I. Kim, and J. Cha, "The Doherty power amplifier," *IEEE Microwave Magazine*, vol. 7, no. 5, pp. 42-50, 2006.

[7] B. Kim, Y. Cho, "Design of linear Doherty power amplifier for handset application," in *2016 IEEE MTT-S International Microwave Symposium (IMS)*, San Francisco, CA, 2016, pp. 1-3.

[8] G. Lv, W. Chen and Z. Feng, "A C-band GaAs Doherty power amplifier MMIC with compact size and 1-GHz bandwidth," in *2018 IEEE MTT-S International Microwave Workshop Series on 5G Hardware and System Technologies(IMWS-5G)*, Dublin, Ireland, 2018, pp. 1-3.

[9] D. Kang, D. Kim, J. Moon and B. Kim, "Broadband HBT doherty power amplifiers for handset applications," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 12, pp. 4031-4039, Dec. 2010.

[10] M. Liu, Z. Ma, K. Ma and H. Fu, "A high-power GaAs amplifier with coupled bonding-wires-based harmonic control output matching network," in *IEEE Microwave and Wireless Technology Letters*, vol. 33, no. 9, pp. 1305-1308, Sept. 2023.

손 정 택 [충남대학교/석・박사통합과정]

https://orcid.org/0000-0003-4794-5813

2021년 2월: 충남대학교 전자공학과 (공학사)

2021년 3월～현재: 충남대학교 전자공학과 석・박사통합과정

[주 관심분야] mm-Wave 회로 설계, 능동 위상 배열 시스템 등

임 정 택 [충남대학교/박사과정]

https://orcid.org/0000-0002-2698-6942

2016년 2월: 충남대학교 전자공학과 (공학사)

2018년 2월: 충남대학교 전자공학과 (공학석사)

2018년 3월～현재: 충남대학교 전자공학과 박사과정

[주 관심분야] mm-Wave 회로 설계, 능동 위상 배열 시스템 등

이 재 은 [충남대학교/박사과정]
https://orcid.org/0000-0001-6616-6503

2018년 2월: 충남대학교 전자공학과 (공학사)
2018년 2월: 충남대학교 전자공학과 (공학석사)
2018년 3월～현재: 충남대학교 전자공학과 박사과정
[주 관심분야] 위상 배열 시스템, RF/mmWave 집적 회로 및 시스템

송 재 혁 [충남대학교/박사과정]
https://orcid.org/0000-0003-3736-2753

2016년 2월: 충남대학교 전자공학과 (공학사)
2022년 2월: 충남대학교 전자공학과 (공학석사)
2022년 3월～현재: 충남대학교 전자공학과 박사과정
[주 관심분야] mm-Wave 회로 설계, 능동 위상 배열 시스템 등

김 준 형 [충남대학교/석・박사통합과정]
https://orcid.org/0000-0002-6873-9034

2022년 2월: 충남대학교 전자공학과 (공학사)
2022년 3월～현재: 충남대학교 전자공학과 석・박사통합과정
[주 관심분야] mm-Wave 회로 설계, 능동 위상 배열 시스템 등

백 민 석 [충남대학교/석・박사통합과정]
https://orcid.org/0000-0002-3651-4498

2022년 2월: 충남대학교 전자공학과 (공학사)
2022년 9월～현재: 충남대학교 전자공학과 석・박사통합과정
[주 관심분야] mm-Wave 회로 설계, 능동 위상 배열 시스템 등

이 은 규 [알에프피아/연구원]
https://orcid.org/0000-0002-3835-2226

22004년 2월: 충남대학교 전자공학과 (공학사)
2006년 2월: 포항공과대학교 전자공학과 (공학석사)
2009년 2월: 삼성전자 연구원
2017년 2월: 충남대학교 전자공학과 (공학박사)
2018년 3월～현재: 알에프피아 연구원
[주 관심분야] 근거리 레이다 및 위상배열 응용을 위한 MMIC 및 시스템 등

김 철 영 [충남대학교/교수]
https://orcid.org/0000-0002-5532-7399

2002년 2월: 충남대학교 전자공학과 (공학사)
2004년 2월: 한국과학기술원 전자공학과 (공학석사)
2008년 2월: 한국과학기술원 전자공학과 (공학박사)
2011년 2월: University of California, San Diego(UCSD) 전기 및 컴퓨터공학과 (Post- Doctorate)
2011년 3월～현재: 충남대학교 전자공학과 교수
[주 관심분야] 근거리 레이다 및 위상배열 응용을 위한 MMIC 및 시스템 등