

선형성 개선을 위한 고효율 GaN-HEMT 이중대역 Doherty 전력 증폭기

Linearity Improved High Efficiency GaN-HEMT Dual-Band Doherty Power Amplifier

우 규 식 · 서 철 현*

Kyu-sik Woo · Chul-hun Seo*

요 약

본 논문은 2.4 GHz와 3.5 GHz 대역에서 동작하는 고조파억제회로를 설계하여 2nd와 3rd 고조파를 -30 dB 이하로 감쇄시켜 Doherty 전력 증폭기의 선형성을 개선하는 기법을 제시한다. 제안된 증폭기는 CREE社의 CGH 40006P GaN high electron mobility transistors (HEMTs)를 사용하여 주 증폭기와 보조 증폭기로 설계되었고 Wilkinson 전력 분배기를 통해 증폭기에 신호를 입력하였다. 제작된 전력 증폭기는 최대 출력전력구간에서 2.4 GHz 대역은 36.8 dBm 출력전력과 66.13 % 전력부가효율이 측정되고 3.5 GHz 대역은 36.1 dBm, 62.03 %로 측정되었다. 6 dB 백오프 출력전력 구간에서 2.4 GHz 대역은 전력부가효율이 45.2 %, 3.5 GHz 대역에서는 36.7 %로 측정되었다.

Abstract

This paper describes a technique to improve the linearity of the Doherty power amplifier by designing a harmonic termination network operating in the 2.4 GHz and 3.5 GHz bands and attenuating the 2nd and 3rd harmonics below -30 dB. The proposed amplifier use CREE CGH 40006P GaN high electron mobility transistors (HEMTs) to be designed as a main amplifier and an auxiliary amplifier, and signals are input to the amplifier through a Wilkinson power divider. The fabricated power amplifiers measured 36.8 dBm of output power and 66.13% of power added efficiency (PAE) in the 2.4 GHz band and 36.1 dBm and 62.03% of the 3.5 GHz band in the maximum output power level. In the 6 dB output back-off level, the PAE was 45.2% in the 2.4 GHz band and 36.7% in the 3.5 GHz band.

Key words: Doherty, Power Amplifier, Dual-Band, GaN HEMT, Harmonic Termination

I. 서 론

최근 무선통신기술이 발전함에 따라 대량의 데이터를 고속으로 주고받을 수 있는 전자부품이 필요하게 되었다.

빠른 전송속도를 위해서 다양한 변조 방식이 등장하게 되어 그중에 Doherty 전력 증폭기는 부하 변조 방식을 이용하여 높은 최대전력과 평균전력의 비(peak to average ratio, PAR)의 특성을 갖는다. 또한, 전력 증폭기의 효율은

「이 논문은 2017년도 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구임(No. NRF-2017R1A5A1015596)」
승실대학교 정보통신융합학과(Department of Information and Communications Convergence, Soongsil University)

*승실대학교 정보통신공학과(Department of Information and Communications Engineering, Soongsil University)

· Manuscript received November 13, 2020 ; Revised December 15, 2020 ; Accepted March 19 2021. (ID No. 20201113-004S)

· Corresponding Author: Chul-hun Seo (e-mail: chulhun@ssu.ac.kr)

송수신 시스템의 효율에 직접적인 요인이면서 선형성은 신호의 간섭과 왜곡 특성에 관여하기 때문에 중요한 지표라고 할 수 있다^{[1]~[3]}.

본 논문에서는 이중대역에서 동작하는 Wilkinson 전력 분배기로 구성하여 신호를 동 위상, 동 크기로 트랜지스터에 입력되기 때문에 $\lambda/4$ 만큼 크기를 줄일 수 있었다^[4]. 이중대역 고조파 억제 회로를 설계하여 뚜렷한 선형성을 가질 수 있게 구성했다^[6]. 또한, 이중대역에서 6 dB 백오프 출력전력에서도 높은 효율을 갖는 전력 증폭기를 설계하였다^[7].

II. 증폭기 설계 및 결과

2-1 이중대역 Wilkinson 전력분배기 설계

기존의 Doherty 전력 증폭기의 구성 중 하나는 branch line coupler를 사용하여 천이된 입력신호의 위상을 출력 부분에서 보상하는 구조이다. 하지만 이 구조를 이중대역에서 동작시키면 서로 다른 파장 길이로 인해 위상차이가 발생하여 불리하게 동작한다. 이를 해결하기 위해 신호가 트랜지스터에 동 위상, 동 크기로 입력되는 이중대역 Wilkinson 전력분배기로 설계하였다. 그림 1은 제안된 증폭기에 사용된 전력분배기의 회로도이다.

기존의 Wilkinson 전력분배기 구조에서 이중대역 정합에 흔히 사용하는 2개의 전송선로(TL2, TL4)를 이용하여 설계하였다(그림 2). 참고문헌 [5]를 참고하여 해당 주파

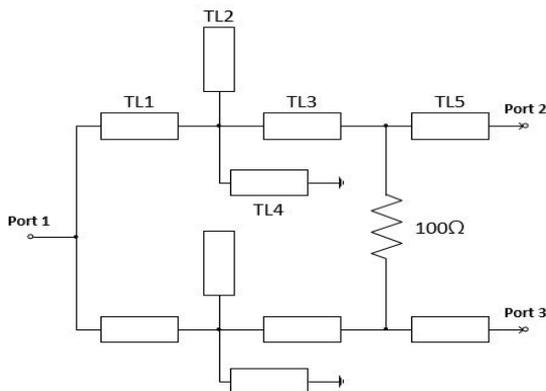


그림 1. 이중대역 Wilkinson 전력분배기 회로도
Fig. 1. Dual-band Wilkinson power divider schematic.

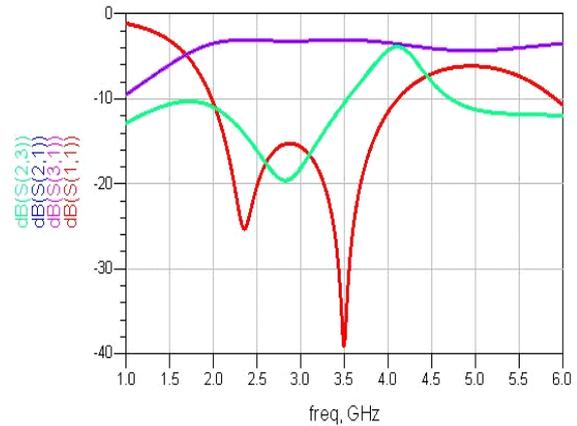


그림 2. 이중대역 Wilkinson 전력분배기 S-parameter
Fig. 2. S-parameter of dual-band Wilkinson power divider.

표 1. 이중대역 Wilkinson 전력분배기 치수
Table 1. Dimensions of dual-band Wilkinson power divider ($\epsilon_r=3.2$, $h=0.78$ mm, $f=1.4$ GHz).

TL	Z (Ω)	l (mm)
1	70.8	2.8
2	64.3	2.2
3	70.8	9.1
4	67.4	9.4
5	70.8	18.1

수와 ABCD행렬을 이용하여 이론적 길이를 구하고 최적화하였다.

또한, 회로가 구조적으로 대칭이기 때문에 $S(3,1)$ 은 $S(2,1)$ 성분 값은 약 3 dB로 같으며, $S(3,2)$ 와 $S(2,3)$ 은 100 Ω 저항이 유출 신호를 막아주기 때문에 -10 dB 이하로 측정되어 최대한 절반의 입력신호를 나누어 주게 설계하였다. 전체적인 크기를 고려하기 위해 전력분배기만 따로 제작하여 측정하지는 않았다(표 1).

2-2 고조파 억제 회로 설계

능동소자인 트랜지스터의 동작으로 인해서 발생하는 고조파를 제어하는 것이 전력 증폭기의 효율에 있어서 중요한 부분이라 할 수 있다. 제안된 증폭기는 두 번째와 세 번째 고조파를 억제하였으며, 이론적으로는 무한개의

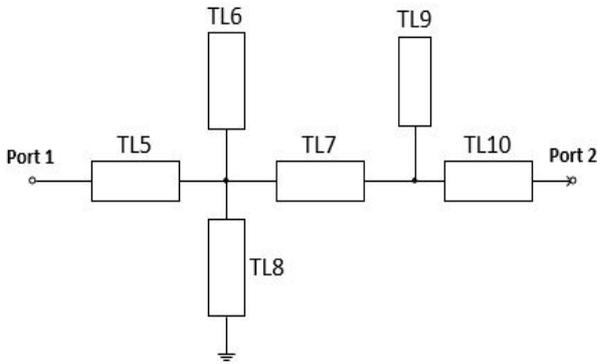


그림 3. 이중대역 고조파 억제 회로도
Fig. 3. Dual-band harmonic termination network schematic.

고조파가 있지만, 세 번째 고조파 이후로는 크기가 작아 고려할 필요가 없었다. 그림 3과 같이 이중대역에서 동작 하면서 고조파도 고려하기 위해 2개의 open stub과 1개의 short stub을 사용하여 설계하였다. 기본 주파수에서는 최소의 손실을 주고, 고조파 대역에서는 -30 dB 이하로 감쇄시켜주는 S-parameter 특성을 나타낸다. 기본 주파수와 고조파 간의 신호 크기 차이가 1,000배 이상 충분히 감쇄되어 전력 효율을 개선시킬 수 있다. TL6, TL9와 같은 open stub 소자는 병렬로 연결되어 있을 때 선로의 길이가 $\lambda/4$ 에 해당하는 주파수 대역을 차단시키는 역할을 하는 반면, TL8처럼 short stub 소자는 이와 반대의 특성을 나타낸다(표 2)(표 3).

2.3 이중대역 백오프 입출력 정합 회로 설계

일반적으로 전력 증폭기는 입력신호에 비례하게 전력을 무한대로 증폭시키지 못하고 포화상태가 되기 때문에 1dB compression point (P1dB)를 정하여 사용 적정 전력 지점을 정해둔다. 이는 증폭기가 포화되어 이득이 1 dB만큼 줄어든 지점에서의 출력을 지칭하며 비선형성이 발생하는 지점이다. 따라서 증폭기를 안전하게 사용하기 위해 실제로 P1dB보다 3~6 dB만큼 낮은 지점에서 동작시킨다. output power 백오프 기법을 통해 선형성을 확보하고, 실제로 요구되는 P1dB를 이전보다 높게 설계할 수 있다.

Doherty 증폭기는 carrier(main) 증폭기, peak(auxiliary) 증폭기로 구성된다. 두 증폭기 모두 최적의 효율과 최대

표 2. 이중대역 고조파 억제 회로 치수
Table 2. Dimensions of dual-band harmonic termination network ($\epsilon_r=3.2, h=0.78$ mm).

TL	$Z(\Omega)$	l (mm)
5	48.3	2.1
6	47.4	5.3
7	48.3	8.6
8	53.1	17.5
9	47.4	6.6
10	48.3	2.6

표 3. 이중대역 목표 주파수의 기본 및 고조파 S(2,1) 시뮬레이션 결과

Table 3. Simulated S(2,1) result of dual-band fundamental and harmonic frequency.

Frequency (GHz)	1 st (dB)	2 nd (dB)	3 rd (dB)
2.4	-0.37	-37.13	-31.16
3.5	-0.22	-37.73	-34.01

전력전송을 목표로 설계하였다. Carrier 증폭기는 AB 급 증폭기, peak 증폭기는 C급 증폭기로 바이어스함으로써 낮은 입력전력 구간에서는 main 증폭기만 동작하여 높은 부하저항 값으로 변조되고 입력전력이 증가할수록 peak 증폭기가 동작하면서 50 Ω 의 부하저항에 정합되는 방식을 취한다. 트랜지스터는 CREE社의 CGH 40006 p 6W GaN HEMT 소자를 사용하였으며, 시뮬레이션을 통해서 최대출력 지점과 백오프 지점의 최적 임피던스를 구했고, 주 및 보조 증폭기를 50 Ω 에 정합시켰다(표 4).

그림 4와 같이 제안된 증폭기의 S-parameter 시뮬레이션 값을 얻었다. 최대한 목표 주파수 대역에서만 어느 정도의 대역폭을 갖는 S-parameter 값을 가져야 유출되는 신

표 4. 최대출력 지점과 백오프 지점에서의 최적 임피던스

Table 4. Optimal impedance at the maximum output point and back-off point.

Frequency (GHz)	Maximum power (Ω)	Back-off power (Ω)
2.4	$2.7 + j \times 5.5$	$3.2 + j \times 7.9$
3.5	$6.1 + j \times 18.6$	$6.8 + j \times 19.8$

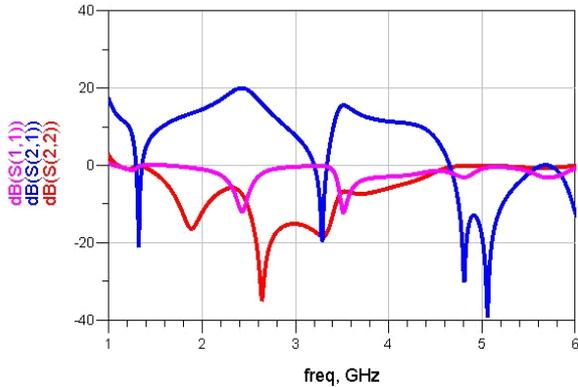


그림 4. 최대출력구간에서의 S-parameter 시뮬레이션
Fig. 4. S-parameter simulation result at maximum output level.

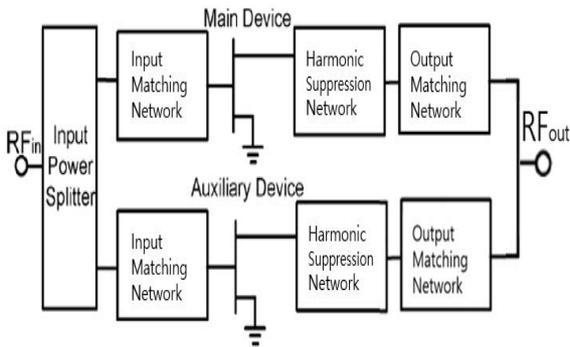


그림 5. 제안된 이중대역 Doherty 전력 증폭기 회로도
Fig. 5. Proposed dual-band Doherty power amplifier block diagram.

호를 막을 수 있다(그림 5).

2.4 제작한 증폭기의 측정

그림 6은 Taconic TLC-32 기판과 CREE社의 CGH-40006p 6W GaN HEMT 트랜지스터 2개를 이용하여 제작된 증폭기 회로이며, 크기는 105×85 mm²이다. 일반적으로 제작된 전력 증폭기는 비선형소자가 있기 때문에 S-parameter를 측정하기보다는 각 회로의 S-parameter를 기반으로 측정된 출력전력과 전력효율로 판단할 수 있으므로 측정하지 않았다.

트랜지스터에 따라 $V_{Ds}=24\text{ V}$, $V_{GS,main}=-2\text{ V}$, $V_{GS,peak}=-$

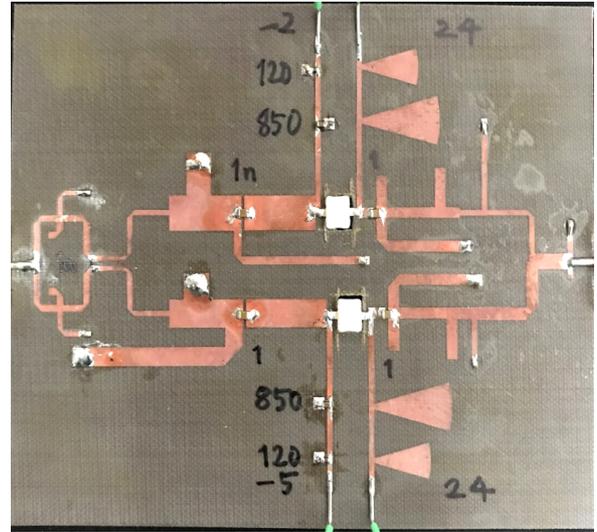


그림 6. 제작된 Doherty 이중대역 전력 증폭기
Fig. 6. Fabricated Doherty dual-band power amplifier.

5V로 동작시켰고, 입력 전력의 크기를 변화시켜가며 측정하였다. 측정 기기의 안전을 위해 -10 dB 이하의 신호를 입력하여 40 dB 드라이브 증폭기를 통해 증폭된 신호가 제안된 전력 증폭기로 입력된다. 출력된 신호는 1 W 이상의 큰 전력이므로 40 dB 감쇄기를 연결하여 측정 결과를 도출했다.

III. 결 론

본 논문에서는 Keysight 社의 ADS Tool을 이용하여 이중대역에서 최대출력전력 구간에서 뿐만 아니라, 6 dB 백오프 출력전력 구간에서도 높은 효율을 나타내는 일반적인 Doherty 전력 증폭기에 두 번째, 세 번째 고조파 억제 회로를 추가하여 원하는 신호의 선형성을 확보하여 설계 및 제작하였다. 또한, 이중대역이라는 특성 때문에 Wilkinson 전력분배기를 이용하여 추가적인 임피던스 변환기만큼 절약하여 회로의 크기를 줄일 수 있었다. 제작한 전력 증폭기는 최대출력전력일 때 2.4 GHz 대역에서 출력전력 36.8 dBm, 전력부가효율 66.13%이고(그림 7), 3.5 GHz 대역에서는 36.1 dBm, 62.03 %이며, 6 dB 백오프 전력일 때는 2.4 GHz 대역에서 전력부가효율이 45.16 %, 3.5 GHz 대역에서는 36.70 %로 측정되었다(그림 8).

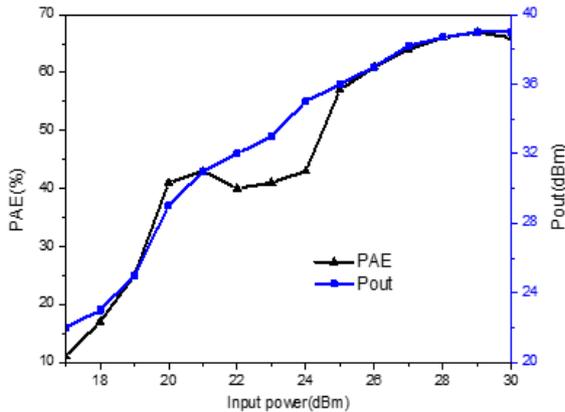


그림 7. 2.4 GHz 대역 전력 증폭기의 측정 결과
Fig. 7. Measurement result of Doherty 2.4 GHz band power amplifier.

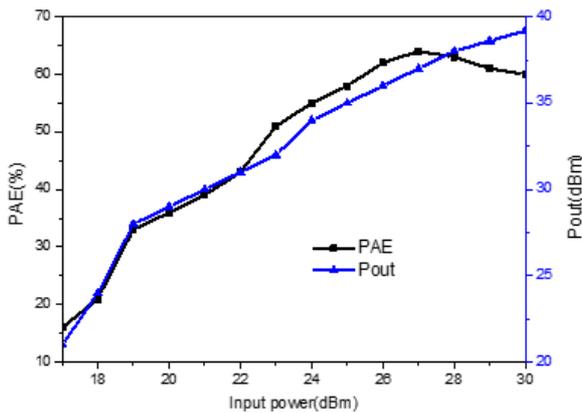


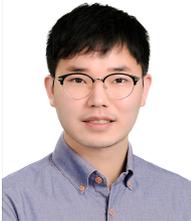
그림 8. 3.5 GHz 대역 전력 증폭기의 측정 결과
Fig. 8. Measurement result of Doherty 3.5 GHz band power amplifier.

References

- [1] X. Chen, W. Chen, G. Su, F. M. Ghannouchi, and Z. Feng, "A concurrent dual-band 1.9~2.6 GHz Doherty power amplifier with intermodulation impedance tuning," in *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*, Tampa, FL, Jun. 2014, pp. 1-4.
- [2] K. Rawat, F. M. Ghannouchi, "Design methodology for dual-band Doherty power amplifier with performance enhancement using dual-band offset lines," *IEEE Transactions on Industrial Electronics*, vol. 59, no. 12, pp. 4831-4842, Dec. 2011.
- [3] X. Fu, D. T. Bepalko, and S. Boumaiza, "Novel dual-band matching network for effective design of concurrent dual-band power amplifiers," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 61, no. 1, pp. 293-301, Jan. 2014.
- [4] M. Fan, C. Yu, Q. Yu, and Y. Liu, "Design of a dual-band Doherty power amplifier utilizing improved combiner," in *2016 IEEE International Conference on Computational Electromagnetics(ICCEM)*, Guangzhou, Feb. 2016, pp. 313-315.
- [5] H. Zhang, H. Xin, "Designs of dual-band Wilkinson power dividers with flexible frequency ratios," in *2008 IEEE MTT-S International Microwave Symposium Digest*, Atlanta, GA, Jun. 2008, pp. 1223-1226.
- [6] T. Mury, V. F. Fusco, and H. Cantu, "2.4 GHz class-E power amplifier with transmission-line harmonic terminations," *IET Microwaves Antennas & Propagation*, vol. 1, no. 2, pp. 267-272, Apr. 2007.
- [7] Y. Cho, D. Kang, J. Kim, K. Moon, B. Park, and B. Kim, "Linear Doherty power amplifier with an enhanced back-off efficiency mode for handset applications," *IEEE Transactions on Microwave Theory and Techniques*, vol. 62, no. 3, pp. 567-578, Mar. 2014.

우 규 식 [숭실대학교/석사과정]

<https://orcid.org/0000-0002-2811-2173>



2019년 2월: 숭실대학교 전자정보공학부
IT융합전공 (공학사)

2019년 3월 ~ 현재: 숭실대학교 정보통신
융합학과 석사과정

[주 관심분야] RF, RF Power Amplifier 등

서 철 현 [숭실대학교/교수]

<https://orcid.org/0000-0002-6765-8734>



1983년 3월: 서울대학교 전자공학과 (공학
사)

1985년 3월: 서울대학교 전자공학과 (공학
석사)

1993년 3월: 서울대학교 전자공학과 (공학
박사)

1993년 ~ 1995년: MIT 연구원

1993년 ~ 1997년: 숭실대학교 정보통신학과 조교수

1999년 8월 ~ 2001년 1월: MIT 방문교수

1997년 ~ 2004년 숭실대학교 정보통신 전자공학부 부교수

2005년 ~ 현재: 숭실대학교 정보통신공학과 교수

[주 관심분야] 이동 및 위성통신 Microwave 부품 및 시스템,
PBG를 이용한 RF 부품