THE JOURNAL OF KOREAN INSTITUTE OF ELECTROMAGNETIC ENGINEERING AND SCIENCE. 2017 Feb.; 28(2), 85~96.

http://dx.doi.org/10.5515/KJKIEES.2017.28.2.85 ISSN 1226-3133 (Print) · ISSN 2288-226X (Online)

3단 윌킨슨 전력분배기와 Slot-Coupled 방향성 결합기를 활용한 잡음 파라미터 측정용 광대역 6-포트 회로망의 설계

Design of Wide-Band 6-Port Network for Noise Parameter Measurement Using 3-Section Wilkinson Power Divider and Slot-Coupled Directional Coupler

이동현 · 이창대 · 이찬우 · 염경환

Dong-Hyun Lee · Chang-Dae Lee · Chan-Woo Lee · Kyung-Whan Yeom

요 약

본 논문에서는 6-포트 회로망을 이용한 잡음파라미터 측정방법의 측정 주파수 대역을 확장하기 위한 2~18 GHz 광대역 6-포 트 회로망을 설계 및 제작하였다. 광대역 6-포트 회로망을 설계하기 위해서 광대역 특성을 가지는 윌킨슨 전력분배기와 방향성 결합기를 설계하였다. 윌킨슨 전력분배기는 3단 구조로 설계하여 광대역 특성을 구현하였다. 방향성 결합기는 3단 구조 및 다층 기판을 활용한 slot-coupled 구조로 설계하여 광대역 특성을 구현하였다. 설계된 광대역 전력분배기와 결합기를 이용하여 광대역 6-포트 회로망을 설계 및 제작하였다. 2~18 GHz 대역에서 제작된 6-포트 회로망의 측정결과는 잡음 파라미터 측정방법에 적용 가능한 특성을 보였다.

Abstract

In this paper, a $2 \sim 18$ GHz wideband 6-port network is designed and fabricated to extend the measurement frequency bandwidth of noise parameter measurement method using 6-port network. In order to design a broadband 6-port network, a wilkinson power divider and a directional coupler with wideband characteristics are designed. The wilkinson power divider is designed as a three-section structure to achieve wideband characteristics. The direction coupler is designed as a three-section structure and slot-coupled structure using multi-layer substrate to obtain wideband characteristics. A wideband 6-port network is designed and fabricated combining the designed power divider and coupler. The measured results of the fabricated 6-port network for the $2 \sim 18$ GHz band show characteristics applicable to the noise parameter measurement method.

Key words: 6-Port Network, Wide-Band, Wilkinson Power Divider, Slot-Coupled Directional Coupler

I. 서 론에서 전력을 scalar 측정할 경우, 이 두 입사전압의 크기와
위상을 수학적으로 결정할 수 있다는 것이다. 이 6-포트
회로망은 4개의 출력포트가 독립적이기만 하면 되기 때트로 입력된 입사전압들에 대해 출력되는 나머지 4-포트문에, 유일한 구조일 필요는 없으며, 여러 가지 형태로 구

[「]이 연구는 2016년도 충남대학교 학술연구비의 지원으로 연구되었음.」

충남대학교 전파공학과(Department of Radio Science & Engineering, Chungnam University)

[•] Manuscript received November 30, 2016 ; Revised January 16, 2017 ; Accepted January 17, 2017. (ID No. 20161130-126)

[·] Corresponding Author: Kyung-Whan Yeom (e-mail: khyeom@cnu.ac.kr)

성이 가능하다. 또한, 수학적으로 두 신호의 크기와 위상 을 연산하기 때문에 구조에 있어서 엄격하고 이상적인 구조가 요구되지는 않는다. 이와 같은 6-포트 회로망은 이미 여러 연구자들에 의해 차량용 레이더^{[3]~[5]}, 회로망 분석기^[6], load pull 및 source pull^[7] 등의 여러 분야에 응용 되었다.

최근 저자들은 6-포트 회로망을 확장한 8-포트 회로망 ^{[8],[9]}을 이용한 잡음 파라미터 측정 및 잡음전원(noise source)을 제거하고, 보다 간편화된 6-포트 회로망을 이용 한 잡음 파라미터 측정방법을 제시한 바 있다^{[10],[11]}. 이 잡 음 파라미터 측정에 이용된 6-포트 회로망의 구조는 그림 1과 같다. 그림 1에서 P5와 P6 입사된 잡음전압 di과 d2에 대하여 출력포트 P1, P4는 두 잡음전압의 크기를 측정하 기 위한 포트이다. P2는 두 잡음전압이 상대적으로 동위 상을 갖는 두 신호의 합을, P3는 두 잡음전압이 상대적으 로 90° 위상차를 갖는 두 신호의 합을 측정하기 위한 포 트이다. 이 4개의 출력포트로 측정된 잡음전력을 통해. 입력된 두 잡음전압의 크기, 동위상 및 90° 위상 곱을 결 정할 수 있게 된다. 그리고 이를 이용, DUT의 잡음 상관 행렬(noise correlation matrix)을 결정할 수 있고, 이 결정된 잡음 상관 행렬을 변환하면 DUT의 잡음 파라미터를 결 정할 수 있게 된다^[10].

하지만 그림 1에 보인 6-포트 회로망은 일반적인 윌킨 슨 전력분배기(Wilkinson power divider) 5개와 브랜치라인 결합기(branch-line coupler) 1개를 이용하여 구성되어 있 다. 일반적인 브랜치라인 결합기의 경우, 사용 가능한 주



그림 1. 기존에 사용된 6-포트 회로망의 구조^{[10],[11]} Fig. 1. Structure of previous 6-port network.

파수 대역폭은 10~20% 정도로 매우 좁다^[12]. 따라서 현 재의 6-포트 회로망을 이용한 잡음 파라미터 측정방법은 1 GHz 이내의 제한된 대역폭 내에서만 측정이 가능하다. 이와 같이 제한된 측정 주파수 대역을 광대역으로 확장 하기 위해서는 광대역 특성을 가지는 새로운 6-포트 회로 망의 설계가 필요하다.

본 논문에서는 6-포트 회로망을 이용한 잡음 파라미터 측정방법의 측정 주파수 대역을 확장하기 위해서 광대역 6-포트 회로망을 설계 및 제작하였다. 이를 위해 1) 광대 역 윌킨슨 전력분배기, 2) 광대역 결합기를 설계하였다. 광대역 윌킨슨 전력분배기는 윌킨슨 전력분배기를 다단 으로 설계하여 구현하였으며, 이는 이미 여러 연구자들에 의해 연구된 바 있다^{[13]~[15]}. 그리고 광대역 결합기는 다 층기판구조와 slot을 이용한 slot-coupled 방향성 결합기 ^{[16][17]}를 다단으로 설계하여 구현하였다. 그리고 이를 이 용, 2~18 GHz 광대역 6-포트 회로망을 설계 및 제작하였 으며, 측정결과를 통해 제작된 6-포트 회로망은 기존에 제안된 잡음 파라미터 측정방법에 적용 가능할 것으로 판단된다.

Ⅱ. 6-포트 회로망의 설계

본 논문의 6-포트 회로망은 그림 1과 동일한 구조에서 각각의 소자들을 광대역으로 설계하고자 한다. 그림 1의 구조에서 출력포트 1과 4를 통해 입력된 두 잡음전압의 크기를 각각 측정하기 위해서는 두 입력포트 5와 6은 서 로 격리되어야 한다.

저항성 전력분배기는 작은 칩 저항을 이용하여 구성할 경우, 광대역 특성을 쉽게 얻을 수 있지만, 격리도 특성이 좋지 않다. 즉, 저항성 전력분배기만으로는 두 입력포트 를 서로 격리시키지 못하게 된다. 따라서 본 논문에서는 두 출력포트의 격리도 특성이 우수한 윌킨슨 전력분배기 를 광대역으로 설계하였다.

윌킨슨 전력분배기 및 방향성 결합기는 *N*4의 길이조 건 때문에 대역폭에 제한을 받게 된다. 하지만 이들을 다 단(multi section)으로 구성하면 대역폭을 증가시킬 수 있 게 된다^[12]. 다단의 단수를 늘릴수록 광대역 특성은 좋아 지게 된다. 하지만 회로의 크기가 증가한다는 단점이 있 다. 이에 본 논문에서는 이상적인 소자를 이용한 시뮬레 이션을 통해 윌킨슨 전력분배기 및 slot-coupled 결합기의 단수를 3단으로 설정하였다.

설계는 Keysight 사의 ADS를 이용하였으면, 설계과정 은 참고문헌을 통해 설계수치들의 초기값을 설정하고, schematic 시뮬레이션의 최적화를 통해 2~18 GHz 대역 을 만족하는 설계 값을 결정하였다. 그리고 이를 토대로 EM 시뮬레이션 및 EM 시뮬레이션에 대한 최적화를 통 해 최종 설계수치를 결정하였다.

2-1. 3단 윌킨슨 전력분배기

그림 2에는 3단 윌킨슨 전력분배기의 구조를 보였다. 우선 schematic 시뮬레이션을 통해 2~18 GHz의 대역에 서 만족하는 결과를 보이는지 확인하였다. 그림 2에서 각 단의 길이는 N4이며, *z*₁, *z*₂, *z*₃ 및 *r*₁, *r*₂, *r*₃는 특성임피던스 乙로 정규화된 값이다. 이 설계수치들의 초기값은 참고문 헌 [13]을 통해 설정하였다. Schematic 시뮬레이션은 설정 된 초기값을 기준으로 포트 2와 포트 3의 격리도가 15 dB 이상 되도록 최적화하였다. 이에 대한 시뮬레이션 결과를 그림 3에 보였다.



그림 2. 3단 윌킨슨 전력분배기 Fig. 2. 3-section Wilkinson power divider.



- 그림 3. 3단 윌킨슨 전력분배기 시뮬레이션 결과
- Fig. 3. Simulation results of 3-section Wilkinson power divider.

그림 3의 시뮬레이션 결과, 2~18 GHz 대역에서 삽입손 실(S₂₁)은 3.4 dB, 격리도(S₂₃)는 15 dB 이상인 것을 확인할 수 있다. 따라서 schematic 시뮬레이션을 통해 결정된 *z*₁, *z*₂, *z*₃를 통해 각 단의 선로 두께 *w*₁, *w*₂, *w*₃를 결정하였고, *r*₁, *r*₂, *r*₃를 통해 저항 값 *R*₁, *R*₂, *R*₃를 결정하여, EM 시뮬 레이션을 하였다.

3단 윌킨슨 전력분배기의 EM 시뮬레이션 구조는 그림 4와 같다. 이 구조는 상하 대칭적인 구조이며, w₅₀=0.71 mm이며, 이는 중심주파수 10 GHz에서 50 ohm 임피던스 를 갖는 선로 폭을 의미한다. 여기서 기판 설정은 실제 제 작 시에 사용될 기판인 Rogers 사의 Ro4003c 두께 12 mil 로 설정하였다. 일반적으로 schematic 시뮬레이션을 통해 결정된 값들을 EM 시뮬레이션에 적용 시, 동일한 특성의 결과를 얻을 수 없다. 따라서 EM 시뮬레이션에서도 각 단의 선로 폭 w₁, w₂, w₃와 각 단의 길이를 결정하는 반원 의 반경 *l*, *b*, *b*, 그리고 저항 값 *R*₁, *R*₂, *R*₃에 대한 최적화 시뮬레이션을 통해 최종적인 설계 값을 결정하였다. 최적 화 조건은 삽입손실은 3 dB 이상, 격리도는 15 dB 이상으 로 설정하였다. 이때 저항 값은 최적화 후 일반적으로 쉽 게 구할 수 있는 저항 값으로 대체하였다. 결정된 설계 값



그림 4. 3단 윌킨슨 전력분배기의 EM 시뮬레이션 구조 Fig. 4. EM simulation structure of 3 section Wilkinson power divider.

표 1. 3단 윌킨슨 전력분배기의 설계 값

Table 1. Design values of 3 section Wilkinson power divider.

선로 폭	설계 값 (mm)	선로 반경	설계 값 (mm)	저항	설계 값 (Ω)
w_1	0.16	11	1.53	R_1	360
<i>W</i> ₂	0.18	12	1.05	<i>R</i> ₂	300
<i>W</i> ₃	0.27	13	1.14	R ₃	330

들을 표 1에 정리하였다.

표 1의 설계 값을 갖는 그림 4의 3단 윌킨슨 전력분배 기에 대한 EM 시뮬레이션 결과를 그림 5에 보였다. EM 시뮬레이션 결과, 2~18 GHz 대역에서 schematic 시뮬레이 션 결과와 거의 동일한 결과임을 확인할 수 있다. 그리고 두 출력포트의 위상 특성은 그림 5(b)와 같이 거의 동위 상임을 확인할 수 있다.

2-2. 3단 Slot-Coupled 방향성 결합기

본 논문에서 설계하고자 하는 slot-coupled 방향성 결합





Fig. 5. EM simulation results of 3 section Wilkinson power divider.



그림 6. 3단 slot-coupled 방향성 결합기 구조 Fig. 6. Structure of 3-section slot-coupled directional coupler.

기의 구조는 그림 6과 같다. 그림 6의 구조는 좌우 대칭인 3단 slot-coupled 방향성 결합기이다. M1, M2, M3 총 3 layer로 구성되어 있으며, M1과 M3면의 선로가 있고, 이 두 선로는 M2 면의 slot을 통해 coupling 된다. 포트 P1으 로 신호가 입력되면, 포트 P3는 통과포트, 포트 P4는 결합 포트, 포트 P2는 격리포트의 특성을 갖게 된다. 그리고 통 과포트와 결합포트의 위상차는 90°가 되게 된다. 여기서 각 단의 길이는 중심주파수에서 1/4 길이이다.

그림 6의 구조는 결합선로 결합기를 이용, 그림 7과 같 은 구조로 나타낼 수 있다. 그리고 이 그림 7의 구조에 대 한 schematic 시뮬레이션을 통해, 결합계수 C₁, C₂ 및 odd-및 even-모드 임피던스를 결정하였다.

그림 7의 구조에 대한 시뮬레이션 시, 최적화 조건은 dB(S₃₁/S₄₁)< ±1 dB로 설정하였으며, 이때 최적화 변수는 C₁과 C₂이다. 즉, 통과포트로의 손실과 결합포트로의 결 합도가 특성이 거의 같아지도록 하였다. 이에 대한 시뮬 레이션 결과는 그림 8과 같다. 그림 8의 시뮬레이션 결과,



- 그림 7. 3단 slot-coupled 방향성 결합기의 schematic 시뮬 레이션 구조
- Fig. 7. Schematic simulation structure of 3 section slotcoupled directional coupler.



그림 8. 3단 slot-coupled 방향성 결합기의 schematic 시뮬 레이션 결과

Fig. 8. Schematic simulation results of 3-section slot-coupled directional coupler.

2~18 GHz 대역에서 통과포트(S₃₁)로의 손실은 3±1 dB, 결합포토(S₄₁)로의 결합도는 3±2 dB로 거의 동일한 특성 을 보였다.

그림 8의 시뮬레이션 결과에 대한 C₁, C₂는 C₁=4.8 dB, C₂=16.7 dB이며, 이때의 C₁, C₂의 even, odd 모드 임피던스 Z_{oel}, Z_{ool}, Z_{oe2}, Z_{oo2}는 식 (1)을 통해 결정할 수 있다. 식 (1) 에서 C는 크기를 나타낸다. 결정된 Z_{oe1}=95.74 Ω, Z_{oo1} =26.11 Ω, Z_{oe2}=57.92 Ω, Z_{oo2}=43.16 Ω이다.

$$Z_{oe} = Z_o \sqrt{\frac{1+C}{1-C}}, \ Z_{oo} = Z_o \sqrt{\frac{1-C}{1+C}}$$
(1)

3단 slot-coupled 방향성 결합기의 EM 시뮬레이션 구조 를 그림 9에 보였다. 그림 9의 구조에 대한 설계 초기값은 schematic 시뮬레이션으로 구해진 even, odd 임피던스를 통 해 결정하였다. 각 단의 선로 폭 w_{c1}과 w_{c2}는 odd 모드 임 피던스를 갖는 microstrip line의 선로 폭과 동일하며, slot 폭 w_{s1}과 w_{s2}는 참고논문 [17]을 통해 계산하였다. 그리고 각 단의 길이는 중심주파수 10 GHz에 대해 \/4로 설정하 였다. 그림 9의 구조에 있는 via 홀은 6-포트 회로망 구성 시, M1의 전력분배기 회로와 M3에 있는 결합기의 P2 포 트를 연결하는 역할을 한다. EM 시뮬레이션 시의 기판구 조는 그림 10과 같으며, 이는 제작 시에도 동일하다. 여기 서 적층을 위해 사용된 bond-ply Ro4450B의 유전율은 3.54이고, Ro4003c의 유전율은 3.55로 거의 동일하여 유



그림 9. 3단 slot-coupled 방향성 결합기의 EM 시뮬레이션 구조

Fig. 9. EM simulation structure of 3 section slot-coupled directional coupler.



그림 10. 3단 slot-coupled 방향성 결합기의 기관 구조 Fig. 10. Substrate configuration of 3 section slot-coupled directional coupler.

전율 차이에 의한 오차는 없다.

윌킨슨 전력분배기와 마찬가지로 방향성 결합기의 설 계에서도 설정된 초기 설계값을 기준으로, 최적화 시뮬레 이션을 통해 최종 설계값을 결정하였다. 최적화 변수는 선로폭 w_{c1}과 w_{c2}, slot폭 w_{s1}과 w_{s2} 그리고 각 단의 선로길 이 및 slot의 길이인 l_{c1}, l_{c2}, l_{s1}, l_{s2}이다. 최적화 조건은 통과 포트과 결합포트의 크기 비 dB(S31/S41)이 ±1 dB 이내, 반사손실 10 dB 이하, 격리도 10 dB 이상 그리고 통과포 트와 결합포트의 위상차 phase(S31/S41)=90±10° 이내로 설정하였다. EM 시뮬레이션의 최적화를 통해 결정된 최 종 설계 값을 표 2에 정리하였으며, 시뮬레이션 결과는 그림 11에 보였다.

그림 11의 EM 시뮬레이션 결과, 그림 11(a)를 통해 2~ 18 GHz 대역에서 통과포트로의 손실은 2.7±1.1 dB, 결합 포트로의 결합도는 4.2±1.5 dB로, 두 특성이 2 dB 정도 오 차 내에서 거의 유사한 것을 확인할 수 있으며, 반사손실

	1		
선로 및 slot 폭	설계 값 (mm)	선로 및 Slot 길이	설계 값 (mm)
Wcl	3	l_{c1}	3.4
Wc2	1	l_{c2}	3.5
Ws1	8.1	l_{s1}	4.6
Ws2	1.13	l _{s2}	2.9

표 2. 3단 slot-coupled 방향성 결합기의 설계 값 Table 2. Design values of 3 section slot-coupled directional coupler.



그림 11. 3단 slot-coupled 방향성 결합기의 EM 시뮬레이 션 결과

Fig. 11. EM simulation results of 3 section slot-coupled directional coupler.

15 dB 이하, 격리도는 15 dB 이상인 것을 확인할 수 있다.

그리고 그림 10(b)의 위상특성을 통해 통과포트와 결합포 트의 위상차가 88±5.5° 이내의 90° 위상차에 가까운 것을 확인할 수 있다.

2-3 2~18 GHz 6-포트 회로망

2~18 GHz 6-포트 회로망은 그림 12(a)에 나타낸 블록도 와 같이 2개의 저항성 분배기^[11]와 앞서 설계된 3단 윌킨 슨 전력분배기 3개와 그리고 3단 slot-coupled 방향성 결합 기 1개로 구성되어 있다. 여기서 윌킨슨 전력분배기 3개 와 방향성 결합기 1개만으로 두 입력포트 간의 격리도가 충분하기 때문에, 입력포트 쪽의 분배기 2개는 크기가 작 은 저항성 분배기를 활용하였다. 그림 12(a)의 포트 구성 은 기존의 6-포트 회로망의 포트 구성과 동일하게 출력포 트 P1으로는 입력포트 P5로 입력된 전압의 크기에 대한





(b) EM-co simulation

그림 12. 2~18 GHz 6-포트 회로망의 구성 Fig. 12. Configuration of 2~18 GHz 6-port network.

-11.5

-12.0

-12.5

-13.0

전력, 출력포트 P4로는 입력포트 P6로 입력된 전압의 크 기에 대한 전력이 측정되며, 출력포트 P2로는 두 입력전 기에 대한 전력이 측정되며, 출력포트 P2로는 두 입력전 압이 상대적으로 동위상을 갖는 두 신호가 합쳐진 전력, 출력포트 P3로는 두 입력전압이 상대적으로 90°위상차를 갖는 두 신호가 합쳐진 전력이 측정된다.

2~18 GHz 6-포트 회로망의 EM-co 시뮬레이션 구조를 그림 12(b)에 보였다. EM 시뮬레이션에 저항을 추가하기 위해서 EM-co 시뮬레이션을 활용하였다.

6-포트 회로망의 EM-co 시뮬레이션 결과를 그림 13에 보였다. 그림 13(a)를 통해 각 입력포트에 대한 출력포트 1과 4의 삽입손실은 6.6±2.5 dB 정도인 것으로 확인할 수 있다. 그리고 두 입력포트 5와 6의 격리도는 30 dB이상으 로 충분히 큰 것을 확인할 수 있다. 그림 13(b)에서는 두 입력포트에 대한 출력포트 2의 삽입손실이 12.95±1.1 dB 로 거의 동일한 것을 확인할 수 있다. 그림 13(c)는 두 입 력포트에 대한 출력포트 3의 삽입손실을 나타내고 있다. 출력포트 3으로의 삽입손실은 13.3±2.1 dB를 나타내고 있 지만, 방향성 결합기에 의해 출력포트 2와 달리 그래프의 형태가 동일하지는 않은 것을 확인할 수 있다. 두 입력신 호에 대한 출력포트 2와 출력포트 3으로의 위상특성은 그림 13(d)를 통해 확인할 수 있다. 그림 13(d)를 통해 출



(a) 출력포트 1과 4의 크기 특성 및 두 입력포트의 격리도 (a) Magnitude characteristic of output port 1, 4 and isolation of two input port

-11

-12

-13

-1-

-15

-16

Magnitude (dB)





18

력포트 2는 0.6±1.7° 이내의 동위상 특성이며, 출력포트 3 은 88.3±10.7° 이내의 90°위상차 특성을 보이고 있다.

Ⅲ. 제작 및 측정결과

EM 시뮬레이션을 통해 설계가 완료된 3단 윌킨슨 전 력분배기, 3단 slot-coupled 방향성 결합기 그리고 6-포트 회로망을 제작 및 측정하였다. 제작 시, 사용된 기판은 그 림 10에 보인 것과 동일하게, Ro4003C 12mil, 8mil 기판과 이를 적층하기 위한 Ro4450B 4mil bond-ply를 이용하였 다. 측정 시, 커넥터는 기가레인사의 end launch 커넥터를 이용하였고, 장비는 Keysight 사의 N5230A 회로망분석기 를 이용하였다.

3-1 3단 윌킨슨 전력분배기의 제작 및 측정

제작된 3단 윌킨슨 전력분배기를 그림 14에 보였다. 그 림 14(a)는 제작된 기판의 M1면, 그림 14(b)는 M3면이다. 제작된 기판은 선로가 있는 부분을 제외하고는 모두 ground이다. 그리고 M2 ground면과 M3면 사이의 영향을 제거하기 위해서 그림 14(b)와 같이 아랫면도 윗면에 선 로 있는 부분의 도체를 모두 제거하였다. 이와 같은 구조 는 방향성 결합기 및 6-포트 회로망에도 모두 동일하게 적용하였다.

그림 15에는 제작된 3단 윌킨슨 전력분배기의 측정결 과와 momentum 시뮬레이션 결과를 비교하여 나타내었 다. 제작된 3단 윌킨슨 전력분배기의 측정결과, 그림 15(a)를 통해 삽입손실은 5.3±1.7 dB 정도인 것을 확인할 수 있고, 반사손실은 10 dB 이하, 두 출력포트의 격리도 는 15 dB 이상인 것을 확인할 수 있다. 반사손실 및 격리



그림 14. 제작된 3단 윌킨슨 전력분배기 Fig. 14. Fabricated 3 section Wilkinson power divider.



그림 15. 3단 윌킨슨 전력분배기의 측정결과 Fig. 15. Measurement results of 3 section Wilkinson power

divider.

도 특성은 시뮬레이션 결과와 거의 유사한 특성을 보이 고 있다. 하지만 삽입손실은 시뮬레이션 결과에 비해 2 dB 정도 증가한 것을 확인할 수 있다. 이것은 주파수에 따른 기판의 특성 변화가 주된 원인으로 판단된다. 시뮬 레이션 시에는 유전율 및 tangent loss가 상수 값이지만, 제작된 기판은 주파수가 높아짐에 따라 기판의 유전율은 감소하고, tangent loss가 증가하여 손실이 더 증가한 것으 로 보인다. 그리고 추가적으로 16 GHz 이상의 높은 주파 수에서는 손실 증가 및 부정합 등의 전체적인 특성 저하 가 발생하였는데, 이는 앞서 설명된 기판 특성의 변화와 더불어 얇은 선로 폭 및 적층구조에 대한 공정오차에 의 한 영향으로 판단된다. 이와 같은 영향은 thin film과 같이 정확도 우수한 공정을 이용할 경우, 해결할 수 있을 것으 로 사료된다.

제작된 3단 윌킨슨 전력분배기의 위상특성은 그림 15(b)와 같다. 그림 15(b)를 통해 입력신호에 대한 두 출력 포트의 위상특성은 1.7±4.5° 이내의 동위상임을 알 수 있다.

3-2 3단 Slot-Coupled 방향성 결합기의 제작 및 측정

제작된 3단 slot-coupled 방향성 결합기를 그림 16에 보 였다. 그림 16(a)의 윗면 선로와 그림 16(b)의 아랫면 선로 가 M2면의 slot을 통해 coupling되는 구조이다. 아랫면의 포트 P4는 termination을 위해 1005 크기의 51-요 저항이 연결하였다. 이는 6-포트 회로망을 구성할 때와 동일한 구성에서의 측정결과를 확인하기 위해서이다.

그림 17에 제작된 3단 slot-coupled 방향성 결합기의 측 정결과와 EM 시뮬레이션 결과를 비교하여 나타내었다. 크기특성에 대한 측정결과는 그림 17(a)를 통해 통과포트 의 손실은 3.9±2 dB, 결합도는 5.1±2.4 dB이며, 반사손실 은 10 dB 이하, 격리도는 10 dB 이상인 것을 확인할 수 있다. 이 결과는 시뮬레이션 결과와 비교했을 때, 반사손 실 및 격리도 특성은 거의 유사하지만, 삽입손실 및 결합 도는 1.5 dB 정도 증가하는 것으로 확인할 수 있다. 이는 앞서 설명한 주파수에 따른 기판의 특성 변화로 인한 것 으로 판단된다. 그림 17(b)의 위상특성에 대한 측정결과, 통과포트와 결합포트의 위상차는 91.6±14.3° 이내의 90° 위상차를 보이고 있다. 이 결과는 시뮬레이션 결과에 비 해 오차가 약 10° 정도 증가한 결과임을 알 수 있다. 이는



- 그림 16. 제작된 3단 slot-coupled 방향성 결합기
- Fig. 16. Fabricated 3 section slot-coupled directional coupler.



그림 17. 3단 slot-coupled 방향성 결합기의 측정결과

Fig. 17. Measurement results of 3 section slot-coupled coupler.

결합기의 포트 P4를 50 ohm 칩 저항을 이용하여 termination한 영향으로 판단된다. 이 영향은 크기가 더 작은 0603 또는 0402 저항 또는 고주파용 저항을 이용할 경우, 충분히 해결 가능할 것이다.

3-3 2~18 GHz 6-포트 회로망의 제작 및 측정

제작된 2~18 GHz 6-포트 회로망을 그림 18에 보였다. 그림 18(a)의 앞면 형태는 커넥터가 연결된 형태이다. 6THE JOURNAL OF KOREAN INSTITUTE OF ELECTROMAGNETIC ENGINEERING AND SCIENCE. vol. 28, no. 2, Feb. 2017.









Simulation results

Measurement resu

6

(b) 출력포트 2의 크기 특성

8

10

Frequency (GHz)

(b) Magnitude characteristic of output port 2

12

14

16 18

18

⁶8889988



-10 -12

Magnitude (dB)

-16

-20

-22

2



(a) 출력포트 1의 크기 특성 및 두 입력포트의 격리도







포트 회로망은 저항성 분배기와 3단 윌킨슨 전력분배기 그리고 3단의 slot-coupled 방향성 결합기로 구성되어 있 다. 여기서 사용된 저항의 크기는 모두 1005이다. 그리고 그림 18(b)의 아랫면을 보면 slot-coupled 방향성 결합기의 포트 P4에 대한 termination은 50-Ω 칩 저항을 이용하였다. 제작된 2~18 GHz 6-포트 회로망의 측정결과를 그림 19 에 보였다. 측정결과는 EM 시뮬레이션 결과와 비교하여 나타내었다. 6-포트 회로망의 측정결과, 그림 19(a)를 통 해 입력에 대한 출력포트 1과 4의 삽입손실은 8.3±2.9 dB 인 것으로 확인할 수 있다. 그리고 두 입력포트 5와 6의 격리도는 30 dB 이상인 것을 확인할 수 있다. 그림 19(b) 와 (c)를 통해, 입력에 대한 출력포트 2로의 삽입손실은 17.3±3.7 dB, 출력포트 3으로의 삽입손실은 17.5±4.3 dB인 것을 확인할 수 있다. 그리고 위상특성은 그림 19(d)를 통 해 두 입력에 대한 출력포트 2의 위상은 2±8.3°로 동위상 특성을 보였고, 출력포트 3의 위상은 92.3±15.6°로 90°위 상차 특성을 보이는 것을 확인할 수 있다.

6-포트 회로망의 측정결과와 EM 시뮬레이션 결과를 비교하면, 우선 크기 특성의 경우, 전체적인 경향은 유사 하지만, 손실이 증가한 것을 확인할 수 있다. 손실이 증가 한 이유는 앞서 설명한 윌킨슨 전력분배기 및 방향성 결 합기에서의 손실 증가 이외에도 제작된 저항성 분배기의 손실이 시뮬레이션 결과보다 커진 것으로 보인다. 그리고 위상특성은 약간의 오차는 발생했지만, 전체적으로 거의 유사한 특성을 보이고 있다. 이 위상오차를 감소시키기 위해서는 저항성 분배기 및 방향성 결합기에 더 작은 사 이즈의 저항을 사용하면 될 것으로 판단된다.

Ⅳ.결 론

본 논문에서는 2~18 GHz 6-포트 회로망을 설계 및 제 작하였다. 2~18 GHz 6-포트 회로망의 설계를 위해 2~18 GHz에서 동작 가능한 3단 윌킨슨 전력분배기와 3단 slot-coupled 방향성 결합기를 설계하였다. 설계된 윌킨슨 전력분배기와 방향성 결합기를 이용하여 설계 및 제작된 6-포트 회로망의 측정결과는 EM 시뮬레이션 결과에 비 해 손실 및 위상 오차는 다소 증가하였지만, 전체적인 경 향은 유사한 결과를 보였다. 제작된 6-포트 회로망은 저 자들이 제안된 잡음 파라미터 측정방법에 충분히 적용 가능할 것으로 판단되며, 이를 통해 6-포트 회로망을 이 용한 잡음 파라미터 측정방법의 측정 주파수 대역을 확 장할 수 있을 것으로 사료된다. 향후 계획으로는 현재 제 작된 구조를 스위치가 연결 가능한 구조로 재구성하여, 2~18 GHz 대역에 대한 잡음 파라미터 측정을 진행할 예 정이다.

References

- G. F. Engen, "An improved circuit for implementing the six-port technique of microwave measurements", *IEEE Trans. Microw. Theory Tech.*, vol. 25, pp. 1080-1083, Dec. 1977.
- [2] G. F. Engen, "The six-port reflectometer an alternative network analyzer", *IEEE Trans. Microw. Theory Tech.*, vol. 25, pp. 1075-1079, Dec. 1977.
- [3] C. G. Miguelez, B. Huyart, E. Bergeault, and L. P. Jallet, "A new automobile radar based on the six-port phase/ frequency discriminator", *IEEE Trans. Veh. Technol.*, vol. 49, no. 4, pp. 1416-1423, Jul. 2000.
- [4] G. Vinci, A. Koelpin, F. Barbon, and R. Weigel, "Sixport-based direction-of-arrival detection system", in *Proc. Asia-Pacific Microwave Conf.*, pp. 1817-1820, Dec. 2010.
- [5] A. Koelpin, G. Vinci, S. Lindner, F. Barbon, and R. Weigel, "Six-port technology for traffic safety", *IEEE Microw. Magazine*, vol. 13, no. 3, pp. 118-127, May 2012.
- [6] F. M. Ghannouchi and A. Mohammadi, Six-Port Technique, Artech House, 2009.
- [7] F. M. Ghannouchi, R. G. Bosisio, "Automated millimeter wave active load-pull measurement system on six-port techniques", *IEEE Trans. Instrum. Meas.*, vol. 41, no. 6, pp. 957-962, 1992.
- [8] A. R. Ahmed, K. -W. Yeom, "An extraction of two-port noise parameters from measured noise powers using an extended six-port network", *IEEE Trans on Microwave Theory and Tech.*, vol. 62, no. 10, pp. 2423-2434, Oct.

2014.

- [9] 이동현, 압둘-라흐만, 이성우, 염경환, "8-포트 회로망
 을 이용한 온-웨이퍼형 DUT의 잡음 파라미터 측정", 한국전자파학회논문지, 25(8), pp. 808-820, 2014년 8월.
- [10] 염경환, 압둘-라흐만, "6-포트 회로망을 이용한 잡음 파라미터 측정", 한국전자파학회논문지, 26(2), pp. 119-126, 2015년 2월.
- [11] 이동현, 염경환, "스펙트럼 분석기를 이용한 2가지 잡음 파라미터 측정방법과 비교", 한국전자파학회논 문지, 26(12), pp. 1072-1082, 2015년 12월.
- [12] D. M. Pozar, *Microwave Engineering*, 3rd ed., New York: Wiley, pp. 278-282, 2005.
- [13] S. B. Cohn, "A class of broadband three port TEMmode hybrids", *IEEE Trans. Microw. Theory Tech.*, vol. MTT-16, no. 2, pp. 110-116, Feb, 1968.

이 동 현



2013년 2월: 충남대학교 전파공학과 (공학 사)
2015년 2월: 충남대학교 전자전파정보통

신공학과 (공학석사) 2015년 3월~현재: 충남대학교 전파공학

전공 박사과정 [주 관심분야] 잡음 측정 및 초고주파 능

동 회로

이 창 대



2016년 2월: 충남대학교 전파공학과 (공학 사) 2016년 3월~현재: 충남대학교 전파공학 전공 석사과정 [주 관심분야] 초고주파 회로설계

- [14] R. B. Eking, "A new method of synthesizing matched broad-band TEM-mode three-ports", *IEEE Trans. Microw. Theory Tech.*, vol. MTT-19, no. 1, pp. 81-88, Jan, 1971.
- [15] H. Oraizi, A. R. Sharifi "Design and optimization of broadband asymmetrical multisection Wilkinson power divider", *IEEE Trans. Microw. Theory Tech.*, vol. 54, no. 5, pp. 2220-2231, May, 2006.
- [16] T. Tanaka, K. Kusoda, M. Aikawa, "Slot-coupled directional couplers between double-sided substrate microstrip lines and their application", *IEEE Trans. Microw. Theory Tech.*, vol. 36, no. 12, pp. 1752-1757, Dec, 1988.
- [17] A. M. Abbosh, M. E. Bialkowski, "Design of compact directional couplers for UWB applications", *IEEE Trans. Microw. Theory Tech.*, vol. 55, no. 2, pp. 189-194, Feb, 2007.

이 찬 우



2015년 3월~현재: 충남대학교 전파공학 과 학사과정 [주 관심분야] 초고주파 회로

염 경 환



1976년~1980년: 서울대학교 전자공학과 (공학사) 1980년~1982년: 한국과학기술원 전기 및 전자과 (공학석사) 1982년~1988년: 한국과학기술원 전기 및 전자과 (공학박사) 1988년 3월: 금성전기(주) 소재부품 연구

소 선임연구원 (MIC팀 팀장) 1990년 3월: 금성전기(주) 소재부품연구소 책임연구원 1991년 5월: 금성정밀(주) 기술연구소 연구1실 책임연구원 1991년 8월: (주) LTI 1995년 10월~현재: 충남대학교 전파공학과 교수 [주 관심분야] 초고주파 능동회로 및 시스템, MMIC 설계